

Cascaded Flying Capacitor Bridge 멀티-레벨 컨버터를 위한 제어연산이 저감되는 모델 예측 제어 알고리즘

장영혁, 김시환, 김래영†
한양대학교

A Model Predictive Control Algorithm with Reduced Control Operations for a Cascaded Flying Capacitor Bridge Multi-level Rectifier

Yeong Hyeok Jang, Si Hwan Kim, Rae Young Kim†
Hanyang University

ABSTRACT

본 논문은 Cascaded Flying Capacitor Bridge 멀티 레벨 컨버터를 위한 모델 예측 제어 알고리즘을 제안한다. 모델 예측 제어 방법은 스위치 수가 늘어날수록 예측 값을 도출하기 위한 연산이 많아지기 때문에 전압 레벨이 높은 멀티 레벨 토폴로지에 적용하는데 한계가 있다. 제안된 제어 알고리즘은 전류, 출력 전압 균형, 플라잉 커패시터 전압 균형에 대한 비용 함수를 구분하여 단계별로 제어하는 방법으로 제어에 필요한 연산을 줄일 수 있는 장점이 있다. 본 논문에서는 시뮬레이션을 통해 제안된 알고리즘의 제어 성능을 검증한다.

1. 서 론

분산 전원에 대한 연구와 직류 부하의 증가로 직류 배전에 대한 연구가 활발하게 진행되면서 제어 기능과 가벼운 무게를 가진 새로운 전력 변환 장치로 SST(Solid State Transformer)가 활발하게 연구되고 있다. SST는 다양한 기능을 수행하기 위해 AC DC, DC DC, DC AC로 변환된다.

AC DC 컨버터는 낮은 전압 정격의 스위치를 사용할 수 있고, 필터 사이즈를 줄일 수 있는 멀티 레벨 토폴로지를 이용한다^[1]. 다양한 멀티 레벨 토폴로지 중에서 본 논문에서 제어하고자 하는 CFCB(Cascaded Flying Capacitor Bridge) 멀티 레벨 컨버터는 FC(Flying Capacitor clamped) bridge로 이루어진 Cell들을 Cascade 방식으로 연결한 토폴로지이다. CFCB 토폴로지는 동일한 전압 정격의 커패시터를 이용하여 회로 구성 시 같은 전압 레벨의 FC보다 더 적은 커패시터를 필요로 한다. 또한 CFCB 토폴로지는 각 Cell의 터미널 전압이 증가함에 따라 전체 Cell의 수를 감소시킬 수 있기 때문에 DC 출력 전압 제어가 단순해지고 유연한 설계가 가능한 장점이 있다.

모델 예측 제어 방법은 비선형적인 모델을 쉽게 적용할 수 있고, 간단한 구현, 용이한 확장 및 수정 등의 장점을 가지고 있다. 그러나 모델 예측 제어 방법은 스위치가 증가함에 따라 제어를 위한 연산이 기하급수적으로 증가하기 때문에 멀티 레벨 토폴로지에 적용하는데 한계가 있다. 참고 문헌^[2]에서는 제어 연산을 줄이기 위해 CFCB 멀티 레벨 컨버터의 각 Cell에 개별적으로 모델 예측 제어를 적용할 수 있는 알고리즘을 제시하였다. 그러나 각각의 FC bridge의 터미널 전압 레벨이 증가할수록 연산이 4배씩 증가하는 단점이 있다.

본 논문에서는 CFCB 멀티 레벨 컨버터의 제어 연산을 줄일

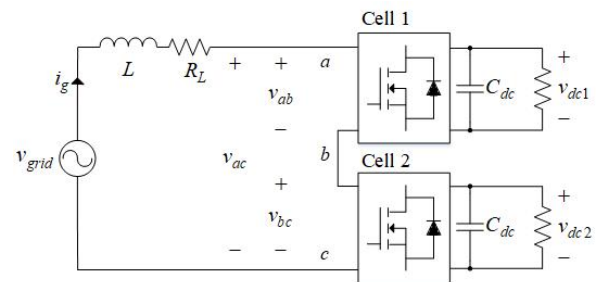


그림 1 CFCB 멀티-레벨 컨버터
Fig. 1 2-Cell CFCB multi-level converter

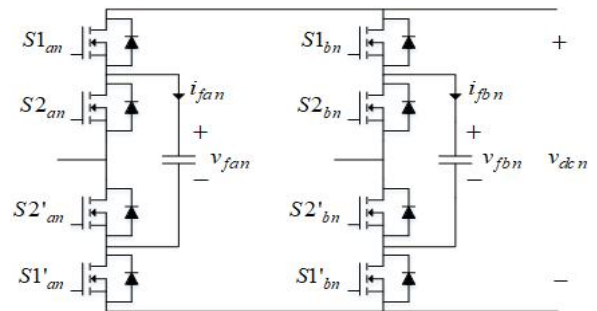


그림 2 n 번째 3-레벨 플라잉 커패시터 브릿지 cell
Fig. 2 3-level flying capacitor clamped bridge cell n

수 있는 모델 예측 제어 알고리즘을 제안한다. 제안된 알고리즘은 연산을 감소시키면서도 입력 AC 전류와 각 Cell의 DC 전압, 그리고 플라잉 커패시터 전압을 효과적으로 제어한다. 제안된 제어 알고리즘은 2 Cell CFCB 멀티 레벨 컨버터에 적용하여 시뮬레이션으로 제어 성능을 검증한다.

2. 모델링 및 제안된 제어 전략

2.1절 CFCB 멀티-레벨 컨버터 모델링

Fig. 1은 2개의 Cell로 이루어진 CFCB 멀티 레벨 컨버터를 나타낸다. 각 Cell은 3레벨 FC bridge로 구성되며 Cell의 회로도 Fig.2에 나타나 있다. 모델링 시 컨버터 내부 손실을 무시한다고 가정할 때 Fig.1과 Fig.2에 나타난 CFCB 멀티 레벨 컨버터는 다음과 같이 모델링 할 수 있다.

$$\begin{aligned} & Re\{v_{grid}(t)i_g(t)\} \\ &= \frac{C_{dc}}{2} \left(\frac{dv_{dc1}^2(t)}{dt} + \frac{dv_{dc2}^2(t)}{dt} \right) + \left(\frac{v_{dc1}^2(t)}{R} + \frac{v_{dc2}^2(t)}{R} \right) \end{aligned} \quad (1)$$

$$L \frac{di_g(t)}{dt} + R_L i_g(t) = v_{grid}(t) - v_{ac}(t) \quad (2)$$

$$C_{fan} \frac{dv_{fan}(t)}{dt} = \{S2_{xn}(t) - S1_{xn}(t)\} i_g(t) \quad (3)$$

$$C_{fbn} \frac{dv_{fbn}(t)}{dt} = -\{S2_{xn}(t) - S1_{xn}(t)\} i_g(t) \quad (4)$$

$$i_g(t)v_k(t) = \frac{C_{dc}}{2} \frac{dv_{dcn}^2(t)}{dt} + \frac{v_{dcn}^2(t)}{R} \quad (5)$$

수식 (1)에서 v_{grid} 는 AC 입력 전압, i_g 는 AC 입력 전류, v_{dc1}, v_{dc2} 는 각 Cell의 DC단 전압, C_{dc} 는 DC단의 커패시턴스, R 은 부하저항이다. 수식 (2)에서 L 은 필터 인덕턴스, R_L 은 인덕터 기생 저항, v_{ac} 는 컨버터의 전체 터미널 전압을 나타낸다. 수식 (3),(4)에서 C_{fan}, v_{fan} 는 플라잉 커패시터 전압, n 은 Cell 1 또는 Cell 2를 나타낸다. 스위치는 $(S1, S1')$, $(S2, S2')$ 이 상보적으로 동작하며 스위칭 변수는 0 또는 1의 값을 갖는다. 수식 (5)에서 v_k 는 각 Cell의 터미널 전압으로 k 는 ab 또는 bc 이다.

2.2 제안된 제어 전략

Fig. 3은 제안된 제어 전략을 나타낸다. 제안된 제어 전략은 크게 외부 제어기와 내부 제어기로 나뉜다. 외부 제어기는 전체 전력 제어와 역률 제어를 담당하며 수식 (1)에 대한 PI 제어기로 구성된다. 제어기의 출력은 v_{grid}/V_{grid} 를 곱하여 전류 지령 i_g^* 를 생성한다. V_{grid} 는 v_{grid} 의 최댓값이다. 내부 제어기는 입력 전류 제어, 각 Cell의 DC단 전압 제어, 플라잉 커패시터 전압 제어를 위해 단계적으로 연산한다.

각 Cell의 DC단 전압과 플라잉 커패시터 전압이 일정한 값을 유지한다고 가정할 때 전류 제어를 위해 수식 (2)를 오일러 근사하여 이산영역에서 표현하면 다음과 같다.

$$i_g(k+1) = \left(1 - \frac{R_L T_s}{L}\right) i_{grid}(k) + \frac{T_s}{L} \left(v_{grid}(k) - \frac{V_{dc} S_{ac}(k)}{2} \right) \quad (6)$$

$$S_{ac} = S_{ab} + S_{bc} \quad (7)$$

$$S_{ab} = S1_{a1} + S2_{a1} - S1_{b1} - S2_{b2} \quad (8)$$

$$S_{bc} = S1_{a2} + S2_{a2} - S1_{b2} - S2_{b2}$$

T_s 는 샘플링 시간, S_{ac} 는 컨버터의 전체 터미널 전압 레벨, S_{bc}, S_{bc} 는 각 Cell의 터미널 전압 레벨을 나타낸다.

제안된 전류 제어 전략은 표 2의 전체 터미널 전압 레벨 S_{ac} 대해 전류 예측 값을 연산하여 비용함수를 최소화 하는 전체 터미널 전압을 선택한다. 이 때 비용함수는 다음과 같다.

$$g_c = |i_g^* - i_g(k+1)| \quad (9)$$

수식 (6)과 유사하게 각 Cell의 DC단 전압 제어를 위해 수식 (5)를 이산영역에서 나타내면 다음과 같다.

$$v_{dcn}(k+1) = v_{dcn}(k) + \frac{T_s}{C_{dc}} \left\{ \frac{S_k(k)i_g(k)}{2} - \frac{v_{dcn}(k)}{R} \right\} \quad (10)$$

각 Cell의 DC단 전압은 전류 제어를 통해 결정된 전체 터미널 전압 레벨 S_{ac} 을 각 Cell의 터미널 전압에서 얼마나 할당할 것인지로 제어할 수 있으며 표 2와 같은 경우를 갖는다. 수식 (10)을 이용하여 연산된 예측 값 중 비용 함수와 최솟값을 갖는 경우를 찾게 되며 비용함수는 다음과 같다.

$$g_{dc} = |v_{dc1}^* - v_{dc1}(k+1)| + |v_{dc2}^* - v_{dc2}(k+1)| \quad (11)$$

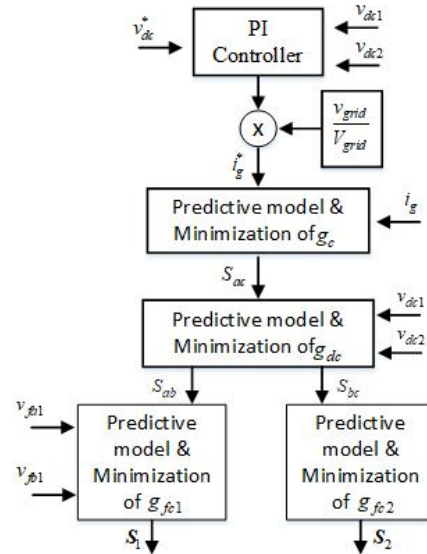


그림 3 제안된 모델 예측 제어 알고리즘
Fig. 3 Proposed model predictive control algorithm

표 1 각 Cell의 터미널 전압 조합
Table 1 Terminal voltage combination of each cell

S_{ac}	$[S_{ab}, S_{bc}]$
4	[2,2]
3	[2,1], [1,2]
2	[2,0], [0,2], [1,1]
1	[2, 1], [1,2], [1,0], [0,1]
0	[2, 2], [2,2], [1, 1], [1,1], [0,0]
1	[2,1], [1, 2], [1,0], [0, 1]
2	[2,0], [0, 2], [1, 1]
3	[2, 1], [1, 2]
4	[2, 2]

표 2 각 Cell의 여분 스위칭
Table 2 Switching Redundancy of each cell

v_k	$S_n = [s1_{an}, s2_{an}, s1_{bn}, s2_{bn}]$
V_{dc}	[1,1,0,0]
$V_{dc}/2$	[0,1,0,0], [1,1,1,0], [1,0,0,0], [1,1,0,1]
0V	[1,1,1,1], [0,0,0,0], [0,1,0,1], [1,0,1,0], [0,1,1,0], [1,0,0,1]
$-V_{dc}/2$	[1,0,1,1], [0,0,0,1], [0,1,1,1], [0,0,1,0]
$-V_{dc}$	[0,0,1,1]

마지막으로 플라잉 커패시터 전압 균형 제어는 각 Cell에 대하여 병렬적으로 연산된다. 수식 (3),(4)를 이산영역에서 나타내면 다음과 같다.

$$v_{fan}(k+1) = v_{fan}(k) + \frac{T_s}{C_{fxn}}(S2_{an} - S1_{an})i_g(k) \quad (12)$$

$$v_{fbn}(k+1) = v_{fbn}(k) - \frac{T_s}{C_{fxn}}(S2_{bn} - S1_{bn})i_g(k) \quad (13)$$

FC 토폴로지는 같은 전압 레벨에 대하여 여분 스위칭을 갖는 특징이 있으며 각 Cell의 여분 스위칭은 표 2에 나타나 있다. 여분 스위칭에 대해 수식 (12),(13)으로 계산한 플라잉 커패시터 전압 예측 값들은 비용함수를 통해 전압 균형을 이룰 수 있는 스위칭을 결정한다. 이 때 비용함수는 다음과 같다.

$$g_{fc} = |v_{an}^* - v_{an}(k+1)| + |v_{bn}^* - v_{bn}(k+1)|$$

전류, 플라잉 커패시터 전압, DC단 전압 제어에 대한 연산을 정리해보면 모든 스위칭 상태를 고려해야 할 경우 연산은 $2^8 = 256$ 을 필요로 하지만 제안된 제어 방법을 적용하면 최대 26가지의 경우의 수를 통해 제어할 수 있다. 또한 FC의 레벨이 증가할 경우 참고문헌[7]의 제어방법은 FC가 3레벨일 경우 32가지, 4레벨일 경우 128가지, 5레벨일 경우 512가지의 경우인 것에 반하여 제안된 제어방법은 3레벨일 경우 26가지, 4레벨일 경우 60가지, 5레벨일 경우 166가지로 제어 시 고려하는 경우의 수를 줄일 수 있다.

3. 시뮬레이션 결과

본 장에서는 제안된 제어 알고리즘의 성능과 타당성을 시뮬레이션으로 검증한다. Fig. 1과 Fig. 2와 같은 회로 구성일 때 표 3은 실험 파라미터를 나타낸다.

Fig. 3은 정상 상태에서 입력 전류와 입력 전압, 각 Cell의 DC단 전압, 플라잉 커패시터 전압, CFCB 멀티 레벨 컨버터의 전체 터미널 전압을 나타낸다. 입력 전류는 단위 역률로 제어된다. 각 Cell의 DC단 전압은 불균형 없이 지령 값 200V를 추종한다. 각 Cell의 4개의 플라잉 커패시터 또한 100V로 전압 균형을 유지한다. 전체 터미널 전압은 안정적인 9 레벨의 계단 파형을 생성한다.

표 3 시뮬레이션 매개 변수
Table 3 Simulation parameters

Parameter	Value
T_s	100(μs)
L	24(mH)
C_{dc}	750(μF)
C_f	820(μF)
v_{grid}	220(V_{rms})
v_{dc1}, v_{dc2}	200(V)
$load_{1,2}$	160(Ω)

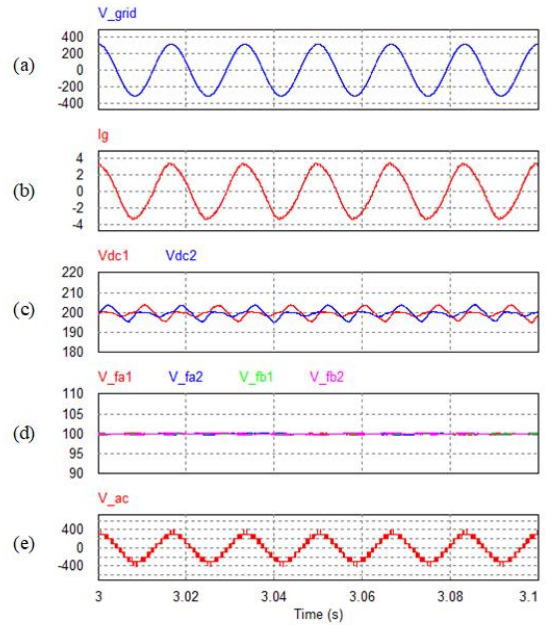


그림 4 시뮬레이션 파형:(a)AC 입력 전압 (b)AC 입력 전류 (c)각 cell의 DC 전압 (d)각 Cell의 플라잉 커패시터 전압 (e)컨버터의 전체 터미널 전압

Fig. 4 Simulation waveform:(a)AC input voltage (b)AC input current, (c)DC voltage of each cell (d)flying dc voltage (e) terminal voltage of CFCB multi-level converter

4. 결론

본 논문은 CFCB 멀티 레벨 컨버터의 모델 예측 제어 구현을 위해 연산을 줄일 수 있는 알고리즘을 제안하였다. 제안된 제어 알고리즘은 모든 스위칭에 대하여 연산을 진행하지 않고 제어를 위해 필요한 스위칭 조합을 적은 연산으로 선택한다. 선택을 위하여 단계적으로 전류, DC단 전압, 플라잉 커패시터 전압에 대해 각각의 비용함수를 적용하였다.

제안된 제어 알고리즘은 2 cell CFCB 멀티 레벨 컨버터에서 전류, 플라잉 커패시터 전압 균형, bridge의 DC단 전압 제어를 시뮬레이션을 통해 증명하였다.

본 연구는 2018년도 산업통상자원부의 재원으로 한국에너지기술평가원(KETEP)의 에너지인력양성사업으로 지원받아 수행한 인력양성 성과입니다. (No. 20164010200860)

참고 문헌

[1] LEOPOLDO G. FRANQUELO, JOSE RODRÍGUEZ, JOSE I. LEON, SAMIR KOURO, RAMON PORTILLO, and MARIA A.M. PRATS, "The Age of Multilevel Converter Arrives", IEEE INDUSTRIAL ELECTRONICS MAGAZINE JUNE 2008

[2] Daniël du Toit, Hendrik du T. Mouton, Ralph Kennel, and Peter Stolze, "Predictive Control of Series Stacked Flying Capacitor multi Rectifiers," IEEE TRANSACTIONS ON INDUSTRIAL INFORMATICS, VOL. 9, NO. 2, MAY 2013