

Rogowski 코일을 이용한 과전류 폴트 차단 기법에 관한 연구

윤한중, 조영훈

건국대학교 전력전자연구소

A Study on Shortcircuit Fault Protection Method Using Rogowski Coil

Hanjong Yoon, Younghoon Cho
Power Electronics Lab., Konkuk Univ.

ABSTRACT

This paper proposes shortcircuit fault protection method in a synchronous buck converter using the PCB pattern Rogowski coil. The PCB pattern Rogowski coils are embedded in the gate driver to measure the device currents of the top and bottom side. When shortcircuit occurs in the system, the gate signal is blocked by the proposed fault protection method using the device current. The simulation and experimental results show that the proposed fault protection method is verified in the shortcircuit system.

1. 서론

세계적으로 친환경기기에 대한 관심이 많아짐에 따라 전력 변환기기를 사용하는 다양한 형태의 어플리케이션이 점차 증가하고 있으며, 이러한 수요에 맞춰 전력변환기기 역시 고효율, 소형화, 경량화 등의 기능향상이 요구되고 있다. 전력변환기기의 효율 증대, 소형화, 경량화는 실리콘 카바이드(SiC) 혹은 갈륨 나이트라이드(GaN) 등의 와이드밴드갭 전력 반도체 소자를 사용함으로써 효과적으로 수행할 수 있으며, 현재 가장 상용화되어 있는 와이드밴드갭 소자는 SiC MOSFET이다. 하지만 SiC MOSFET은 스위치 단락 조건에서 시스템 보호가 IGBT에 비해 상대적으로 어려운데, IGBT 대비 전류가 포화되지 않아 단락 전류의 크기가 전류 정격의 15배에 빠르게 도달하며, 단락 내구성 시간은 3 μ s로 비교적 짧다.^[1] Si IGBT는 이런 단락 상태에서 시스템을 보호하기 위해 DeSat 방식을 사용하는 데, 이는 스위치 양단(collector, emitter)의 전압을 측정하여 폴트를 검출하고 게이트 신호를 차단하며, 보통 7 μ s 정도의 블랭킹 시간을 소요한다. IGBT는 단락 전류가 포화되기 때문에 단락 내구성 시간이 상대적으로 길어 DeSat 방식으로 충분히 스위치 단락으로부터 시스템 보호가 가능하다. SiC MOSFET의 경우 DeSat 방식을 사용하면 블랭킹 시간 내에 과전류 차단이 불가피하여 시스템이 손소되기 때문에 다른 방식의 폴트 검출 및 차단 기법을 요구한다. 본 논문에서는 스위치 양단 전압이 아닌 스위치에 흐르는 전류를 측정하여 과전류 폴트를 검출하고 게이트 신호를 차단하는 기법을 제안한다. 스위치 전류를 측정하는 것은 PCB 형태로 제작된 Rogowski 코일이며, 디지털 처리 없이 아날로그 회로만을 이용하여 게이트 신호를 차단하도록 했다. 본 논문에서 제안된 과전류 폴트 기법은 Rogowski 코일의 기초연구에 목적을 두어 동작 검증을 최우선 목표로 하여 SiC MOSFET이 아닌 상대적으로 과전류 폴트에 안전한 IGBT 모듈을 이용하여 모의실험 및 실험을 진행했다. 본 논문에서 제안한 차단 기법은 전압으로 복원된 Rogowski 코일의 센싱 전류를 설정한 기준 전압과 비교하여 폴트를 검출하고 JK플립플롭과 AND게이트를 이용하여 폴트 신호가 한번이라도 검출되면 PWM 신호가 게이트 드라이버로 인가되지 않도록 아날로그 회로를 구성했다. 모의실험 및 실험 결과 모두 SiC MOSFET의 단락 내구성 시간이 3 μ s 이내로 게이트 신호 차단이 완료됨으로써 Rogowski 코일을 이용한 과전류 폴트 검출 및 게이트 신호 차단 기법의 유효성을 입증했다.

2. PCB 패턴 Rogowski 코일

2.1 Rogowski 코일의 동작 원리

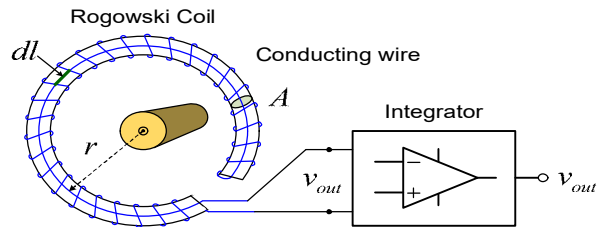


그림 1 Rogowski 코일 센서 구성도

Fig. 1 A diagram of the Rogowski coil sensor

Rogowski 코일은 그림 1과 같이 비철 코어(공심)에 코일을 감아 만든 변류기와 유사하다(와이어 루프). Rogowski 코일의 내부 혹은 외부에 흐르는 전류는 자기장을 생성하는데, 이 자기장에 의해서 Rogowski 코일에 유도기전압이 발생한다. 이는 패러데이 전자기 유도 법칙과 암페어 주회법칙을 이용하면 Rogowski 코일의 원리를 수식적으로 설명할 수 있다. 먼저, 암페어 주회법칙이란 임의의 폐곡선 곡면 내부를 통과하는 전류는 폐곡선에 대한 자계의 선적분과 같은 것을 말한다. 이는 식 (1)과 같이 나타낼 수 있다.^[2]

$$\oint H \cdot dl = i \quad (1)$$

H 는 자계의 크기, dl 은 폐루프의 미소길이, α 는 미소길이 성분과 자기장이 이루는 각도이다. 그림 1에서 가운데 도선을 뚫고 나오는 방향으로 전류가 흐를 때, 주위에 자계가 형성되고, 형성된 자계에 의해 코일에는 유도기전압이 유기 되는데, 이 때의 유도기전압은 패러데이의 법칙을 사용하여 수식 (2)와 같이 표현된다.

$$e_{ind} = - \frac{d\phi}{dt} \quad (2)$$

$$d\phi = B \cdot A \cdot dl = \mu_0 H \cdot A \cdot dl \quad (3)$$

$$\phi = \int d\phi = \mu_0 A \cdot \int H \cdot dl = \mu_0 A i = M i \quad (4)$$

식 (2)에서 미소자속 $d\phi$ 는 미소길이에 대한 자속밀도이며, 자속밀도는 투자율과 자계의 세기의 곱이므로 식 (3)과 같이 전개가 가능하다. 식 (3)을 적분하게 되면 자속은 상호 인덕턴스 M 과 도체에 흐르는 전류 i 의 곱으로 나타낼 수 있다. 따라서 식 (4)의 결과를 식(2)에 대입하면 Rogowski 코일의 출력 전압(유도기전압)은 식 (5)와 같이 시간에 대한 전류의 변화량과 상호 인덕턴스의 곱으로 표현할 수 있다.

$$e_{ind} = -\frac{d\phi}{dt} = -M\frac{di}{dt} \quad (5)$$

$$\int e_{ind} = -Mi \quad (6)$$

마지막으로 식 (5)를 적분하면 식 (6)처럼 상호 인덕턴스의 크기에 비례하는 전류가 된다. 그래서 그림 1의 Rogowski 코일의 출력 양단에 적분기를 사용하며, 이를 통해 Rogowski 코일의 출력 전압으로부터 도선에 흐르는 전류로 복원할 수 있다.

2.2 PCB 패턴 형태의 Rogowski 코일

본 논문의 PCB 패턴 Rogowski 코일은 Virginia Tech의 CPES에 제작한 Rogowski 코일^[11]을 벤치마킹하였으며, 모듈형 IGBT 소자에 맞추어 제작되었다. 그림 2의 좌측(PCB 레이아웃)과 같은 형태로 내부의 큰 사각형 영역 부분이 전류 패스이다. PCB 패턴 형태는 그림 2의 우측과 같으며, 4층 레이아웃 PCB를 기준으로 2층 레이아웃의 패턴을 따라 탑 레이어와 3층 레이어가 비아를 통해 감싸는 형태이다. 전류 패스로 전류가 흐르게 되면 Rogowski 코일에 기전력이 유도되고, 이 유도기전압을 적분기를 통해 Rogowski 코일 주위에 흐르는 전류로 복원한다. 본 논문에서 사용한 PCB 패턴의 Rogowski 코일은 그림 3과 같이 IGBT 모듈에서 상단 스위치 collector단, 하단 스위치 emitter단에 위치시켜 모든 스위치에 흐르는 전류를 측정할 수 있도록 했다.

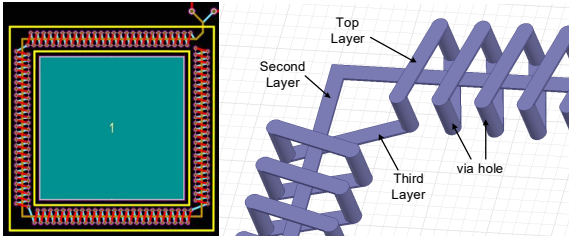


그림 2 PCB 패턴 Rogowski 코일의 레이아웃(2D)과 구조(3D)
Fig. 2 A layer out and a construction of PCB pattern Rogowski coil

3. Rogowski 코일을 이용한 과전류 차단 기법

3.1 Rogowski 코일의 전류 복원

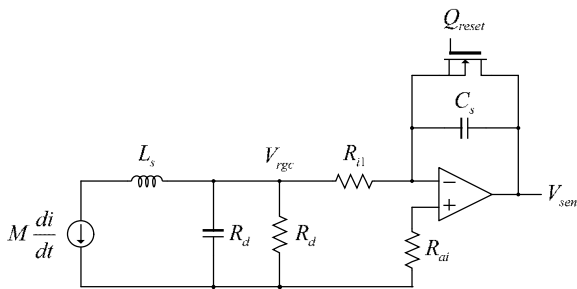


그림 3 Rogowski 코일 시스템 등가회로
Fig. 3 A equivalent circuit of the Rogowski coil

Rogowski 코일로 전류 복원하기 위해서는 적분기가 필요하며, 적분기 크게 수동소자를 쓰는 수동형과 OP AMP를 사용하는 능동형으로 나뉜다. 수동형 적분기는 출력 전압의 크기가 입력 전압보다 작아져서 능동형 적분기가 보편적으로 사용되며, 본 논문에서도 능동형 적분기를 사용했다. 단, 능동형 적분기는 출력 전압에 오프셋이 생길 수 있는데, 이는 적분기 커패시터에 병렬로 리셋 스위치를 연결해 커패시터를 방전시킴으로써 출력 전압 오프셋을 제거할 수 있다. 전력 스위치가 꺼지는 구간엔 리셋 스위치를 켜주고 반대의 구간엔 리셋 스위치를 꺼주면 오프셋 전압을 제거할 수 있다. 그림 3은 리셋 스위치가 포함된 Rogowski 코일의 등가 회로^[2]이며, 그림 4는 PSIM 소프트웨어를 이용한 모의실험 결과 파형이다. 시스템 구성도

는 그림 6과 같으며, 스위칭 주파수는 20kHz이고 게우프로 0.4의 듀티를 입력했다. 상,하단의 스위치 전류가 복원이 되는 것을 확인할 수 있고, 상단과 하단의 스위치를 합치면 인덕터에 흐르는 전류로 복원할 수 있다.

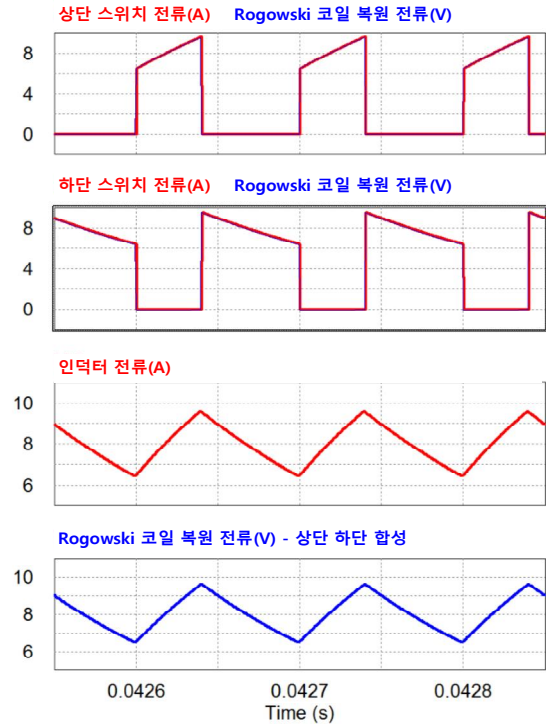


그림 4 Rogowski 코일의 전류 복원 모의실험 결과
Fig. 4 Simulation results of current restoration Rogowski coil

3.2 제안하는 과전류 차단 기법

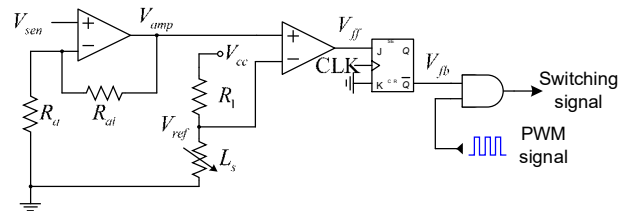


그림 5 제안하는 게이트 신호 차단 기법
Fig. 5 A proposed shortcircuit fault protection method

그림 5는 본 논문에서 제안하는 과전류 차단 기법을 나타낸다. 본 논문에서 제안하는 과전류 차단 기법의 알고리즘은 Rogowski 코일로 복원한 전류의 값이 일정 이상 커지면 게이트 드라이버에 인가되는 게이팅 신호를 차단하는 것이다. 본 논문에서 제안하는 과전류 차단 기법의 주요 신호는 '과전류 폴트 발생 신호'와 '과전류 폴트 차단 신호'가 있다. '과전류 폴트 발생 신호'는 Rogowski 코일로 복원한 전류와 기준 전압을 비교하여 과전류 폴트 발생 여부를 감지하면 High 아니면 Low가 되는 신호이며, '과전류 폴트 차단 신호'는 초기 High를 유지하다가 '과전류 폴트 발생 신호'가 High가 되면 Low 상태를 유지하여 게이팅 신호를 차단한다. 제어보드의 PWM 신호와 함께 AND게이트로 입력되는 '과전류 폴트 차단 신호'가 Low 상태를 유지하면 PWM 신호가 입력되더라도 게이트 드라이버에 게이팅 신호가 인가되지 않게 되어 스위치가 동작하지 않아 전력변환시스템을 보호할 수 있다. 또한, 본 논문에서 제안한 차단 기법에서는 실제 전류와 Rogowski 코일로 복원한 전류의 크기의 비를 알고 있다면 기준 전압을 조정함으로써 차단되는 전류의 크기를 결정할 수 있으며, 기준 전압의 조정은 가변저항을 통해 쉽게 가능하도록 구성하였다.

4. 모의실험 및 실험 결과

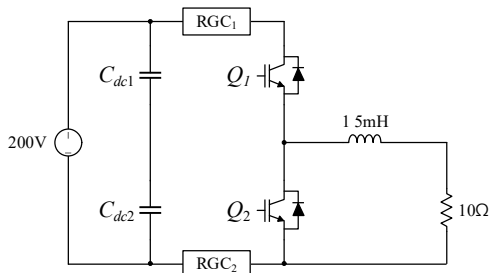


그림 6 모의실험 및 실험 시스템 구성도 (동기 벽 컨버터)
Fig. 6 A system diagram of simulation and experiment (Synchronous buck converter)

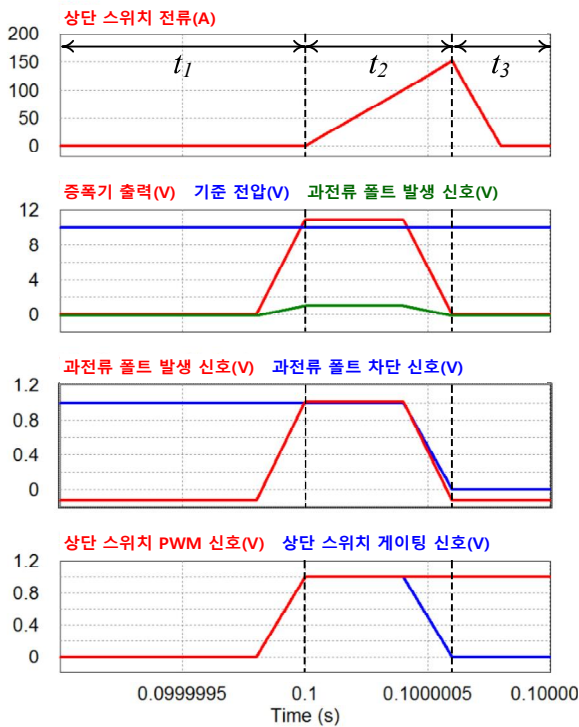


그림 7 과전류 폴트 차단 기법 모의실험 파형
Fig. 7 Simulation results of the proposed method

그림 6은 모의실험 및 실험 시스템의 구성도이며, Rogowski 코일은 상단 및 하단 스위치에 위치시켜 스위치 전류를 측정할 수 있도록 했다. 그림 7은 과전류 폴트 차단 기법의 모의실험 파형이며, 개루프로 동기 벽 컨버터를 동작시키다가 t_2 (=0.1초)에서 강제로 상단, 하단 스위치를 단락시켰다. 전류가 증가함에 따라 '과전류 폴트 발생 신호'가 High로 되고, '과전류 폴트 차단 신호'가 Low로 된다. t_3 는 과전류 폴트 차단 이후이며, 게이팅 신호가 차단되어 전류가 감소한다. 마지막 파형에서 PWM 신호가 High여도 과전류 폴트 차단이 동작된 이후 게이팅 신호는 Low를 유지하여, 스위치가 동작하지 않는다. 모의실험 결과, 과전류 검출부터 차단까지 약 0.6 μ s가 소요되었다.

그림 8은 과전류 폴트 차단 기법의 실험 파형이다. 실제 실험에서는 스위치를 강제로 단락시키지는 않고 듀티를 0.1에서 0.8로 증가시켜서 전류를 순간적으로 크게 증가시켜 과전류 폴트가 검출되도록 했다. 파형에서 I_L 은 인덕터 전류, V_{ff} 는 '과전류 폴트 발생 신호', V_{fb} 는 '과전류 폴트 차단 신호'를 나타낸다. 실제 실험에서도 과전류 폴트 검출부터 차단까지 신속하게 이루어졌으며, 소요 시간은 약 1.56 μ s이다. 모의실험 및 실험 결과, SiC MOSFET의 단락 내구성 시간인 약 3 μ s 이내에 과전류 폴트 차단이 모두 이루어졌다. 따라서 본 논문에서 제안한 과전류 폴트 차단 기법의 동작 검증이 완료되었고, 실제 SiC MOSFET에 적용하여 과전류 폴트 차단을 수행할 수 있는 가능성을 확인했다.

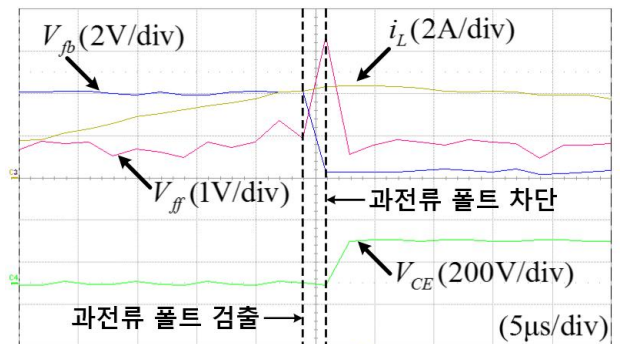
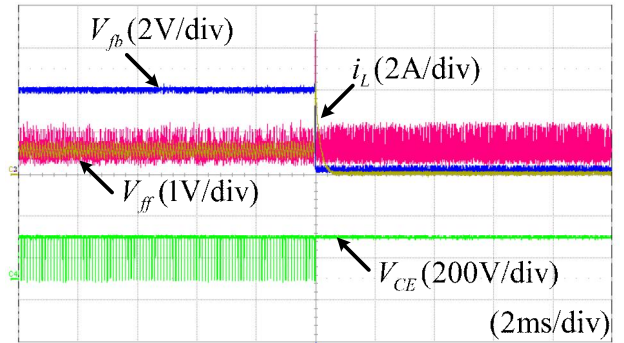


그림 8 과전류 폴트 차단 기법 실험 파형
Fig. 8 Experimental results of the proposed method

5. 결론

본 논문에서는 Rogowski 코일을 이용하여 과전류 폴트를 검출하고 게이팅 신호를 차단하는 기법을 제안했다. 모의실험 및 실험 결과를 통해 SiC MOSFET의 단락 내구성 시간(3 μ s) 내에 과전류 폴트 차단이 신속하게 이루어짐을 확인했다. 본 논문에서 제안한 기법을 SiC MOSFET에 적용할 수 있는 가능성을 확인했으며, 추후 SiC MOSFET에 적용하여 실험을 진행할 예정이다. 향후에는 게이팅 드라이버에 Rogowski 코일을 통합시켜 게이팅 드라이버 자체에서 과전류 폴트 차단이 가능하도록 할 것이며, 따라서 전력변환기를 보다 안정적으로 운용할 수 있어 전력변환기의 신뢰도 향상이 기대된다.

본 연구는 2017년도 산업통상자원부의 재원으로 한국에너지기술연구원(KETEP)의 에너지인력양성사업으로 지원받아 수행한 인력양성 성과입니다. (No.20174030201660)

참고 문헌

- [1] J. Wang, Z. Shen, R. Burgos and D. Boroyevich, "Integrated switch current sensor for shortcircuit protection and current control of 1.7 kV SiC MOSFET modules," 2016 IEEE Energy Conversion Congress and Exposition (ECCE), Milwaukee, WI, 2016, pp. 1-7.
- [2] D. Gerber, T. Guillod and J. Biela, "IGBT gate drive with PCB Rogowski coil for improved short circuit detection and current turn off capability," 2011 IEEE Pulsed Power Conference, Chicago, IL, 2011, pp. 1359-1364.