

FCEV용 HDC의 고전력밀도 달성을 위한 공진 네트워크 최적 설계

김정환, 김소영, 이재형, 안정훈, 이병국[†]
 성균관대학교 전자전기컴퓨터공학과

Optimal Design of Resonant network for High Power Density for HDC of FCEV

Junghwan Kim, So Young Kim, Jaehyung Lee, Jung Hoon Ahn, and Byoung Kuk Lee[†]
 Department of Electrical and Computer Engineering, Sungkyunkwan University

ABSTRACT

본 논문은 FCEV (Fuel Cell Electric Vehicles)용 고전압 직류변환 장치 (High Voltage DC/DC Converter; HDC)의 고전력밀도 달성을 위한 공진 네트워크 최적 설계 방안을 제시한다. 기 선정된 부분 공진형 회로의 스위칭 주파수에 따른 소자별 손실 분포를 고려하여 최적의 공진 네트워크 설계를 제안한다. 제안하는 설계 방안의 타당성은 이론적 분석 및 실험을 통해 검증한다.

1. 서론

세계적인 환경 문제로 인하여 배기가스의 방출이 필연적인 내연기관 자동차를 대신할 친환경 자동차에 대한 요구가 증가하고 있다. 이 중, FCEV (Fuel Cell Electric Vehicles)는 EV (Electric Vehicles) 대비 충전 속도가 빠르고 일충전 주행거리가 길다는 장점으로 주목받고 있다. FCEV는 그림 1과 같이 주동력원으로 연료전지를 사용하며, 출력 보조 역할로 배터리를 사용한다. 이 때, 배터리의 충/방전을 위해 연료전지와 배터리 사이에 양방향 HDC (High Voltage DC DC Converter)가 필수적이며, 최대 출력을 감당하기 위하여 큰 정격의 소자가 요구된다. 이는 스위칭 손실을 크게 발생시켜 효율 저감의 원인이 되므로 HDC의 스위칭 손실을 개선하기 위해서는 소프트 스위칭 회로의 설계가 반드시 필요하다.

HDC의 고효율 달성을 위해서 소프트 스위칭 동작을 통해 스위칭 손실을 저감할 수 있는 그림 2의 ZVT PRC (Zero Voltage Transition Partial Resonant Converter)를 적용한다^[1]. 그러나 ZVT PRC를 적용함으로써 추가된 공진 네트워크로 인하여 단가 및 부피상승의 단점이 있다. 이를 보완하기 위하여 스위칭 주파수를 상승시키면 자성소자의 크기를 줄일 수 있기 때문에 HDC의 전력밀도 상승 및 단가 또한 줄일 수 있다. 그러나 공진 네트워크에서 발생하는 손실의 증가로 인하여 효율이 크게 감소할 수 있다. 따라서, HDC의 고전력밀도를 위하여 스위칭 주파수를 상승시켰을 때 손실을 최소화시킬 수 있는 공진 네트워크의 최적 설계가 필요하다.

본 논문은 ZVT PRC를 적용한 FCEV용 HDC의 스위칭 주파수 상승에 따른 부피 절감 및 추가적인 손실 요소의 관계를 분석하여 최적의 공진 네트워크 설계 방안을 제안한다. 본 논문의 타당성은 실제 FCEV에 탑재되는 HDC를 기반으로 손실 분석 및 실험을 통해 검증한다.

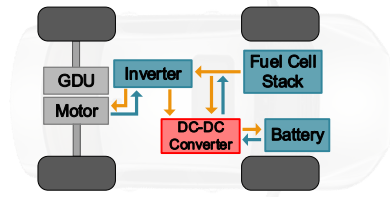


그림 1 FCEV의 전력흐름도
 Fig. 1. Power flow for FCEV.

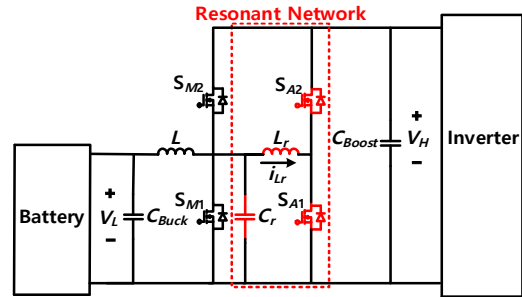


그림 2 FCEV의 HDC를 위한 양방향 ZVT-PRC
 Fig. 2. Bi-directional ZVT-PRC for HDC of FCEV.

2. 공진 네트워크 최적설계

2.1 FCEV용 HDC의 사양

FCEV용 HDC는 표 1과 같은 동작 조건을 만족하도록 설계한다. FCEV용 HDC는 일반 주행 중에 1~3kW 사이를 구동하며, 0부터 100km/h까지 초기 구동 및 가속 시 10초 동안에 최대 출력을 요구한다. 본 논문에서는 손실로 인한 스위칭

표 1 HDC의 동작 조건 및 주요 소자 사양
 Table 1. Operating conditions and specifications of main components of HDC.

파라미터	값	주요 소자
저전압	V_L 200~240 [V]	SW IXXH05N 60B3D1
고전압	V_H 240~450 [V]	L 550 [uH]
주요 주행 영역	P_O 1~3 [kW]	
최대 출력	P_M 13 [kW]	C_{buck} 200 [uF]
스위칭 주파수	f_{sw} 20 [kHz]	C_{boost} 400 [uF]
리플 전압	ΔV 0.2%	

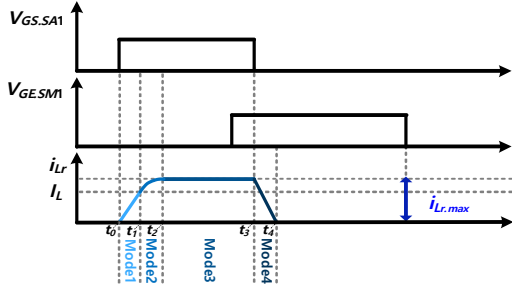


그림 3 ZVT-PRC 공진 개념도
Fig. 3. ZVT-PRC resonance concept.

주파수 상승의 제한정도를 판단하기 위해 입출력비가 가장 큰 입력 200V 출력 450V 조건을 사용해 설계를 진행한다.

2.2 공진 네트워크 동작 모드설명

선정된 ZVT PRC로 인한 추가 손실들은 공진 인덕터(L_r)로 흐르는 전류 (i_{Lr})에 영향을 받는다. 따라서 공진 네트워크에서 발생하는 추가적인 손실은 그림 3과 같이 i_{Lr} 의 모드분석을 통해 진행한다. 모드분석은 S_{M1} 이 오프상태에서, S_{A1} 을 턴 온 함으로써 시작한다고 가정하고, 정상상태에서 그림 3을 해석하면 다음과 같다.

Mode 1: S_{A1} 턴 온 시, i_{Lr} 은 식 (1)과 같이 출력전압과 L_r 로부터 결정된 기울기에 의해 선형적으로 증가하며 영전류 스위칭 (Zero Current Switching; ZCS) 턴 온한다. 반면, S_{M2} 의 역병렬 다이오드는 전류의 선형적 감소로 인해 ZCS 및 영전압 스위칭 (Zero Voltage Switching; ZVS) 턴 오프를 하며 Mode 1이 종료된다.

$$i_{Lr}(t) = \frac{V_o}{L_r}(t-t_0), \text{ where } t_0 \leq t \leq t_1 \quad (1)$$

Mode 2: L_r 과 C_r 에 의해 공진이 일어나는 구간으로 C_r 의 전압이 0이 되어 S_{M1} ZVS 및 ZCS 턴 온 할 때까지 공진이 지속된다. i_{Lr} 은 식 (2)와 같이 Mode 2의 초기전류인 I_L 에 공진 전류가 더해져서 최대값 ($i_{Lr,max}$)에 도달하게 된다.

$$i_{Lr}(t) = I_L + \frac{V_o}{Z} \sin[\omega_r(t-t_1)], \text{ where } t_1 \leq t \leq t_2 \quad (2)$$

Mode 3: S_{M1} 을 턴 온 시키고 S_{A1} 을 턴 오프 시켜주기 전까지 S_{M1} 의 내부 다이오드 도통으로 인하여 식 (3)과 같이 i_{Lr} 은 $i_{Lr,max}$ 을 유지하며 환류하게 된다. 상대적으로 높은 전류 크기의 유지로 인하여 소자의 큰 도통 손실이 발생한다.

$$I_{Lr,max} = I_L + \frac{V_o}{Z} \quad (3)$$

Mode 4: S_{M1} 턴 온 및 S_{A1} 턴 오프 시 환류 구간이 종료되고 Mode 4가 시작된다. S_{A2} 의 역병렬 다이오드의 턴 온으로 인하여 식 (4)와 같이 i_{Lr} 은 L_r 과 출력 전압으로 결정되는 기울기를 가지고 선형적으로 감소한다. 따라서 i_{Lr} 이 0이 될 때 S_{A2} 의 역병렬 다이오드가 ZCS 턴 오프를 하며 Mode 4가 종료된다.

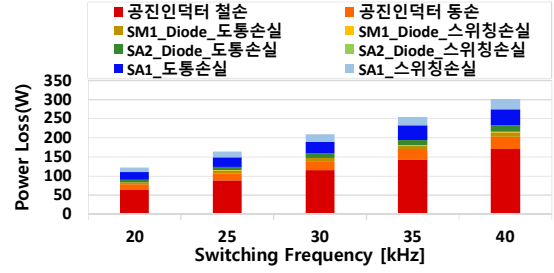


그림 4 스위칭 주파수에 따른 각 소자 손실
Fig. 4. Elements losses according to switching frequency.

$$i_{Lr}(t) = I_L + \frac{V_o}{Z} - \frac{V_o}{L_r}(t-t_3), \text{ where } t_3 \leq t \leq t_4 \quad (4)$$

이와 같이 공진 네트워크시의 동작모드 분석을 통해 추가된 소자들과 i_{Lr} 의 관계를 고려하여 소자별 손실을 분석한다.

2.3 스위칭 주파수에 따른 공진 네트워크 손실분석

스위칭 주파수를 상승시킴에 따라서 메인 인덕터 (L)의 코어부피를 감소시켜 전력밀도를 향상시킬 수 있다. 그러나 스위칭 주파수 상승에 따라 공진 네트워크 내의 손실이 변화하게 되므로 공진 네트워크 소자들의 손실 분석이 필요하다. 인덕터로 인한 철손과 동손은 식 (5)을 이용해 구하며 이 때 k_1 , k_2 , k_3 는 일반적으로 제조사에서 제공되는 값이다. 커패시터의 ESR (Equivalent Series Resistance)로 인한 손실은 식 (6)을 이용해 계산한다.

$$P_L = P_{L,cond} + P_{L,core} = I_{L,rms}^2 R_{dc} + k_1 B_{max}^{k_2} f_{sw}^{k_3} V_L \quad (5)$$

$$P_C = I_{crms}^2 \times ESR \quad (6)$$

메인 스위치 (IGBT)와 역병렬 다이오드 손실은 도통 손실 및 스위칭 손실로 나뉘며 각각 식 (7) (8)과 같다.

$$P_{MOSFET} = P_{MOSFET,cond} + P_{MOSFET,sw} = R_{DS(on)} i_{d,avg}^2 + \left(\frac{1}{2} C_{oes} V^2 + \frac{1}{2} I_{off} V_{off} T_{off} + V_{gate} Q_g \right) f_{sw} \quad (7)$$

$$P_{Diode} = P_{Diode,cond} + P_{Diode,sw} = V_{th} I_{F,avg} + R_{ds(on)} I_{F,rms}^2 + (V_R I_{RRM} t_B) / (6 \times f_{sw}) \quad (8)$$

그림 4는 스위칭 주파수를 20~40kHz까지 상승시킴에 따라 $L_r=20\mu H$, 공진 커패시터 $C_r=20nF$ 을 기준으로 L 의 철손 및 동손과 각 스위치의 손실을 나타낸다. 각 손실들은 스위칭 주파수가 상향됨에 따라 증가하기 때문에, 전력밀도와와의 관계를 고려한 스위칭 주파수 선정 및 선정된 스위칭 주파수에서의 최적 L_r 및 C_r 설계가 필요하다.

2.4 전력밀도 향상을 위한 공진 네트워크 최적설계

ΔL 고정 조건에서 스위칭 주파수를 상승했을 때, 인덕턴스의 감소로 인해서 코어의 필요 에너지 저장량이 줄어들게 되어 코어 사이즈 저감이 가능하다. 스위칭 주파수를 20~40kHz까지 상승시켰을 때 L 의 부피감소에 따른 HDC의 전력밀도는 그림 5와 같다.

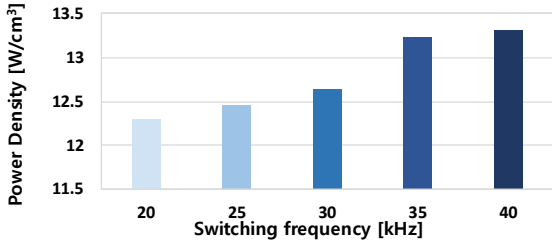


그림 5 스위칭 주파수 별 전력밀도
Fig. 5. Power density by switching frequency.

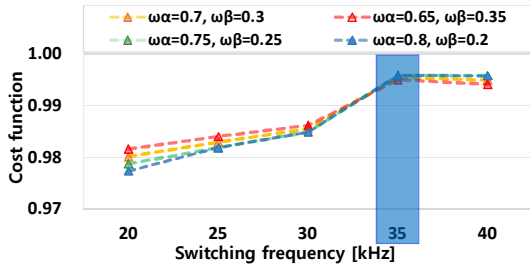


그림 6 Cost function을 통한 최적 스위칭 주파수 도출
Fig. 6. Optimization of switching frequency by cost function.

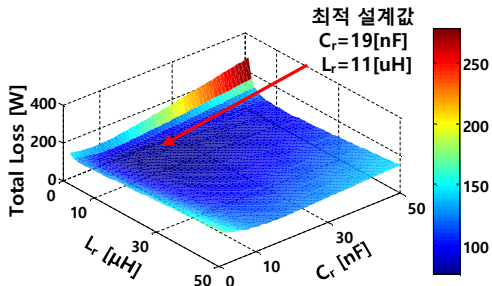


그림 7 L_r 및 C_r 변화에 따른 손실 분석
Fig. 7. Loss analysis according to the variation of L_r and C_r .

그림 6은 2.3절에서의 분석과 그림 5에서의 전력밀도를 모두 고려하기 위해 식 9를 이용하여 cost function을 사용한 결과이다. 본 논문에서는 고전력밀도를 위하여 HDC 공진 네트워크를 설계하기 때문에 전력밀도 (w_α)와 효율 (w_β)의 가중치를 각각 0.7, 0.3을 했을 때 가장 큰 값을 가지는 35kHz를 스위칭 주파수로 선정한다.

따라서 스위칭 주파수 35kHz에서 L_r 과 C_r 의 최적설계를 진행하며, 그림 7은 L_r 과 C_r 에 따른 손실분석결과로써 손실이 제일 작은 지점인 11uH, 19nF으로 선정한다. L_r 은 창성社의 High flux 코어를 사용하였으며 1uH부터 50uH까지 분석에 고려하였고, C_r 의 경우 ESR이 작고 정격전압이 높은 MLCC (Multilayer Ceramic Capacitor)를 사용하였으며 1nF에서 50nF까지 분석에 고려하였다.

$$f_{\text{cost}} = \frac{\text{Power Density}}{\text{Power Density}_{@40\text{kHz}}} \omega_\alpha + \frac{\eta}{\eta_{@20\text{kHz}}} \omega_\beta \quad (9)$$

3. 검증실험

그림 8은 HDC 운전을 위한 실험 환경이며, 그림 9는 표 1을

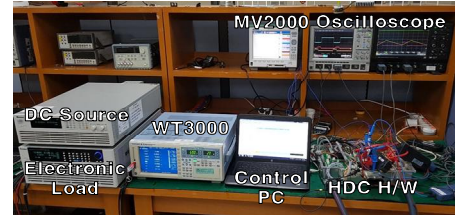


그림 8 HDC 효율 측정을 위한 실험 환경
Fig. 8. Experimental apparatus for measuring HDC efficiency.

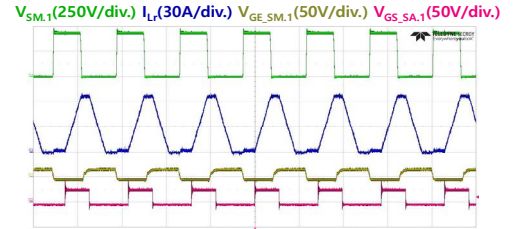


그림 9 35kHz 기준 13.3kW 실험 파형
Fig. 9. Experimental results of 13.3kW based on 35kHz.

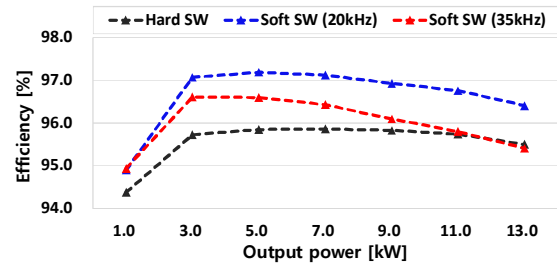


그림 10 스위칭 주파수 별 효율
Fig. 10. Efficiency by switching frequency.

고려하여 $L_r=11\mu\text{H}$, $C_r=19\text{nF}$ 으로 최적 설계 하여 스위칭 주파수 35kHz로 HDC를 구동한 파형이다. 그림 10은 스위칭 주파수별 효율을 나타내며, 스위칭 주파수 20kHz 기준 HDC의 주 운전영역인 1~3kW에서 하드스위칭 대비 효율이 0.9% 증가하였으며, 스위칭 주파수를 35Hz까지 증가시켰을 때, 주 운전영역에서 하드 스위칭 대비 평균 효율은 0.8% 증가하였다.

4. 결론

본 논문은 FCEV용 HDC의 고전력밀도 향상을 위한 공진 네트워크 최적설계를 제안하였다. 스위칭 주파수를 상향시켜 전력밀도를 향상시키고 동시에 효율을 고려하여 합리적인 스위칭 주파수를 선정하고, 소자별 손실분석을 통해 최적화된 L_r , C_r 선정을 통하여 전력밀도 7.65% 개선과 주 운전영역에서 효율 0.8% 개선을 하였다. 이는 FCEV의 연비 및 단가절감에 크게 기여될 수 있다.

참고 문헌

[1] K. H. Chao and C. H. Huang, "Bidirectional DC DC soft switching converter for stand alone photovoltaic power generation systems," *IET Power Electronics*, vol. 7, no. 6, pp. 1557–1565, Jun. 2014.