

양방향 스위치 기반 RF플라즈마 시스템 적용 전기적 가변 커패시터

민주화¹ 채범석¹ 서용석¹ 김진호[†] 김현배[†]
전북대학교 공과대학 전기공학과¹, 삼성전자 생산기술연구소[†]

Bi-directional Switch based Electrical Variable Capacitor for RF Plasma System

Juhwa Min¹, Beomseok Chae¹, Yongsug Suh¹, jinho Kim[†], and Hyunbae Kim[†]
Dept. of Electrical Engineering, Chonbuk National University, Korea¹
Samsung Electronics Mechatronics & Manufacturing Technology Center[†]

ABSTRACT

최근 다양한 산업응용분야에서 가변커패시터의 필요성은 점점 증가하고 있다. 특히 고전력 RF플라즈마 시스템에서 임피던스 정합 회로에 사용되는 가변커패시터는 빠른 고전압 차단 능력이 요구된다. 본 논문에서는 RF플라즈마 시스템의 임피던스 정합 회로에 활용되는 단방향 스위치를 사용한 전기적 가변 커패시터 (Electrical Variable Capacitor, 이하 EVC) 회로의 전압 스트레스를 저감하는 방법에 대해서 제안한다. 제안된 방법은 13.56Mhz의 주파수와 1kW이상의 고전력 RF플라즈마 시스템에서 단방향 스위치의 전압 스트레스를 양방향스위치를 사용한 EVC 회로를 활용하여 저감한다. 본 논문에서 제안된 방법으로 전압 스트레스가 감소하여 EVC 회로를 고전력 초고속 RF플라즈마 시스템의 임피던스 정합 회로에 좀 더 효과적으로 적용할 수 있게 된다. 시뮬레이션 및 실험을 통해 EVC 회로의 스위치에 걸리는 전압 스트레스가 40%이상 저감되는 것을 검증하였다.

1. 서 론

라디오 증폭기나 안테나 튜너 그리고 반도체 공정 등에서 가변커패시터는 점점 중요해지고 있다. 특히 RF Plasma System에서는 임피던스 정합 회로에 가변커패시터가 필수적으로 사용된다. 임피던스 정합 회로에서는 주로 진공 가변 커패시터 (Vacuum Variable Capacitor, 이하 VVC) 가 사용되었다. 하지만 반도체공정은 수율을 증가시키기 위해 공정속도가 점점 빨라지고 있는데 임피던스 정합에 시간이 오래 걸리는 VVC는 명확한 한계를 가지고 있다. 따라서 VVC를 capacitance 변경시간을 줄이기 위해 EVC로 대체하는 연구가 다각도로 많이 시도 되고 있다.^[3,4]

또한 RF plasma system의 임피던스 정합에 사용되는 EVC 회로는 고전압 차단능력을 요구한다. 하지만 기존에 단방향 스위치를 사용한 EVC회로는 스위치에 전압솔림 현상이 일어난다. 따라서 13.56Mhz, 1kW이상의 초고속, 고전력 시스템에는 기존의 EVC회로를 적용하기 힘들었다.

따라서 본 논문에서는 단방향스위치를 사용한 EVC회로를 양방향 스위치를 사용한 EVC회로로 바꾸는 것을 제안한다. 양방향 스위치를 사용하여 기존의 단방향스위치에 걸리는 전압 솔림 문제를 해결하고 이를 시뮬레이션과 실험으로 검증한다.

2. 가변커패시터와 RF Plasma 시스템

2.1 RF Plasma 시스템

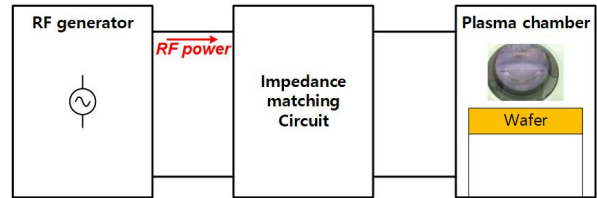


그림 1 RF plasma system의 블록다이어그램

그림 1은 RF plasma system의 블록다이어그램을 보여준다. RF plasma system은 RF generator, plasma chamber 그리고 임피던스 정합 회로로 구성된다. 이때 RF generator는 내부에 50Ω의 저항을 포함하고 있으며 plasma chamber의 impedance는 계속 변화한다. Chamber의 impedance가 계속 변화할 때 최대전력전송을 위해 RF generator에서 바라본 impedance를 50Ω으로 맞춰주는 역할을 임피던스 정합 회로가 수행한다.

2.2 진공 가변 커패시터



출처 : <http://expressobserver.com/sec/global-vacuum-variable-capacitor-market-share>

그림 2 WC의 모양

그림 2는 VVC의 기본적인 모양을 보여준다. VVC는 capacitance를 변경할 때 기계적인 힘으로 전극의 간격을 조절해서 capacitance를 변경하게 된다. 따라서 capacitance의 변경 시간이 오래걸린다는 단점이 있다.

2.3 단방향 EVC 회로를 사용한 RF Plasma System의 모델링

앞에서 설명한 VVC는 capacitance의 변경시간이 길다는 단점이 있다. 따라서 이를 해결하기 위해 EVC를 사용하게 된다. 그림 3은 단방향 스위치 EVC회로를 사용한 RF plasma system을 묘사한다.

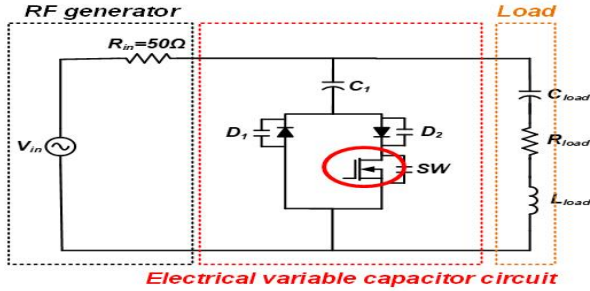


그림 3 단방향 스위치 EVC회로를 사용한 RF Plasma circuit

그림 3의 회로는 RF generator과 EVC회로 그리고 load로 구성되어있다. 부하는 회로해석, 시뮬레이션 및 실험을 위해 고정부하로 나타내었다. 또한 임피던스 정합을 하기 위해서는 EVC회로가 병렬로 여러개 연결^[1,2]되어야 하지만 본 논문에서는 스위치의 전압을 중점적으로 보기위해 하나의 leg만 사용하였다.

2.4 제안된 회로

그림 3의 단방향 스위치를 사용한 EVC회로는 스위치에 전압 풀립 현상이 일어나게 되어 고전력 어플리케이션에서 적용이 어렵다. 따라서 그림 4의 왼쪽의 단방향 스위치를 사용한 EVC회로를 그림 4의 오른쪽의 양방향 스위치를 사용한 EVC회로로 변경을 제안한다.

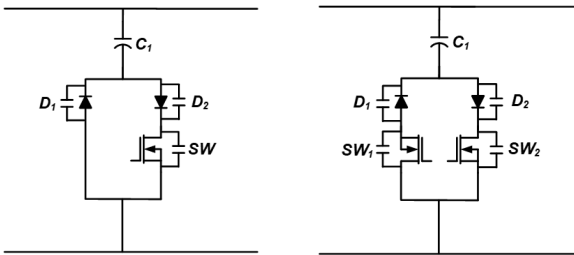


그림 4 2가지 타입의 EVC 회로 (왼쪽 : 기존의 EVC 회로, 오른쪽 : 제안된 EVC 회로)

3. 회로분석

스위치에 걸리는 전압 스트레스를 해석하기 위해 단방향 스위치를 사용한 EVC회로와 양방향 스위치를 사용한 EVC회로의 회로해석을 수행한다. 그림 5는 회로해석을 하기 위한 시뮬레이션 회로를 보여주며, 그림 6과 7은 각각 단방향과 양방향 EVC회로의 과도상태 해석을 보여준다. 스위치 turn on시에 회로의 형태는 C₁하나만 존재하게 된다. 하지만 스위치 turn off시에는 다이오드 동작에 따라 회로의 형태가 3개 존재할 수 있게 되는데 본 논문에서는 이를 mode1, mode2 그리고 mode3라고 정의하였다. mode1은 D1이 turn off이고 mode2는 D2가 turn off이며 mode3는 D1과 D2가 모두 turn off된 상태

이다. 두 개의 시뮬레이션 결과에서 스위치가 off되어 있는 경우에 쓰여진 숫자는 그 구간에서의 mode를 의미한다. 전류의 방향과 parasitic capacitance의 충전과 방전에 의해 회로의 형태가 바뀌는 mode를 반복하는데 mode3의 시간이 점점 길어지게 된다. 최종적으로 이 회로는 steady state에서 항상 mode3로 존재하게 된다.

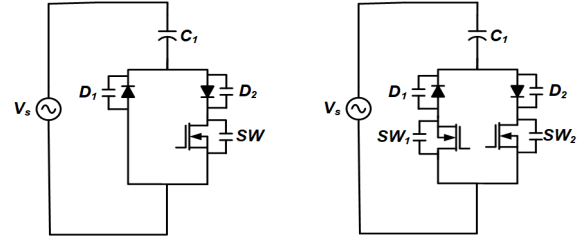


그림 5 두가지 타입의 EVC 시뮬레이션 회로 (왼쪽 : 기존의 EVC 회로, 오른쪽 : 제안된 EVC 회로)

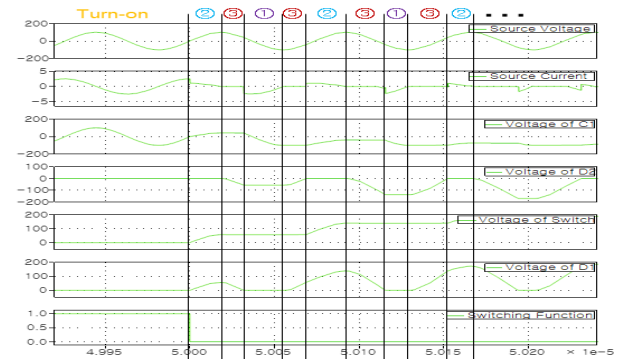


그림 6 기존의 단방향 EVC회로의 과도상태 해석

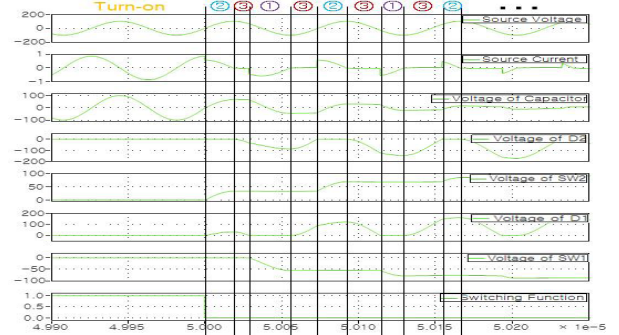


그림 7 제안된 양방향 EVC회로의 과도상태 해석

4. 시뮬레이션 검증

단방향 EVC회로와 양방향 EVC회로에서 스위치의 전압 스트레스가 감소하는 것을 시뮬레이션으로 검증하기 위해 그림 8과 같은 회로를 시뮬레이션에서 구성하였다. 또한 표 1은 simulation parameter를 보여준다.

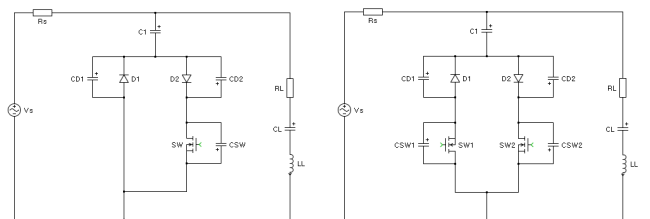


그림 8 2가지 타입의 RF plasma 시스템 시뮬레이션 구성 (왼쪽 : 기존의 EVC 회로, 오른쪽 : 제안된 EVC 회로)

표 1 시뮬레이션 조건

Parameter	Symbol	Value
Source voltage	V_s	200 Vpp
Source frequency	f_s	13.56 Mhz
Source resistor	R_s	50 ohm
Capacitor	C_l	450 pF
Capacitance of diode	C_{D1}, C_{D2}	2 pF
Capacitance of switch	C_{SW1}, C_{SW2}	200 pF
Load capacitance	C_L	650 pF
Load inductor	L_L	450 nH
Load resistor	R_L	10 ohm

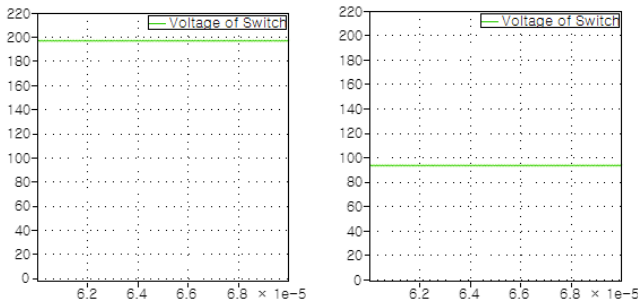


그림 9 시뮬레이션 결과에서 스위치의 전압 파형 (왼쪽 : 기존의 EVC 회로, 오른쪽 : 제안된 EVC 회로)

그림 9의 시뮬레이션 결과는 단방향스위치를 사용한 EVC회로에서 스위치에 걸리는 전압스트레스보다 양방향 스위치를 사용한 EVC회로에서 스위치에 걸리는 전압 스트레스가 확연히 줄어드는 것을 성공적으로 검증하였다.

5. 실험

표 2 실험조건

Parameter	Symbol	Value
Source power	P_s	120 W
Source frequency	f_s	13.56 Mhz
Source resistor	R_s	50 ohm
Capacitor	C_l	450 pF
Load capacitance	C_L	650 pF
Load inductor	L_L	450 nH
Load resistor	R_L	10 ohm

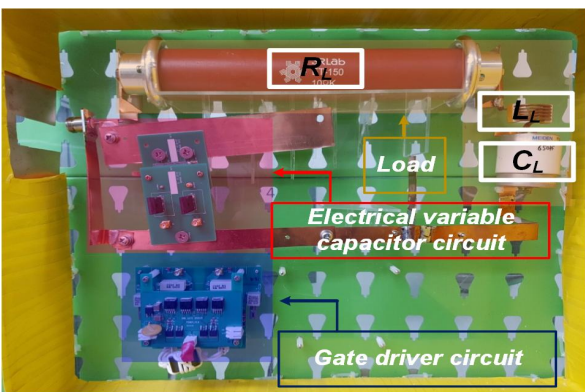


그림 10 하드웨어 구성

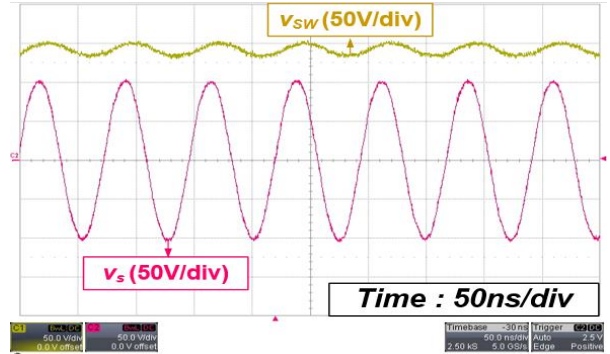


그림 11 기존의 단방향 EVC회로의 실험결과

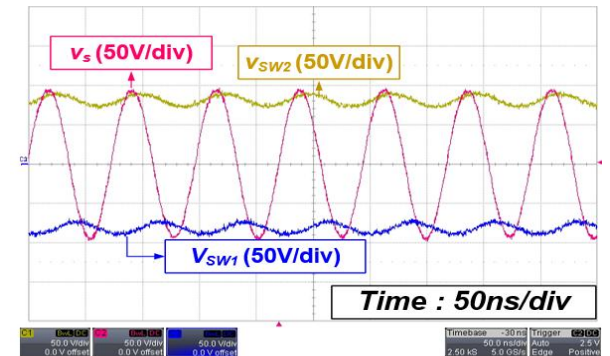


그림 12 제안된 양방향 EVC회로의 실험결과

그림 11과 12는 단방향 EVC회로와 양방향 EVC회로의 실험결과를 보여준다. 그림 11에서 단방향 스위치에 걸리는 전압은 140V이고 그림 12에서 양방향 스위치에 걸리는 전압은 80V이다. 실험결과를 토대로 양방향 스위치를 사용하면 스위치의 전압 스트레스를 40%이상 낮출 수 있음을 검증하였다.

6. 결론

본 논문은 RF plasma system에 사용되는 양방향 스위치를 사용한 EVC회로를 제안하였다. 제안된 양방향 스위치를 사용한 EVC회로는 기존의 회로에서 스위치에 전압솔림 현상이 일어나는 한계를 극복했다. 이는 시뮬레이션과 실험에서 스위치의 전압 스트레스를 40%이상 저감되는 것을 성공적으로 검증되었다. 따라서 양방향 스위치를 사용한 EVC회로를 초고속, 고전력 RF plasma system의 임피던스 정합 회로에 좀 더 효과적으로 적용할 수 있다.

본 연구는 한국전력공사의 2018년 착수 에너지 거점대학 클러스터 사업에 의해 지원되었음 (과제번호:R18XA04)

참고 문헌

- [1] Yu Ni, Saad Pervaiz, Minjie Chan, and Khurram K. Afridi, "Energy Density Enhancement of Stacked Switched Capacitor Energy Buffers Through Capacitance Ratio Optimization," IEEE Transactions on Power Electronics, Vol. 32, No. 8, Aug. 2017.
- [2] Yaqub Mahnashi and Fang Z. Peng, "Generalization of the Fundamental Limit Theory in Switched-Capacitor Converter," IEEE Transactions on Power Electronics, Vol. 32, No. 9, Sep. 2017.
- [3] Imran Ahmed Bhutta, "RF impedance matching network," United States Patent, Nov. 2015
- [4] Christopher C. Mason, "High frequency solid state switching for impedance matching," United States Patent, Nov. 2010.