

3상 인버터를 위한 동기좌표계에서의 위치기반 데드타임 보상알고리즘

임정우, 조영훈
건국대학교

Dead-time compensation algorithm on synchronous frame for 3-phase inverter

Jeongwoo Lim, Younghoon Cho
Konkuk Univ.

ABSTRACT

본 논문은 상 전류의 위치(전기각)를 기반으로 보상전압을 결정하는 새로운 데드타임 보상알고리즘을 제안한다. 제안하는 알고리즘은 보상전압을 결정하는데 있어, 전류의 극성대신 제어하는 상 전류의 위치(전기각)를 이용하기 때문에 추가적인 알고리즘 없이 간단하게 보상전압을 정의할 수 있다. 또한 제안하는 데드타임 보상알고리즘은 동기좌표계에 바로 적용가능하기 때문에 3상 전압형 인버터(VSIs; Voltage Source Inverters)에 일반적으로 사용되는 동기좌표기반 제어기에 적용이 용이하고 추가적인 변환과정 없이 동기좌표에서의 인버터 출력전압을 추정할 수 있다. 제안하는 데드타임 보상알고리즘의 효과와 성능을 검증하기 위하여 전압형 3상 인버터를 이용한 L R 부하 실험이 진행되었으며, 상 전류파형의 FFT(Fast Fourier Transform)와 THD(Total Harmonic Distortion)를 산정하여 정량적 분석을 병행하였다.

1. 서론

한 레그에 직렬로 결선되어 있는 스위치들은 서로 상보적으로 동작하도록 제어하지만, 스위치의 기생성분등으로 인한 on/off 신호지연 및 스위치 동작지연으로 원하지 않는 단락회로를 형성할 수 있다. 이러한 스위치의 오동작 영역은 직류링크와의 단락회로를 구성하게 되고 단락된 스위치를 통해 과도한 전류가 흐르게 된다. 스위치의 정격을 초과하는 단락전류는 스위치의 소손뿐만 아니라 전체 시스템의 고장을 일으킬 수 있다.^[1] 스위치 오작동영역을 제거하기 위하여 게이트 신호에 일정한 시지연을 인가하는 데드타임 기법이 일반적으로 사용되고 있다. 하지만 이러한 데드타임은 제어기의 출력지령과 상관없이 양 단의 스위치 모두를 off상태인 구간을 형성하기 때문에 인버터의 비선형성을 증가시키게 된다. 인버터의 비선형성으로 인하여 각 상에 흐르는 전류에는 전류왜곡이 발생하게 되고, 제어기의 출력전압지령과 실제 인버터가 출력하는 전압과의 전압오차를 발생시켜 인버터의 출력전압을 이용하는 모든 알고리즘에 악영향을 미치게 된다.^{[1][2]}

제안하는 위치기반의 데드타임 보상알고리즘은 상 전류의 전기각 또는 위치정보를 이용하여 보상전압을 정의하기 때문에 모든 전력구간에서 사용가능하고 센서 노이즈에도 강인한 장점을 가지고 있을 뿐만 아니라 데드타임으로 인한 전압오차만을 보상하기 때문에 인버터의 출력전압 추정이 용이하다. 또한 보

상전압을 d q 동기좌표계로 변환하여 보상하기 때문에 일반적으로 3상 인버터의 벡터제어기에 적용하기 쉽다는 장점을 가지고 있다. 본 논문에서는 제안하는 알고리즘에서 전압오차를 정의하는 방법과 동기좌표계 변환하는 방법을 수식적으로 나타내었으며 실험을 통해 알고리즘의 성능을 검증하였다.

2. 데드타임의 영향

2.1 데드타임

그림 1은 하프 브릿지 회로를 이용하여 이상적인 게이트 신호와 데드타임이 적용된 게이트 신호를 비교하고 그에 따른 인버터 출력전압을 전류방향에 따라 나타내었다. 여기서 Q_s, \bar{Q}_s 는 각 스위치의 이상적인 게이트 신호를 나타내며, Q_s, \bar{Q}_s 는 데드타임이 적용되어 실제 스위치에 인가되는 게이트 신호이다. T_d, T_s, i_a, V_{dc} 는 각각 데드타임 시간, 샘플링 시간, A상 전류, 직류링크 전압을 나타낸다.

그림 1에서 Q_s, \bar{Q}_s 는 데드타임으로 인하여 양 스위치가 모두 off가 되는 데드타임 구간에는 상에 흐르던 전류가 바디다이오드를 통해 프리휠링(free wheeling)하기 때문에 전류 방향에 따라 부하측에서 바라보는 인버터 출력전압이 다르게 된다. 전류가 양의 방향으로 흐르고 있는 경우에는($i_a > 0$) 데드타임 구간동안 하단 스위치의 바디다이오드를 통해 전류가 도통되기 때문에 부하측에서 바라보는 인버터 출력전압은 $-V_{dc}/2$ 가 된다. 전류가 음의 방향으로 흐르고 있는 경우에는($i_a < 0$) 데드타임 구간동안 상단 스위치의 바디다이오드로 프리휠링하기 때문에 부하측에서 바라보는 인버터의 출력전압은 $V_{dc}/2$ 가 된다.

2.2 전압오차 및 전류왜곡

진술하였듯이 데드타임은 양 스위치를 모두 off하는 구간을 발생시키기 때문에 전압지령과 인버터 평균 출력전압에 오차를 발생시킨다. v_{an}^* 은 전압지령을 v_{an} 은 인버터 출력 평균전압, Δv_{da} 은 데드타임으로 인한 전압오차를 각각 나타낸다. 이러한 전압지령과 인버터 출력전압의 오차는 인버터의 지령전압을 이용하는 알고리즘에 치명적인 악영향을 미칠 수밖에 없다.^{[1][2]}

$$v_{an}^* = v_{an} + \Delta v_{da} \quad (1)$$

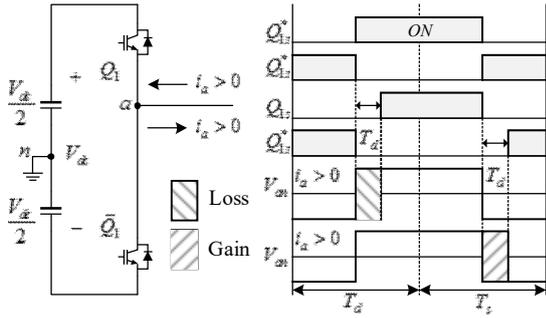


그림 1 하프브릿지의 게이트파형과 데드타임의 영향
Fig. 1 The effects of dead-time and wave forms of gates at a half-bridge inverter

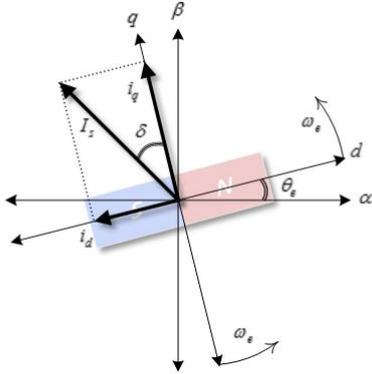


그림 2 d-q 동기좌표계에서의 d-q축 전류
Fig. 2 The d-q current on synchronous d-q frame

또한 데드타임구간동안 전류방향에 따라 인버터 출력전압이 변동하기 때문에 전류제어기가 전류오차를 보상한다고 하여도 펄스 형태의 전압오차를 모두 보상할 수 없다. 따라서 제어기의 대역폭 제한으로 상 전류에 왜곡이 발생하게 되어 시스템의 성능저하를 야기하게 된다.^{[1][2]}

3. 위치기반 데드타임 보상알고리즘

3.1 위치기반 데드타임 전압정의

제안하는 위치기반의 데드타임 보상알고리즘은 전류의 극성에 따라 데드타임 보상전압을 정의^[1]하는 것이 아니라, 전류의 위치(전기각)으로 보상전압을 정의하기 때문에 전류의 위상과 데드타임 보상전압과의 관계를 다음과 같이 정의할 수 있다.

$$\Delta v_{da} = \frac{T_d}{T_s} V_{dc} \text{sign}(i_a) \quad (3)$$

$$\Delta v_{db} = \frac{T_d}{T_s} V_{dc} \text{sign}(i_b) \quad (4)$$

$$\Delta v_{dc} = \frac{T_d}{T_s} V_{dc} \text{sign}(i_c) \quad (5)$$

$$\text{sign}(i_a) = \begin{cases} 1 & -\pi < \theta < 0 \\ -1 & 0 < \theta < \pi \end{cases} \quad (6)$$

실제 흐르는 상 전류가 지령에 따라 정상적인 제어가 이루

어지고 있다고 가정하면, A상 전류의 영점(Zero crossing point)은 식 (6)과 같이 전류의 위상 또는 위치(전기각) θ 로 정의할 수 있으며, B와 C상도 마찬가지로 120° 의 위상차를 갖도록 정의할 수 있다. 이를 이용하면 식 (3),(4),(5)와 같이 데드타임으로 인한 각 상의 극전압오차를 나타낼 수 있다.

보상하고자 하는 회로가 3상의 인버터일 경우에는 식 (3),(4),(5)의 극전압오차를 식 (7)을 이용하여 상전압오차로 변환할 수 있다.

$$\begin{bmatrix} \Delta v_a \\ \Delta v_b \\ \Delta v_c \end{bmatrix} = \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \begin{bmatrix} \Delta v_{da} \\ \Delta v_{db} \\ \Delta v_{dc} \end{bmatrix} \quad (7)$$

3.2 d-q축 전류크기에 따른 위치정의

그림 2에서 d축 벡터의 크기가 '0'일 경우에는 d q 벡터의 합이 항상 전기각과 일치하여 식(6)만으로도 A상 전류의 위상을 정의할 수 있지만, d축 벡터가 '0'이 아닐 경우에는 d q축 벡터의 크기에 비례하여 전류위상에 오프셋(offset) δ 가 발생하게 된다. 여기서 ω_e 는 전기각속도를 θ_e 는 위치(전기각)을 i_d , i_q 는 각각 d q축 벡터의 합, q축 전류의 크기, d축 전류의 크기를 나타낸다. 따라서 d축 전류와 q축 전류의 관계식을 통해 위상오프셋 δ 을 수식 (8)과 같이 정의할 수 있다.

$$\delta = \tan^{-1} \left(\frac{i_d}{i_q} \right) \quad \left(-\frac{\pi}{2} \leq \delta \leq \frac{\pi}{2} \right) \quad (8)$$

$$\theta = \theta_e - \delta \quad (9)$$

3.3 d-q축 동기좌표계에서의 보상전압

3상 정지좌표계에서 정의한 상전압오차 (7)을 d q축 동기좌표계로 변환하여 보상하는 것이 동기좌표기반으로 구성된 제어기에 적용하기가 용이하다. 아래 나타낸 식 (10)을 통해 3상 정지좌표계에서의 상 전압오차를 d q축 동기좌표계로 나타낼 수 있다.

$$\begin{bmatrix} v_{dd}^* \\ v_{qd}^* \end{bmatrix} = \begin{bmatrix} \cos \theta_e & \sin \theta_e \\ -\sin \theta_e & \cos \theta_e \end{bmatrix} \begin{bmatrix} 1 & 0 & 0 \\ 0 & \frac{1}{\sqrt{3}} & -\frac{1}{\sqrt{3}} \end{bmatrix} \begin{bmatrix} \Delta v_{da} \\ \Delta v_{db} \\ \Delta v_{dc} \end{bmatrix} \quad (10)$$

4. 실험결과

4.1 제안한 알고리즘 실험

실험은 데드타임의 영향을 극단적으로 볼 수 있도록 3상 L R부하에서 진행하였으며, 3상 인버터를 이용하여 전류제어와 제안하는 데드타임 보상알고리즘을 구현하였다. 아래 그림들은 실제 실험을 통해 얻은 결과파형들을 보여주고 있다.

그림 3은 임의의 시간에서 제안하는 데드타임 보상알고리즘을 적용한 전류파형을 나타내고 있으며, i_a , i_b 는 각각 α - β 정지좌표계(그림2)에서 각축 전류의 크기를 나타낸다.

그림 4는 3상 정지좌표계에서의 각 상전류 파형을 나타내고 있으며 제안하는 알고리즘의 적용 전후를 비교하여 보여주고 있다.

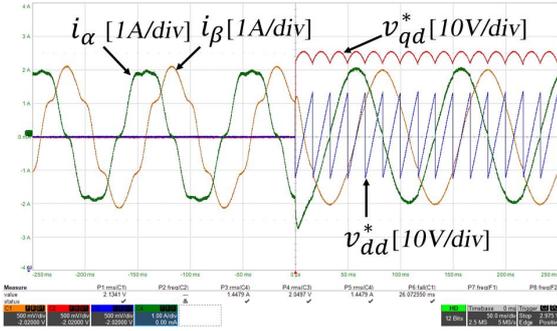


그림 3 Alpha-beta 축에서의 실험결과파형
Fig. 3 The experiment result wave forms on alpha beta axes

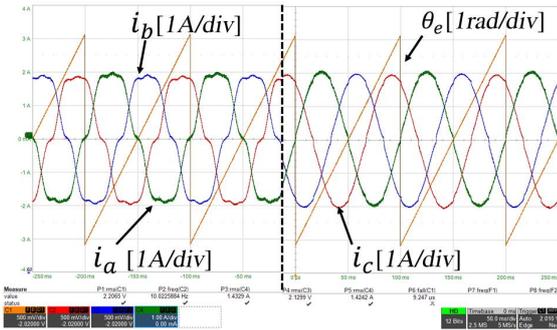
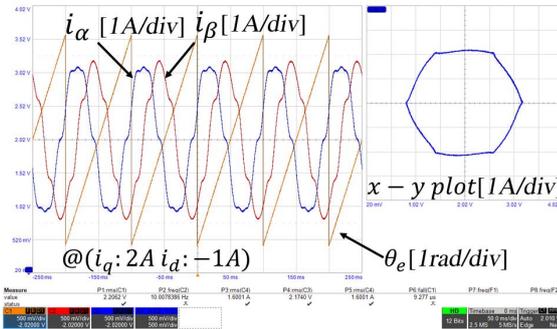
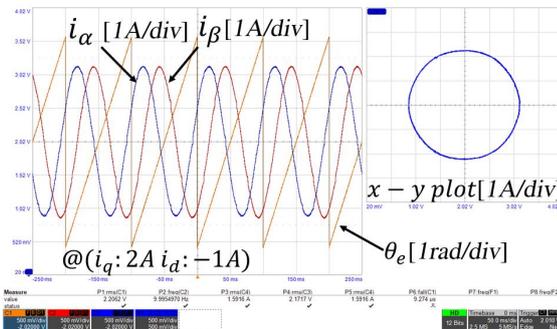


그림 4 3상 정지좌표계에서의 실험결과파형
Fig. 4 The experiment result wave forms on 3 phase stationary axes



(a)



(b)

그림 5 Alpha-beta 축에서의 실험결과파형과 리사주, (a) 보상알고리즘 미적용, (b) 제안하는 보상알고리즘 적용

Fig. 5 The experiment result wave forms and lissajous on alpha beta axes

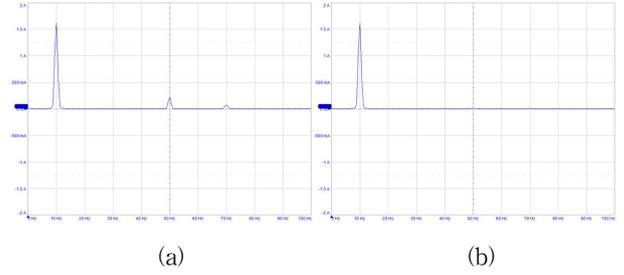


그림 6 A상 전류의 FFT(Fast Fourier Transform)결과, (a) 보상알고리즘 미적용, (b) 제안하는 보상알고리즘 적용
Fig. 6 The experiment result wave forms on alpha beta axis

그림 5는 $\alpha-\beta$ 정지좌표계로 나타낸 전류와 각 축의 전류를 리사주(Lissajous)로 나타낸 파형으로 보상알고리즘을 적용하기 이전의 파형 (a)와 제안하는 데드타임 보상알고리즘 적용이후 (b)의 전류왜곡의 양상을 보여주고 있다.

그림 6은 제안하는 데드타임 보상알고리즘 적용 전후의 A상 전류 FFT의 결과를 보여주고 있다. 보상알고리즘 적용 전후의 A상 전류 THD는 각각 14.72%와 1.89%로 전류의 왜곡이 상당히 개선됨을 확인할 수 있다.

5. 결론

제안하는 위치기반의 데드타임 보상알고리즘은 위치를 이용하여 보상전압의 크기 및 극성을 정의하기 때문에 모든 부하 구간에서도 추가적인 알고리즘 없이 간단하게 구현이 가능하며, 동기좌표계로 변환된 보상전압을 제어기에 보상하기 때문에 직관적으로 인버터의 출력전압을 복원하기에 용이하다. 또한 실험을 통해 제안하는 알고리즘의 성능을 확인하였으며, 제안하는 데드타임 보상알고리즘을 통해 전류에 발생하는 고조파를 10배 이상 감소시켜 고품질의 정현파 전류를 제어할 수 있음을 확인하였다.

본 연구는 성신전기공업과 2017년도 산업통상자원부의 지원으로 한국에너지기술평가원(KETEP)의 지원을 받아 수행한 연구과제입니다.(NO.20174030201660)

참고 문헌

- [1] Choi, Jong Woo, and Seung Ki Sul. "Inverter output voltage synthesis using novel dead time compensation." IEEE transactions on Power Electronics 11.2 (1996): 221-227.
- [2] Tang, Zhuangyao, and Bilal Akin. "Suppression of dead time distortion through revised repetitive controller in PMSM Drives." IEEE Transactions on Energy Conversion 32.3 (2017): 918-930.