

낮은 변압기 오프셋 전류를 가지는 더블 엔디드 액티브 클램프 포워드 컨버터

김명호, 김재국
INHA

Active-Clamp Forward Converter with Double-Ended Rectifier Reducing DC offset Current in Transformer

Myung Ho Kim, Jae kuk Kim
INHA

ABSTRACT

액티브 클램프 포워드 컨버터는 고효율, 간단한 구조의 특징으로 PC 파워 시스템, 서버 파워 시스템과 같은 어플리케이션에 많이 사용되고 있다. 특히 더블 엔디드 액티브 클램프 포워드 컨버터는 작은 출력 필터와 고효율의 장점이 있으나, 변압기 오프셋 전류로 인해 변압기의 크기와 코어 손실이 증가하게 된다. 본 논문에서는 새로운 게이트 신호 조절을 통해 낮은 변압기 오프셋 전류를 갖는 새로운 더블 엔디드 액티브 클램프 포워드 컨버터를 제안한다. 따라서 변압기의 크기와 코어 손실, 1차측과 출력 인덕터의 전력손실이 감소함으로써 높은 전력밀도와 고효율을 달성하게 된다.

1. 서론

최근 인터넷이 전 세계적으로 보급됨으로써 데이터 센터의 전력소비량이 증가함에 따라 그림1과 같은 AC/DC 전원시스템이 널리 쓰이고 있다. 단위 역률과 낮은 고조파 왜곡을 달성하여 고품질 전력을 제공하기 위한 역률 보정 컨버터와 홀드 업 시간동안 출력전압이 일정하도록 조정하는 DC/DC 컨버터로 구성되어 있다. 링크 커패시터는 홀드 업 시간동안 출력에 안정적인 전력을 공급하고, 링크 커패시터의 커패시턴스가 클수록 긴 홀드 업 시간을 확보할 수 있다. 하지만 대형 커패시터는 시스템의 전체 전력밀도를 저하시킨다. 따라서 커패시터의 크기를 줄이고 홀드 업 시간을 만족하기 위해 넓은 입력전압 범위에서 동작할 수 있는 고효율 DC/DC 컨버터가 요구되고 있다^[1].

다양한 DC/DC 컨버터들 중, 더블 엔디드 액티브 클램프 포워드 컨버터는 간단한 구조, 영전압 스위칭 능력, 그리고 작은 출력필터 크기의 장점으로 널리 쓰이는 토폴로지이다^[2]. 하지만 넓은 입력 전압 범위를 갖는 조건에서 더블 엔디드 액티브 클램프 포워드 컨버터는 1차측에 흐르는 부하전류와 동일한 크기의 변압기 오프셋 전류를 갖는다. 변압기의 큰 오프셋 전류는 변압기 크기와 코어 손실을 증가시키는 문제점이 있다. 이를 해결하기 위해 기존에는 변압기의 2차측 비대칭 턴 수를 갖는 구조(ATTs)가 제안되었다^[3]. 이 방식은 변압기의 2차 측 비대칭 턴 수 때문에 변압기 오프셋 전류가 감소한다. 하지만 출력 인덕터의 큰 전류 리플로 인해 증가된 코어 손실 때문에 높은 nominal 입력전압을 갖는 어플리케이션에서는 사용되기 어렵다.

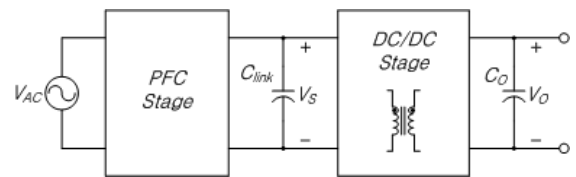


그림 1. AC/DC 전원장치

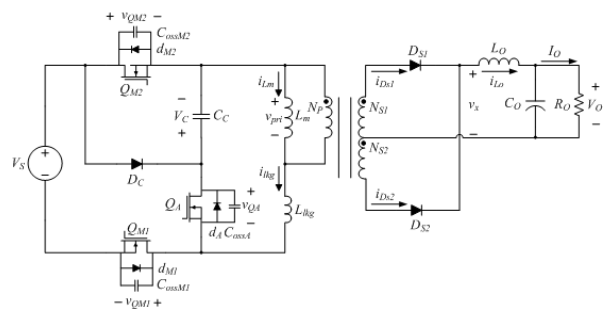


그림 2. 제안하는 컨버터

따라서 본 논문에서는, 새로운 게이트 신호 조절을 통해 변압기 오프셋 전류를 낮추어 nominal 입력전압에서 고효율을 달성할 수 있는 방법을 제안한다.

2. 제안하는 회로 분석

제안하는 회로는 그림2와 같이 기존의 더블 엔디드 액티브 클램프 포워드 컨버터 구조에서 추가적인 스위치 Q_{M2} 와 clamping 다이오드 D_C 를 가진다. 그림3에서 확인할 수 있듯이, 제안하는 회로의 동작은 Q_{M1} 과 Q_{M2} 의 턴 오프 타이밍 사이의 D_{ETS} 시간을 갖는 것 외에 기존 컨버터의 동작과 유사하다. 제안하는 회로는 D_{ETS} 시간동안 1차측 전류(i_{Lg})가 클램프 커패시터 C_C 를 추가적으로 충전함으로써 변압기 오프셋 전류를 낮춘다. 또한 Q_{M1} 과 Q_{M2} 의 전압은 각각 입력전압 V_S 와 클램프 커패시터 전압 V_C 로 제한되어 기존회로보다 낮은 전압스트레스를 갖게 된다.

2.1 회로 동작

이번 절에서는 제안하는 컨버터의 특징을 동작의 모드 분석을 통해 확인한다. 제안하는 컨버터의 동작 분석을 위해 다음과 같은 조건을 가정한다. 1) 한 스위칭 주기 동안 출력 전압과 클램프 커패시터의 전압은 일정하다. 2) 스위치 Q_{M1} , Q_{M2} , 및 Q_A 는 출력 커패시터와 기생 다이오드를 제외하고 이상적이다. 3) 그림2에 표시되지 않은 소자들의 기생성분들은 무시한다.

다. 제안하는 더블 앤디드 액티브 클램프 포워드 컨버터의 스위칭 한 주기 동작은 4가지 모드로 나뉘며, 제안하는 컨버터의 동작 파형은 그림3과 같다.

Mode1[t₀ t₁] Q_{M1}과 Q_{M2}의 영전압 스위칭 동작으로 커지고, 1차측의 파위가 D_{S1}을 통해 출력으로 전달된다.

Mode2[t₁ t₂] Q_{M2}가 꺼지고, Q_{M2}의 전압은 다이오드 D_C로 인해 클램프 커패시터 전압 V_C로 제한된다. 따라서 1차측 전류(i_{lkg})는 D_C를 통해 흐르며, C_C를 추가적으로 충전함으로써 기존 더블 앤디드 클램프 포워드 컨버터에 비해 낮은 변압기 오프셋 전류를 가진다. 그림3에서 확인할 수 있듯이, 1차측 RMS 전류가 감소하여 스위치 소자들의 도통손실을 감소시킨다. 또한 변압기 2차측 전압이 (V_S V_C)/n가 됨으로써 출력 인덕터 전류의 기울기가 감소한다.

Mode3[t₂ t₃] Q_{M1}이 꺼지고 입력전압 V_S로 제한되면서, 제안하는 컨버터의 Q_{M1}과 Q_{M2}는 기존 컨버터보다 더 낮은 전압 스트레스를 갖는다. Q_A는 L_{lkg}에 저장된 충분한 에너지로 인해 영전압 스위칭 동작이 이루어진다. 1차측에서 전달된 파위가 D_{S2}를 통해 출력으로 전달된다.

Mode4[t₃ t₄] Q_A가 꺼지고, 낮은 변압기 오프셋 전류로 인해 L_{lkg}에 저장된 큰 에너지로 쉽게 Q_{M1}과 Q_{M2}의 영전압 스위칭을 달성한다.

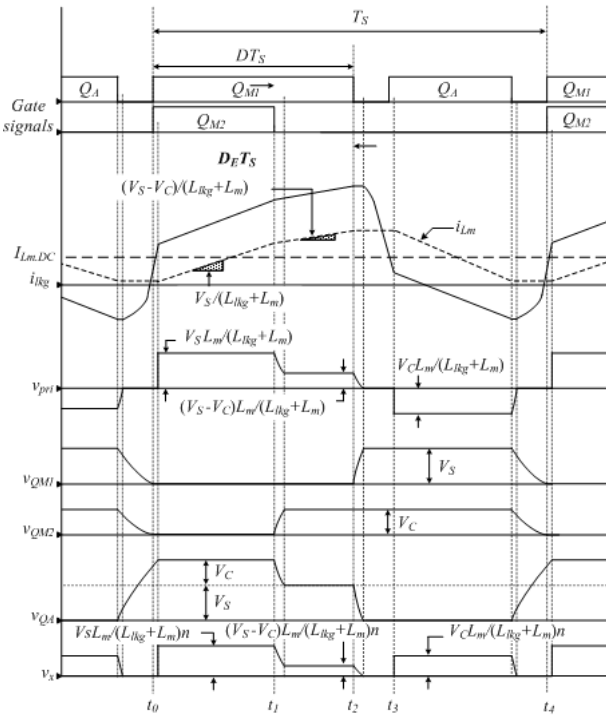


그림 3. 제안하는 컨버터의 동작 파형

2.2 전압 이득

제안하는 액티브 클램프 포워드 컨버터의 전압 이득은 한 스위칭 주기 동안 출력 인덕터 L_O에 인가되는 전압이 0임을 이용하여 다음과 같이 구할 수 있다.

$$\frac{V_O}{V_S} = \frac{2D(1-D)}{n(1-D+D_E)} \quad (1)$$

V_S는 입력전압, V_O는 출력전압, D는 Q_{M1}의 시비율, D_E는 Q_{M1}과 Q_{M2}의 시비율 차이, n은 변압기의 턴 비(N_p/N_s)이다.

2.3 변압기 오프셋 전류

제안하는 컨버터의 변압기 오프셋 전류는 한 스위칭 주기 동안 클램프 커패시터 C_C에 흐르는 전류의 양이 0임을 이용하여 다음과 같이 구할 수 있다.

$$I_{Lm,DC} = \left(\frac{1-D-D_E}{1-D+D_E} \right) \frac{I_O}{n} \quad (2)$$

I_O은 출력 전류이다. 수식 (2)에서도 알 수 있듯이, Q_{M1}과 Q_{M2}의 시비율 차이 D_E가 증가할수록 낮은 변압기 오프셋 전류를 가지게 된다.

2.4 출력 인덕터 전류 리플

제안하는 회로는 게이트 신호의 조정을 통해 기존회로보다 감소된 출력 인덕터 전류 리플(Δi_{L_O})를 갖게 된다. D_ET_S 기간 동안 변압기 2차측 전압은 (V_S V_C)/n로 기존회로보다 더 낮은 전압이 인가되므로, 출력 인덕터 전류의 기울기는 다음과 같이 줄어들음을 알 수 있다.

$$i_{Lp,slpoc} = \frac{1}{L_O} \left(\frac{V_S - V_C}{n} - V_O \right) \quad (3)$$

수식(3)에서도 알 수 있듯이, 출력 인덕터 전류의 기울기가 감소함으로써 제안하는 회로의 출력 인덕터 전류 리플은 그림4와 같이 줄어들게 된다. 따라서 기존회로보다 출력 인덕터의 도통손실과 코어 손실이 줄어들게 된다.

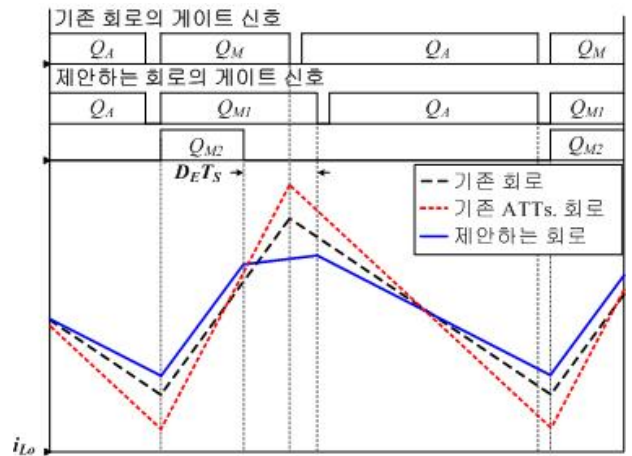


그림 4. 출력 인덕터 전류 리플 비교.

2.5 변압기 설계

변압기의 코어 면적(A_c)과 창 면적(W_a)의 영향을 받는 총 면적(A_p)은 다음과 같이 변압기의 크기를 나타낸다.

$$A_p = A_c W_a = \frac{L_m (I_{Lm,DC} + \Delta i_{Lm})}{B_{max} K_u} \left(\frac{I_{pr}}{J_p} + \frac{2I_{sr}}{nJ_s} \right) \quad (4)$$

Δi_{L_m}은 자화 인덕터의 전류 리플, B_{max}는 최대 자속 밀도, K_u는 1차측과 2차측 권선 면적과 창면적의 비, I_{p,r}와 I_{s,r}는 각각 1차측과 2차측의 RMS전류, J_p와 J_s는 각각 변압기 1차측과 2차측 권선의 전류밀도이다. 앞서 설명한 듯이, 제안하는 회로는 낮은 변압기 오프셋 전류를 가짐으로써 기존 회로보다 작은 코어 면적(A_c)을 갖게 된다. 또한 변압기 오프셋 전류 감소와 출력 인덕터 전류 리플의 감소로 1차측과 2차측의 감소된 RMS 전류를 가짐으로써 기존 회로보다 작은 창면적(W_a)를 갖게 된다. 따라서 제안하는 회로는 변압기의 사이즈와 코어 손실을 줄일 수 있다.

2.6 영전압 스위칭 조건

제안하는 회로의 스위치 Q_{M1}, Q_{M2}과 Q_A의 영전압 스위칭 조건은 각각 다음과 같고, C_{ossM1}과 C_{ossM2}는 C_{ossM}과 같다고 가

정한다.

$$I_{L_{kg}} \left(\frac{\Delta i_{L_m}}{2} - I_{L_m,DC} + \frac{I_O}{n} + \frac{\Delta i_{L_o}}{2n} \right)^2 \geq \left(\frac{1}{2} C_{ossM} + C_{ossA} \right) V_S^2 \quad (5)$$

$$I_{L_{kg}} \left(\frac{\Delta i_{L_m}}{2} + I_{L_m,DC} + \frac{I_O}{n} + \frac{\Delta i_{L_o}}{2n} \right)^2 \geq \left(\frac{1}{2} C_{ossM} + C_{ossA} \right) V_C^2 \quad (6)$$

수식 (5)와 (6)에서 알 수 있듯이, 제안하는 회로의 스위치 Q_{M1} 과 Q_{M2} 의 영전압 스위칭 조건은 변압기 오프셋 전류와 출력 커패시턴스가 감소함으로써, Q_{M1} 과 Q_{M2} 는 기존회로보다 L_{kg} 에 저장된 더 많은 에너지로 영전압 스위칭을 할 수 있다. 반면에 Q_A 는 출력 커패시턴스 감소가 변압기 오프셋 전류 감소의 영향보다 클 경우, 기존 회로보다 더 많은 에너지로 영전압 스위칭을 할 수 있다.

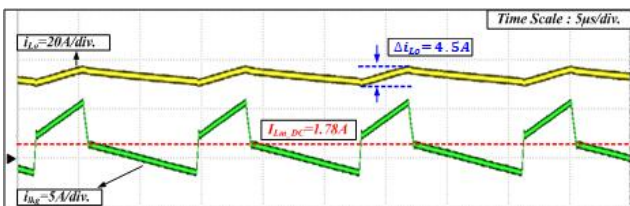
3. 실험 결과

제안하는 컨버터의 유효성은 400 V 입력과 12 V/400 W 출력, 75 kHz 스위칭 주파수를 갖는 프로토타입의 실험을 통해 검증되었다. 컨버터에 사용된 소자는 표1과 같고, 그림5는 nominal 입력전압 400 V, 100% 부하에서 기존 더블 엔디드 액티브 클램프 포워드 컨버터들과 제안하는 더블 엔디드 액티브 클램프 포워드 컨버터의 주요 파형을 나타낸다. 그림5에서도 알 수 있듯이, 제안하는 컨버터는 새로운 게이트 조정 신호를 통해 낮은 변압기 오프셋 전류를 가진다. 따라서 변압기의 크기와 코어손실을 줄이고, 1차측의 낮은 RMS 전류를 가짐으로써 도통 손실을 줄일 수 있다. 또한 낮은 출력 인덕터의 전류 리플로 인한 출력 인덕터의 도통손실과 코어손실이 감소시킬 수 있다. 1차측 스위치 Q_{M1} 과 Q_{M2} 의 전압은 각각 입력전압 V_S 와 클램프 커패시터 전압 V_C 로 제한된다.

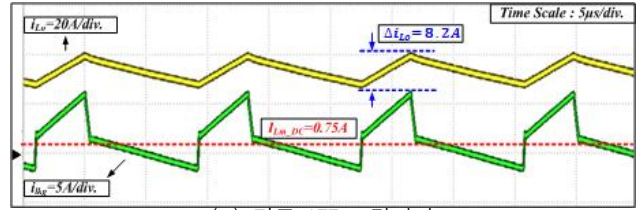
그림 6은 제안회로와 기존회로들의 측정된 효율을 나타낸다. 앞서 설명한 것과 같이 제안하는 회로는 100%부하부터 30%부하까지 따라서 제안하는 컨버터는 기존 더블 엔디드 액티브 클램프 포워드 컨버터보다 높은 효율을 달성 할 수 있다. 반면에, 20%이하의 매우 낮은 부하에서는 낮은 부하전류로 인해 변압기 오프셋 전류의 감소가 줄어들고, 기존 컨버터보다 두 개의 스위치 Q_{M1} 과 Q_{M2} 를 도통함으로써 낮은 효율을 갖게 된다.

표 1 실험에 사용된 소자.

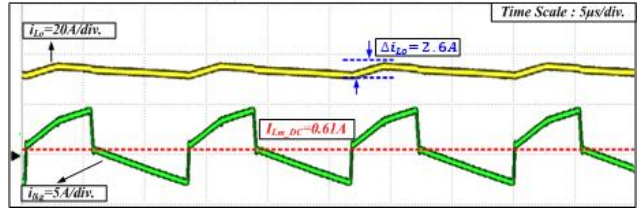
| Components list | Conventional | ATTs. | Proposed |
|--|---|---|---|
| $Q_M / Q_{M1}, Q_{M2}$ | IPP80R450P7 | | IPP65R225C7 |
| Q_A | IPP80R450P7 | | |
| Dc | | | RURP1560 |
| 변압기 ($L_m=450\mu H$, $L_{kg}=8\mu H$) | $N_P:N_{S1}:N_{S2}$ =35:2:2 PQ3535S | $N_P:N_{S1}:N_{S2}$ =35:3:1 PQ3230S | $N_P:N_{S1}:N_{S2}$ =35:2:2 PQ3230S |
| 2차측 다이오드 | STPS30M60ST | | |
| 출력 인덕터(L_O) | CH270125, $L_O=8\mu H$ | | |
| 출력 커패시터(C_O) | 330 μF | | |



(a) 기존 컨버터



(b) 기존 ATTs. 컨버터



(c) 제안하는 컨버터

그림 5. 100% 부하에서 주요 실험파형.

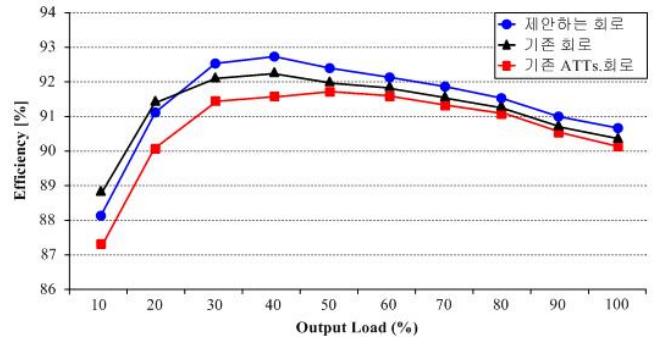


그림 6. 측정 효율.

4. 결론

제안하는 더블 엔디드 액티브 클램프 포워드 컨버터는 새로운 게이트 신호 조정을 통해 변압기 오프셋 전류를 줄일 수 있고, 출력 인덕터의 전류 리플을 줄일 수 있다. 따라서 제안하는 컨버터는 1차측과 2차측의 RMS 전류를 감소시키고, 변압기의 크기와 손실을 줄여 기존 컨버터의 효율을 개선할 수 있다. 이러한 특징으로 인해, 제안하는 컨버터는 높은 입력전압을 nominal로 갖는 어플리케이션에서 더 큰 효과를 가질 수 있다.

이 논문은 2018년도 정부(미래창조과학부)의 재원으로 한국연구재단의 지원을 받아 수행된 기초연구사업임 (2016R1C1B2011240)

참고 문헌

- [1] B. Yang, P. Xu, and F. C. Lee, "Range winding for wide input range front end DC/DC converter," in *Proc. IEEE Applied Power Electron. Conf.*, 2001, pp. 476-479.
- [2] B. R. Lin, C. S. Yang, S. C. Tsay, and D. Wang, "Analysis and implementation of an active clamp ZVS forward converter," 2005, pp. 1427-1432.
- [3] B. H. Lee, Y. D. Kim, M. Y. Kim, I. H. Cho, and G. W. Moon, "Active clamp forward converter with asymmetric transformer turns for reducing DC offset current of transformer," in *Proc. IEEE Ind. Electron. Soc. IECON*, 2012, pp. 204-209.