큐브 패턴을 이용한 NAND-Type TLC 플래시 메모리 테스트 알고리즘

박병찬[O], 장 훈[*]
[O*]숭실대학교 컴퓨터학과
e-mail: {pbc866, hoon}@ssu.ac.kr[O*]

NAND-Type TLC Flash Memory Test Algorithm Using Cube Pattern

Byeong-Chan Park[O], Hoon Chang[*]
[O*]Dept. of Computer Science and Engineering, Soongsil University

● 요 약 ●

최근 메모리 반도체 시장은 SD(Secure Digital) 메모리 카드, SSD(Solid State Drive)등의 보급률 증가로 메모리 반도체의 시장이 대규모로 증가하고 있다. 메모리 반도체는 개인용 컴퓨터 뿐만 아니라 스마프폰, 테플릿 PC, 교육용 임베디드 보드 등 다양한 산업에서 이용 되고 있다. 또한 메모리 반도체 생산 업체가 대규모로 메모리 반도체 산업에 투자하면서 메모리 반도체 시장은 대규모로 성장되었다. 플래시 메모리는 크게 NAND-Type과 NOR-Type으로 나뉘며 플로팅 게이트 셀의 전압의 따라 SLC(Single Level Cell)과 MLC(Multi Level Cell) 그리고 TLC(Triple Level Cell)로 구분 된다. SLC 및 MLC NAND-Type 플래시 메모리는 많은 연구가 진행되고 이용되고 있지만, TLC NAND-Tpye 플래시 메모리는 많은 연구가 진행되고 있지 않다. 본 논문에서는 기존에 제안된 SLC 및 MLC NAND-Type 플래시 메모리에서 제안된 큐브 패턴을 TLC NAND-Type 플래시 메모리에서 적용 가능한 큐브 패턴 및 알고리즘을 제안한다.

키워드: 메모리 테스트(Memory Test), 플래시 메모리(Flash Memory), 알고리즘(Algorithm)

I. Introduction

최근 스마트폰과 테블릿 PC, 노트북 그리고 다양한 산업 등으로 인해 메모리 반도체는 산업이 증가하고 있다. 특히 NAND-Type 플래시 메모리는 HDD(Hard Disk Drive)와 비교하여 상대적으로 빠른 속도와 대용량화, 적은비용 그리고 소형화 가능으로 인해 SSD(Solid State Drive)와 스마트 폰 등의 소형화 기기에서 주로 내장되고 있다. 이러한 플래시 메모리는 시스템에서 차지하는 영역이 증가하고 있으며, 신뢰도에 영향이 많이 차지하기 때문에 NAND-Type 플래시 메모리 테스트의 중요성이 점점 높아지고 있다.

Fig. 1. 세계 NAND 플래시메모리 수요 전망

플래시 메모리가 소형화가 가능함에 따라 메모리 직접도가 증가하면서, 메모리 셀 사이의 간격이 좁아지고 있다. 이에 따라 셀과 셀 사이에 서로 커플이 되어 발생하는 커플링 고장과 Disturb 고장 RAM-Style 고장 등 많은 고장이 나타나고 있다.

이러한 고장을 진단 할 수 있는 플래시 메모리의 테스트 방법으로는 Disturb 고장 및 RAM-Style 고장을 검출할 수 있는 March 알고리즘을 이용한 테스트가 있다. March 알고리즘을 이용한 기존의 MLC 플래시 메모리 테스트는 Disturb 고장을 진단하는 대각선(Diagonal) 알고리즘이 제안되었다. MLC 플래시 메모리에 제안되었던 알고리즘들은 특성상 00, 01, 10, 11에 대해서만 고려되어서 특성이 다른 TLC 플래시 메모리의 고장 검출이 어려우며 Disturb 고장 및 RAM-Style 고장까지 고려해야 한다.

본 논문에서는 기존에 제안되었던 NAND-Type MLC 플래시 메모리 테스트를 March 알고리즘을 적용한 NAND-Type TLC 플래시 메모리 테스트를 큐브 패턴 형태로 제안한다.

II. Related Research

1. NAND-Type 플래시 메모리 구조

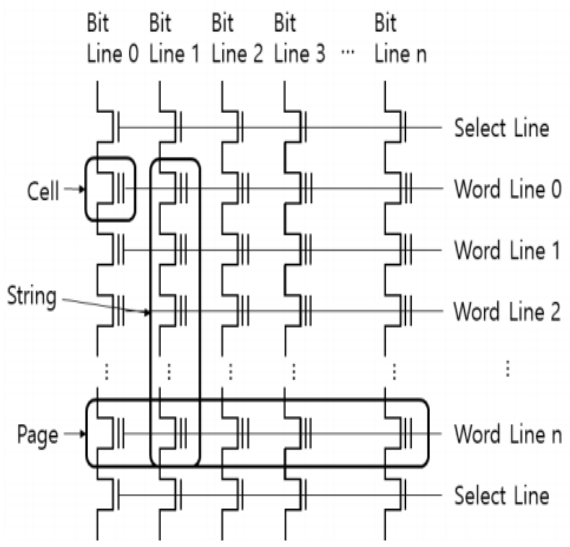

Fig. 2. NAND-Type 플래시 메모리 구조

Fig. 2는 NAND-Type 플래시 메모리의 셀의 구성을 나타내며, 셀의 구성은 Word Line, Select Line, Bit Line으로 구성되어 있다. 하나의 Word Line에 연결된 메모리 셀들의 집합을 페이지(Page), 데이터를 메모리 셀에 Write 하거나 Read 할 때 페이지 단위로 수행한다. 플래시 메모리의 동작은 Flash(Erase), Program, Read 3가지가 있다. 플래시 메모리의 초기값은 1이며 Program 동작은 0을 기록하게 된다. Program이 동작된 셀은 재기록이 불가능하여 Flash동작을 하여 모든 셀을 소거한다.

2. NAND-Type 플래시 메모리 고장 유형

2.1 RAM-Style 고장

RAM-Style 고장은 4개 유형이 있으며 Table 1과 같다.

Table 1. RAM-Style 고장 유형

고장 유형	설명
Stuck-At Fault(SAF)	Cells are fixed to 0 or 1
Transition Fault(TF)	Cell is 0 (1) → 1 (0) is changed failure
Struk-Open Fault(SOF)	Inaccessible cells
Address Decoder Fault(AF)	Cells and the addresses have a one-to-one matching is impossible

2.2 Disturb 고장

Disturb 고장은 4개의 유형이 있으며 Table 2와 같다.

Table 2. Disturb 고장 유형

고장 유형	설명
Word Line Erase Disturb(WED)	0 → 1
Word Line Program Disturb(WPD)	1 → 0
Bit Line Erase Disturb(BED)	0 → 1
Bit Line Program Disturb(BPD)	1 → 0

III. Cube Pattern Creation TLC NAND-Type Flash Memory Test

1. 큐브 패턴 구조

본 논문에서는 플래시 메모리의 고장을 테스트하기 위해서 많이 사용하는 March 알고리즘을 이용하여 테스트를 한다. NAND-Type에서 테스트 할 수 있도록 March 알고리즘을 변형한다.

본 논문에서 제안하는 큐브 패턴은 3가지로 순서대로 대각선 패턴, 십자가식 패턴, 바둑판식 패턴으로 알고리즘을 제안하며 Fig. 3과 같다.

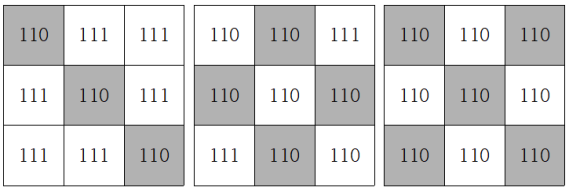

Fig. 3. 제안하는 큐브 패턴 구조

2. 큐브 패턴 테스트 진행 과정

Fig. 3을 큐브 패턴을 기반으로 테스트가 진행 된다. 테스트를 위해 먼저 Erase를 하며, 111 상태에서 시작하게 되며 정상 패턴, 십자가식 패턴, 바둑판식 패턴으로 순차적으로 진행된다.

첫 번째로 대각선 패턴은 RAM-Style 고장인 SOF, CF, AF, TF만을 검출할 수 있다.

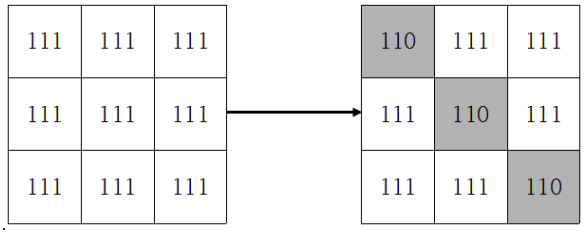

Fig. 4. 대각선 패턴

March 알고리즘의 또 다른 고장 유형인 Distrub 고장은

NAND-Type 플래시 메모리 구조에서 고장을 검출하기 위한 기준 셀이 필요한데, 대각선 패턴만을 사용하면 기준 셀이 여러 개가 되어 테스트가 불가능하다. 그래서 또 다른 큐브 패턴인 십자가식 패턴 및 바둑판식 패턴을 이용하여 Disturb 고장을 검출 할 수 있도록 하며 Fig. 5와 같다.

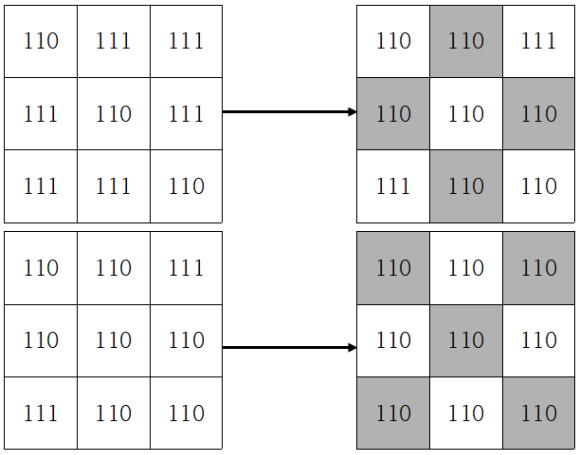

Fig. 5. 십자가식 패턴 및 바둑판식 패턴

이러한 큐브 패턴을 이용하여 모든 셀이 000이 될 때 까지 메모리 테스트를 실시하게 된다.

IV. Cube Pattern Creation TLC NAND-Type Flash Memory Test Algorithm

본 논문에서 제안된 Fig. 3의 큐브 패턴 구조인 대각선 패턴, 십자가식 패턴, 바둑판식 패턴을 사용하여 테스트를 진행하게 되며 제안할 알고리즘을 위한 각 표기는 Table 3과 같다.

Table 3. 제안할 알고리즘을 위한 표기

패턴	
대각선 패턴	TD
십자가식 패턴	TC
바둑판식 패턴	TCB

제안한 테스트 패턴을 정리하면 Fig. 6과 같다.

```
Erase                          //Block Erase
For( i = 0, i =< 7, i++)       //총 7번 반복
   Program(TD), Read(TD) //대각선 패턴
   Program(TC), Read(TC) //십자가식 패턴
   Program(TCB), Read(TCB) //바둑판식 패턴
```

Fig. 6. 최종 알고리즘

IV. Conclusions

본 논문에서 NAND-Type 플래시 메모리 구조 형태와 NAND-Type 플래시 메모리의 고장 유형을 살펴보고 기존에 제안되었던 MLC 플래시 메모리의 큐브 패턴을 TLC 플래시 메모리에 적용하여 March 알고리즘을 이용한 여러 고장을 검출 할 수 있는 큐브 패턴 및 알고리즘을 제안하였다.

현재 NAND-Tpye 플래시 메모리는 상대적으로 HDD 및 SRAM, DRAM 등과 비교해서 저전력 및 고속 동작의 이유로 많은 기기에서 이용 되고 있으며, 앞으로 기업들이 NAND-Tpye 플래시 메모리 발전에 많은 투자를 할 것이라고 기대하고 있다.

차후 연구로써 본 논문에서 제안된 알고리즘을 이용하여 실제로 메모리 테스트를 위한 연구 및 시뮬레이션이 필요하다.

REFERENCES

[1] Robert R. Martin, Wen-Ben Jone, Sunil Das “Fault Detection and Diagonosis for Multi-Level Cell Flash Memories”, Technology Conference Sorrento, Italy 24-27 Apr. 2006.

[2] P. Cappelletti, C. Golla, P. Olivo, and E. Zanoni, Flash Memories, Boston, MA: Kluwer Academic, 1999.

[3] Stefano Di Carlo, Michele Fabuano, Roberto Piazza, Paolo Prinetto, "Exploring Modeling and Testingo fNAND Flashmemories,"Test Symposium East-West Design, pp.47-50, 2010.

[4] J.-C. Yeh, C.-F. Wu, K.-L. Cheng, Y.-F. Chou, C.-T. Huang, C.-W.Wu, “Flash memory built-inself-test using March-like algorithms”, IEEEInt. Work shopon Electronic Design, Testand Applications, pp.137-141. 2002.

[5] Nur Qamarina Mohd Noor, Azilah Saparon, and Yusrina Yusof, “An Overview of Micro code based and FSM based Programmable Memory Built-In Self Test(MBIST) Controller for Coupling Fault Detection", IEEE Symposium on Industrial Electronics and Applications, ISIEA 2009.

[6] Jaewon Cha, Ilwoong Kim, Sungho Kang "New Fault DetectionAlgorithm for Multi-Level Cell Flash Memories" in Asian Test Symposium, 2011.