

# 저 위상잡음 24-GHz CMOS 전압제어발진기

성명우\* · 김신곤\* · Murod Kurbanov\* · 길근필\*\* · Abrar Siddique\* · 류지열\* ·  
노석호\*\*\* · 윤민\* · 하덕호\*

\*부경대학교, \*\*부산과학기술대학교, \*\*\*안동대학교

## Low-Phase Noise 24-GHz CMOS Voltage-Controlled Oscillator

Myeong-U Sung\* · Shin-Gon Kim\* · Murod Kurbanov\* · Keun-Pil Kil\*\* · Abrar Siddique\* ·  
Jee-Youl Ryu\* · Seok-Ho Noh\*\*\* · Min Yoon\* · Deock-Ho Ha\*

\*Pukyong National University, \*\*Busan Institute of Science and Technology, \*\*\*Andong National University  
E-mail: ryujy@pknu.ac.kr

### 요 약

본 논문에서는 차량용 레이더를 위한 저 위상잡음 24GHz CMOS 전압제어발진기를 제안한다. 이러한 회로는 1.8볼트 전원에서 동작하며, 낮은 위상잡음을 가지도록 설계되어 있다. 제안한 회로는 TSMC 0.13 $\mu$ m 고주파 CMOS 공정으로 구현되어 있다. 제안한 회로는 최근 발표된 연구결과에 비해 저 전력동작에서 저 위상잡음 및 낮은 잡음지수 특성을 보였다.

### 키워드

차량용 반도체 레이더, 위상잡음, 24GHz, CMOS, 전압제어발진기

## I. 서 론

최근 정보통신, 컴퓨터, 전기전자, 기계 및 자동차 공학의 융복합화로 인해 차량도 점점 지능화되고 있다. 따라서 주행 중 주변 환경을 자동으로 인식하여 운전자의 편의와 안전을 증진시키는 지능화 기술 개발은 미래 차량 핵심기술로써 인식되고 있다. 현재 지능형 자동차는 운전자의 주행 안전성, 편리성 및 효율성을 극대화시키기 위해 24GHz 센서를 사용하고 있다. 이러한 센서는 하이브리드 형태나 다양한 반도체 공정을 이용하여 제작되고 있고, 저가 저전력을 위해 CMOS 공정을 이용하여 제작하려는 연구가 활발히 진행 중이다[1-4].

본 연구에서는 24GHz 레이더의 핵심 부품인 전압제어발진기를 CMOS 공정을 이용하여 설계하였다. 최근 발표된 연구결과에 비해 저 전력동작에서도 저 위상잡음 및 낮은 잡음지수 특성을 보였다.

## II. 본 론

그림 1은 본 연구에서 제안하는 24GHz CMOS 전압제어발진기를 나타낸 것이다. 발진기의 선형성을 향상시키고, 신호 왜곡을 줄이기 위해 완전

대칭 구조로 설계하였다. 좌우 대칭 구조로 설계되어 있기 때문에 능동 및 수동 소자들이 중심선을 기준으로 동일한 값을 가진다.

그림 2는 그림 1에서 대칭 반쪽회로(half-circuit)에 대한 소신호 등가회로를 나타낸 것이다. 이러한 소신호 등가회로는 부성저항,  $L_1$ ,  $L_2$ , 와  $R_{P1}$  및  $R_{P2}$ 를 가진 LC 탱크 인덕터로 구성되어 있다.

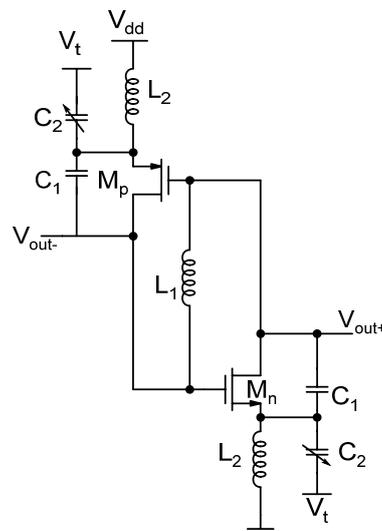


그림 1. 24GHz CMOS 전압제어발진기

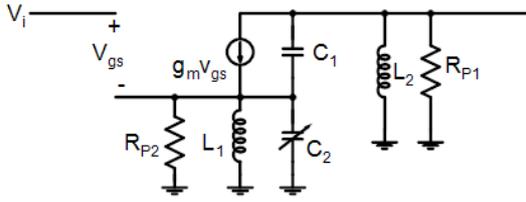


그림 2. 소신호 등가회로

### III. 시뮬레이션 및 실험 결과

그림 3은 1MHz 오프셋 주파수에서 위상잡음 대 커패시턴스 비율( $C_1/C_2$ )을 나타낸 것이다. 그림 2에서도 알 수 있듯이 저 전력동작에서  $-123\text{dBc/Hz}$ 의 저 위상 잡음특성을 보였고, 모델링에 의한 결과와 비교해 볼 때 24GHz의 동작주파수에서 2%이하의 우수한 오차 특성을 보였다.

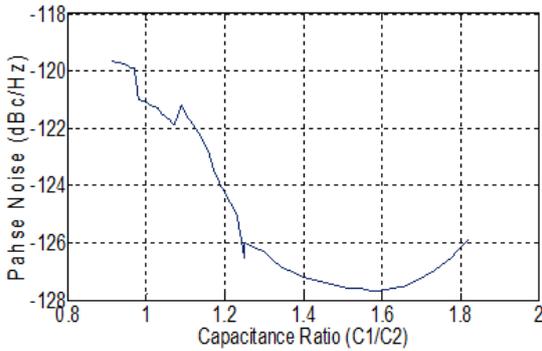


그림 3. 1MHz 오프셋 주파수에서 위상잡음 대 커패시턴스 비율( $C_1/C_2$ )

### IV. 결 론

본 논문은 차량용 충돌방지 레이더를 위한 저 위상잡음 24GHz CMOS 전압제어발진기를 제안하였다. 이러한 회로는 1.8볼트 전원에서 동작하며, 낮은 위상잡음을 가지도록 설계되었다. 제안한 회로는 TSMC  $0.13\mu\text{m}$  고주파 CMOS 공정으로 구현하였다. 제안한 회로는 최근 발표된 연구결과에 비해 저 전력동작에서  $-123\text{dBc/Hz}$ 의 저 위상 잡음과  $0.32\text{mW}$ 의 매우 낮은 소비전력 특성을 보였다.

### 감사의 글

This research was supported by Basic Science Research Program through the National Research Foundation of Korea (NRF) funded by the Ministry of Education (2015R1D1A3A01015753).

### 참고문헌

- [1] H. Rastegar, S. Zare, and J.-Y. Ryu, "A Low-Voltage Low-Power Capacitive-feedback Voltage Controlled Oscillator," *Integration, the VLSI Journal*, Vol. 60, pp. 257-262, January 2018.
- [2] J. Kim, J.-O. Plouchart, N. Zamdmer, R. Trzcinski, K. Wu, B. J. Gross, and M. Kim, "A 44 GHz differentially tuned VCO with 4 GHz tuning range in  $0.12\mu\text{m}$  SOI CMOS," in *Proc. IEEE Solid-State Circuit Conf.*, 2005, pp. 416-607.
- [3] C.-P. Liang, T.-J. Huang, P.-Z. Rao and S.-J. Chung, "Low-power VCO with phase-noise improvement in  $0.18\mu\text{m}$  CMOS technology," *Electron. Lett.*, 2010, 46, (20), pp. 1385- 1387.
- [4] Q. D. Bui, H.S. Choi, I.Y. Oh, M. Shin and C.S. Park, "Low-power, low-phase- noise tuned-input tuned-output VCO with loop gain enhancement," *Electron. Lett.*, 2012, 48, (19), pp. 1192-1193.