

동일대역 전이중 통신시스템에서 주파수 영역 자기간섭신호 제거 성능 분석

송진혁 백명선 라상중 정준영

한국전자통신연구원

song020@etri.re.kr

Performance Analysis of Self-Interference Cancellation in Frequency Domain for in Band Full-Duplex System

JinHyuk Song, MyungSun Baek, SangJung Ra, JoonYoung Jung

Electronics and Telecommunications Research Institute

요약

최근 자원 효율성을 증대하기 위하여 차세대 유무선 통신시스템에서 동일대역 전이중 방식(in band full-duplex, FDX)을 채택하고 있다. 하지만 전이중 방식은 송수신이 동시에 이루어지기 때문에 하향신호와 상향신호가 더해져 수신된다. 따라서 원하는 신호를 수신하기 위해 자기간섭(SI: self-interference)으로 존재하는 하향 신호를 제거하는 기술이 요구된다. 본 논문에서는 주파수영역에서 자기간섭신호 제거(SIC: SI cancellation)하는 방법에 대해서 제안하고 실제 RF를 통과한 신호에 적용하여 성능을 분석한다.

1. 서론

현재 유무선통신 시스템에서 채택하고 있는 반이중(half-duplex) 방식은 주파수 또는 시간을 분할하여 상하향 신호 사이의 직교성을 유지하면서 간섭을 방지한다. 하지만 주파수 또는 시간 자원을 낭비하기 때문에 자원 효율성을 증대하기 위하여 DOCSIS(data over cable service interface specification) [1] 또는 5G 같은 차세대 통신시스템에서 동일대역 전이중 방식(in band full-duplex, FDX) [2, 3]을 채택하고 있다. 동일대역 전이중 방식은 주파수와 시간 자원을 동시에 사용하기 때문에 이론적으로 최대 2배의 링크 용량을 증대 할 수 있다. 하지만 전이중 방식은 송수신이 동시에 이루어지기 때문에 송신신호(=하향신호)가 수신신호(=상향신호, 원하는 신호)와 더해져 수신된다. 이때, 원하는 신호를 수신하기 위해 자기간섭(SI: self-interference)으로 존재하는 송신 신호를 제거하는 기술이 요구된다. 따라서 본 논문에서는 주파수영역에서 자기간섭신호 제거(SIC: SI cancellation)하는 방법에 대해서 제안하고 실제 RF를 통과한 신호에 적용하여 성능을 분석한다.

2. 동일대역 자기간섭 신호 제거 시스템 설계 및 구현

동일대역 전이중 방식에서 자기간섭신호 제거 성능을 분석하기 위하여 FPGA 기반 시스템을 설계 및 구현하였다. 그림 1은 주파수영역에서 자기간섭신호 제거 기술을 보여준다. 자기간섭신호(SI signal)는 DOCSIS 3.1 하향신호의 규격에 맞추어 생성하였고 대역폭은 192 MHz, 4096 QAM 신호이다. 생성된 신호는 DAC를 거쳐 중심주파수(CF: center frequency) 300 MHz인 아날로그 신호로 변환되어 전송되

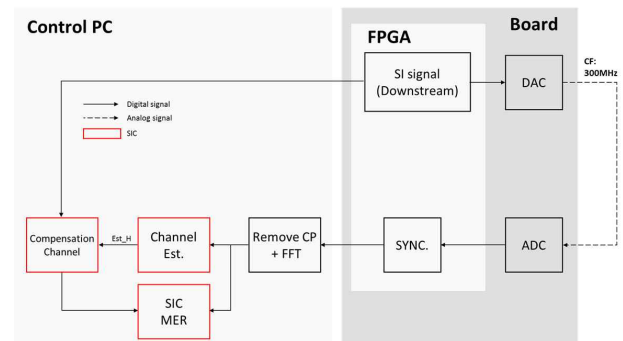


그림 1. 자기간섭신호 제거 기술 블록도

고 SIC를 수행하기 위하여 보상블록으로도 전달된다.

RF를 통하여 수신된 신호는 FPGA 내부 동기 블록에서 시간 동기를 수행하고 16,384 샘플(clock: 204.8MHz)을 캡처하여 성능 분석에 이용한다. 캡처된 신호는 CP(cyclic prefix)를 제거하고 FFT를 수행한 후에 SIC를 수행한다. SIC는 먼저 연속과일릿과 분산과일릿을 이용하여 채널을 추정하고 보상 블록에서 SI 신호와 추정된 채널을 곱한다. 이후에 SIC MER 블록에서 성능을 분석한다.

3. 실험 환경 및 결과

본 논문에서는 동일대역 자기간섭신호 제거가 RF를 통과한 신호에 대해서도 적용이 되는지 검증하기 위하여 실제 하드웨어 스트림을 실시간 캡처하여 실험을 수행하였다. 그림 2은 실험환경을 보여준다. FPGA에서는 실시간 데이터 생성 및 캡처 기능을 수행하고 증폭기(amplifier, AMP) 및 필터의 영향을 확인하기 위하여 3가지 경우의 체

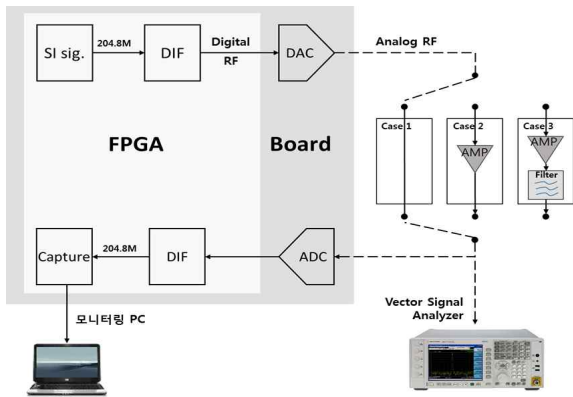


그림 2. 실시간 실험 환경 및 구성도

널을 구성하였다. 이어서 스펙트럼 분석기를 이용하여 RF 신호를 분석하고 모니터링 PC에서 캡처된 신호를 이용하여 SIC를 수행하였다. 이어서 그림 3에서는 자기간섭 신호 제거 시스템의 하드웨어 형상을 보여준다. FPGA는 Xilinx의 virtex 7 계열 디바이스를 사용하였고 한 개의 보드에 DAC와 ADC를 모두 구현하여 동일한 기준클럭으로 동작 하도록 설계하였다. 스펙트럼 분석기를 통하여 중심주파수 300 MHz에 대역폭 192 MHz 신호가 있는 것을 확인할 수 있다.

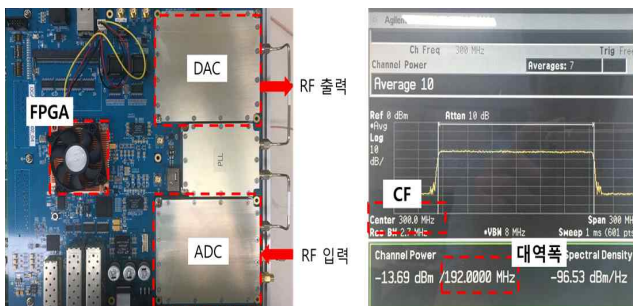


그림 3. 자기간섭 신호 제거 시스템 하드웨어 형상(좌) 및 스펙트럼 분석기 화면(우)

그림 4, 5에서는 캡처한 하드웨어 신호를 이용하여 SIC를 수행한 예를 보여준다. 먼저 자기간섭 신호는 노이즈가 없는 4096 QAM의 성상도를 보여주고 FFT 출력신호는 CP/2 만큼 이동하여 시간동기를 추정하였기에 위상 회전된 형태를 가진다. 이어서 채널은 한 번의 캡처동안 약 3개의 OFDM 심볼을 획득할 수 있으며 각각의 추정된 채널을 보여준다. 검은색은 평균 채널을 의미하며 OFDM 심볼이 증가함에 따

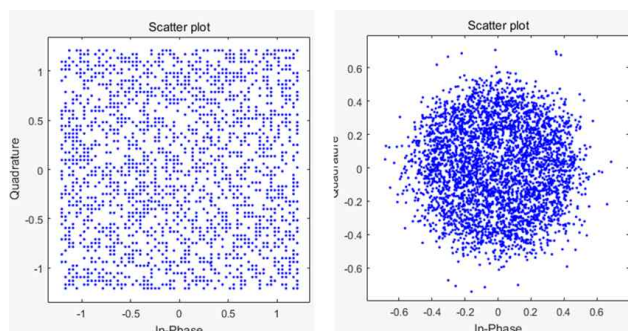


그림 4. 자기간섭 신호(좌) 및 FFT 출력신호(우)

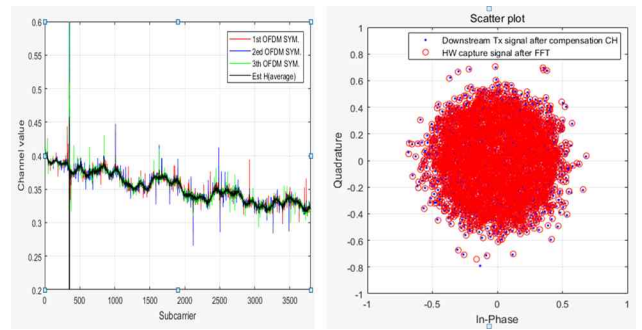


그림 5. 채널 추정(좌) 및 SIC 후 신호 비교(우)

라 변화가 거의 없는 것을 확인할 수 있다. 마지막으로 자기간섭 신호를 추정된 채널로 보상한 신호와 FFT 출력 신호를 비교하면 거의 같은 것을 확인할 수 있고 MER(modulation error rate)은 38.11dB이다. 마지막으로 표 1에서는 3가지 경우의 채널에 대하여 추정된 SIC 성능(MER)을 나타낸다. 먼저 case 1은 DAC RF 출력과 ADC RF 입력을 바로 연결한 경우이고, case 2는 중간에 상용 간이 증폭기를 통하여 출력을 증가시켜서 실험을 하였다. 이어서 case 3은 제작 증폭기와 192MHz 아날로그 필터를 추가하여 신호의 왜곡에 의한 영향을 살펴 보았다.

표 1. 채널에 따른 자기간섭 신호 제거 성능 (MER)

실험횟수	Direct	AMP	AMP+Filter
1	41.43	39.93	38.12
2	42.14	41.09	37.36
3	41.20	39.84	42.77
4	41.27	38.97	43.12
5	41.80	39.12	39.00
6	41.21		40.93
7	42.09		41.19
8	41.58		41.91
9	41.28		39.44
10	42.82		40.68
max	42.82	41.09	43.12
avg.	41.68	39.79	40.45
min	41.20	38.97	37.36

실험결과는 바로 연결한 경우가 가장 좋은 SIC 성능을 가지고 상용 간이 증폭기를 통과한 경우에는 성능이 약 1.89dB 저하되는 것을 확인할 수 있다. 이는 증폭기에 의한 비선형 특성에 의한 것으로 예상된다. 이어서 제작 증폭기와 필터의 경우에는 평균 성능에는 큰 차이를 보이지 않으나 편차가 바로 연결한 경우보다 큰 것을 확인할 수 있다.

4. 결론

본 논문에서는 주파수영역에서 자기간섭신호 제거하는 방법에 대해서 제안하고 RF를 통과한 신호에 대해서도 적용이 되는지 검증하기 위하여 실제 하드웨어 스트림을 실시간 캡처하여 실험을 수행하였다. 실험결과 채널에 따라 차이는 존재하지만 자기간섭 신호 제거 성능이 우수한 것을 확인할 수 있다. 본 논문에서의 실험을 바탕으로 자기간섭 신호의 제거가 실제 하드웨어 스트림에도 적용되는 것을 확인할 수 있었고 추후에 실제 상향 신호를 삽입하여 SIC 후에 상향 신호도 수신이 이루어지는 지 검토가 필요할 것으로 판단된다.

ACKNOWLEDGEMENT

이 논문은 2018년도 정부(과학기술정보통신부)의 재원으로 정보통신기술진흥센터의 지원을 받아 수행된 연구임(No. 2017-0-00299, 케이블 방송망에서 멀티기가급 서비스를 위한 동일대역 상하향 신호 동시 송수신 기술 개발)

참 고 문 헌

[1] Data-Over-Cable Service Interface Specification, MAC and Upper Layer Protocols Interface Specification DOCSIS 3.1, CM-SP-MULPIv3.1-104-141218, 2014.

[2] K. Komatsu, Y. Miyaji and H. Uehara, "Basis Function Selection of Frequency-Domain Hammerstein Self-Interference Canceller for In-Band Full-Duplex Wireless Communications" in IEEE Transactions on Wireless Communications, v. 17, pp. 3768-3780, 2018.

[3] Y. Jin, X. Xia, Y. Chen and R. Li, "Full-Duplex Delay Diversity Relay Transmission Using Bit-Interleaved Coded OFDM" in IEEE Transactions on Wireless Communications, v. 65, pp. 3250-3258, 2017.