

PCB패턴 Rogowski 코일을 이용한 SiC MOSFET의 과전류 검출 및 차단 기법에 관한 연구

윤한중, 조영훈
건국대학교 전력전자연구소

Study on the overcurrent detection and blocking method of SiC MOSFET using the PCB pattern Rogowski coil

Hanjong Yoon, Younghoon Cho
Power Electronics Lab., Konkuk Univ.

ABSTRACT

본 논문은 SiC MOSFET 디바이스를 사용하는 전력변환장치에서 Rogowski 코일을 이용하여 SiC MOSFET 디바이스에 흐르는 전류를 측정하여, 과전류를 검출하고 게이팅 신호를 차단하는 기법에 관하여 연구한다. SiC MOSFET는 소자의 특성으로 보편적으로 사용되는 과전류 검출 방법인 DeSAT 적용이 어렵기 때문에 Rogowski 코일을 사용하여 스위치 전류를 측정, 과전류를 검출한다. 본 논문에서는 PCB패턴 Rogowski 코일의 설계 방법뿐만 아니라 Rogowski 코일과 적분기의 대역폭에 대해서도 논의한다. 실험은 직류링크 커패시터에 SiC MOSFET 스위치 레그를 병렬로 연결하고, 직류링크 커패시터에 직류전압을 충전 후 스위치 레그를 약 6us정도 단락시켜 SiC MOSFET에 과전류를 발생시킨다. 이 때, 제안한 Rogowski 코일을 이용한 과전류 검출 및 차단 기법의 적용 전후를 비교하여 동작 및 성능(검출 및 차단 소요시간)을 확인한다. 마지막으로 실험 결과를 통해 본 논문에서 제안한 PCB패턴 Rogowski 코일을 이용하여 과전류 검출 및 차단 기법이 검증되었다.

1. 서 론

최근 전력변환기의 효율을 증가시키고 소형화, 경량화를 하기 위해 실리콘 카바이드(SiC), 갈륨 나이트라이드 (GaN) 등의 Wide-band gap 소재를 사용하는 전력반도체 소자의 도입이 꾸준히 증가하고 있다. 이러한 WBG의 전력 반도체를 이용하여 전력변환기기를 구성할 경우 앞서 언급한 전력변환기의 효율 증가, 소형화, 경량화 등을 쉽게 달성할 수 있다. 특히 그 중에서 SiC MOSFET이 WBG소자 중에 가장 활발히 사용되고 있으며, SiC MOSFET은 기존 Si소자 대비 낮은 R_{ds} , 고속 스위칭이 가능하며 고온에서도 고내압의 동작이 가능하다. 하지만 시스템 보호 측면에서 Si 소자 대비 불리한 점이 있다. 이는 가장 보편적으로 사용하는 과전류 단락 검출 방식인 deSAT을 SiC MOSFET에 적용하기 어렵기 때문이다. deSAT 방식은 스위치가 ON상태에서 스위치 양단 전압을 측정하여 과전류 상태를 검출하는 것인데, SiC MOSFET은 Si 소자대비 같은 전류에 비해 스위치 양단 전압이 낮고 스위치 전류가 빠르게 상승하는 특성으로 인해 deSAT 적용이 어렵다.^[1] 따라서 이러한 문제를 해소하기 위해 직접 전류를 측정하여 과전류를 검출하는 방식이 추천되며, 스위치 전류를 직접 측정하기 위해 PCB 패턴의 Rogowski 코일이 많이 제안되었다.^[2-3] 본 논문은 PCB 패턴으로 구현한 Rogowski 코일 및 적분기 설계를 다루고 과전류 검출 및 차단 기법을 제안한다. 직류링크 커패시터에 병렬로 연결된 스위치 레그를 일시적으로 단락 시켜서 스위치에 과전류를 흐르게 하고 이를 PCB 패턴의 Rogowski 코일

을 이용하여 전류를 측정, 과전류를 검출하고 차단한다.

2. Rogowski 코일과 적분기의 설계

2.1 PCB패턴의 Rogowski 코일의 설계

Rogowski 코일은 비철심 코어로 만들어진 변압기와 유사하다. 하나의 전선을 코일처럼 루프 형태로 구성하여 만들 수 있으며, 이 Rogowski 코일 주변에 전류가 흐르면 그 전류에 의해 생성된 자기장이 Rogowski 코일 양단에 전압을 유도한다.

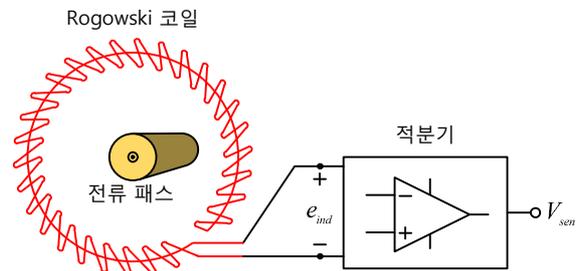


그림 1 Rogowski 코일 전류 센서 시스템 구성도
Fig. 1 A system diagram of the Rogowski coil current sensor

$$e_{ind} = -\frac{d\phi}{dt} = -M \frac{di}{dt} \quad (1)$$

$$v_{out} = \int e_{ind} = -Mi \quad (2)$$

유도된 전압은 식(1)과 같이 상호 인덕턴스와 시간에 대한 Rogowski 코일 주변에 흐르는 전류 변화량의 곱으로 정의되며, 이 유도기전압을 적분하면 식(2)과 같이 상호 인덕턴스와 흐르는 전류의 곱으로 나타내므로 이를 통해 전류를 복원할 수 있게 된다. 따라서 Rogowski 코일 전류 센서의 이 수식을 기반으로 Rogowski 코일은 그림 2와 같이 커플드 인덕터, 저항, 커패시터로 구성된 등가 모델로 표현할 수 있다. 이 등가 모델을 이용하면 측정하려는 전류와 Rogowski 코일 유도기전압 전달함수를 구할 수 있으며, 이 전달함수를 기반으로 적분기를 설계하여 Rogowski 코일 전류 센서를 구성할 수 있다.

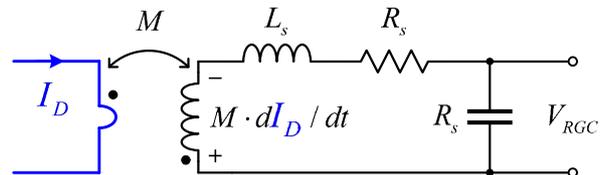


그림 2 Rogowski 코일 등가 모델 회로
Fig. 2 A equivalent model circuit of the Rogowski coil

본 논문에서는 Rogowski 코일을 다층 레이어의 PCB 패턴을 통해 구현하였으며 이는 그림 3과 같다. 4층 레이어의 PCB에서 탑 레이어(1층)와 미드 레이어-1(2층), 미드 레이어-2(3층)를 사용하여 구현되었으며, 구성은 그림 3과 같다. 미드 레이어-1(2층)의 직선 패턴을 중심으로 탑 레이어와 미드 레이어-2가 휘감아 전진하는 형태로 코일을 구성했으며, 탑 레이어와 미드 레이어-2는 비아 홀을 통해 연결된다.

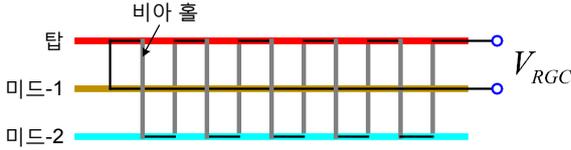


그림 3 PCB 패턴 Rogowski 코일의 레이어 구성
Fig. 3 A layer layout of the PCB pattern Rogowski coil

PCB 아트웍을 통해 구현한 Rogowski 코일은 ANSYS SiWAVE, Electronics 등의 프로그램을 사용하여 구현한 PCB 패턴 Rogowski 코일의 자기 인덕턴스, 저항, 기생 커패시턴스 등을 분석할 수 있다. 그림 4는 각각 Altium Designer 아트웍(좌)과 ANSYS Electronics로 불러온 PCB 패턴 Rogowski 코일 모델이다. 시뮬레이션 툴을 사용한 결과 $R_s = 5\Omega, L_s = 340nH, C_s = 3.007pF$ 이다.

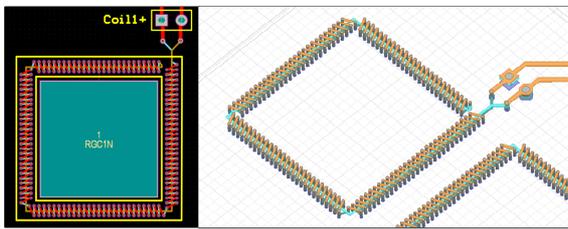


그림 4 PCB 패턴 Rogowski 코일 디자인 (좌-ALTIUM, 우-ANSYS)
Fig. 4 A design of the PCB pattern Rogowski coil (left-ALTIUM, right-ANSYS)

2.2 Rogowski 코일 센서의 적분기 설계

2.1장에서 서술한 것처럼 적분기의 설계는 Rogowski 코일의 전달함수를 기반으로 하여 이루어진다. 그림 2의 Rogowski 코일 등가 모델로부터 측정하려는 전류와 Rogowski 코일의 출력 전압의 전달함수는 식(3)과 같은데, 이는 2차 저역통과필터(LPF)의 전달함수에서 상호 인덕턴스가 곱해지고 미분 항이 추가되는 형태이다. 따라서 주파수가 증가할수록 이득이 증가하고 크기는 20dB/decade이며, 위상은 +90°이다.

$$G_{RGC}(s) = \frac{V_{out}(s)}{i_D(s)} = \frac{-M}{L_s C_s} \frac{s}{s^2 + \left(\frac{R_s}{L_s}\right)s + \frac{1}{L_s C_s}} \quad (3)$$

OP AMP를 이용한 능동 적분기의 전달함수는 식 (4)와 같으며, 주파수가 증가할수록 이득이 감소하고 크기는 -20dB/decade이며, 위상은 -90°이다. Rogowski 코일 전류센서의 전달함수는 Rogowski 코일과 적분기가 합쳐진 시스템이므로 식 (5)와 같이 나타낼 수 있다.

$$G_{int}(s) = \frac{-1}{R_{int} C_{int} s} \quad (4)$$

$$G_{sen}(s) = G_{RGC}(s)G_{int}(s) = \frac{M}{R_{int} C_{int} L_s C_s} \frac{s}{s^2 + \left(\frac{R_s}{L_s}\right)s + \frac{1}{L_s C_s}} \quad (5)$$

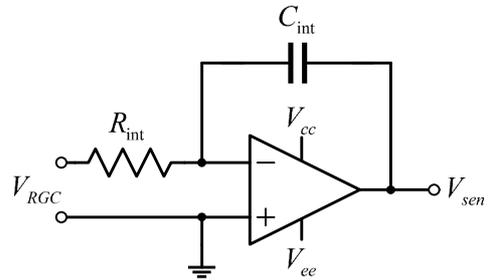


그림 5 능동형 적분기 회로 구성도
Fig. 5 A system diagram of the active integrator

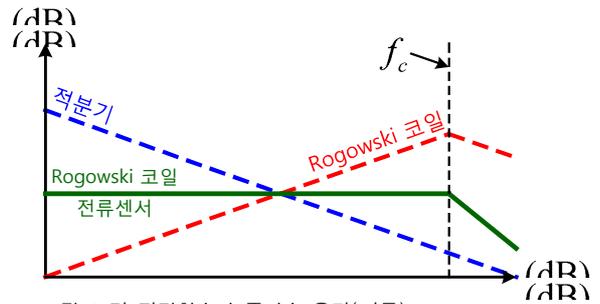


그림 6 각 전달함수의 주파수 응답(이득)
Fig. 6 The frequency response of transfer functions(Gain)

적분기의 저항과 커패시턴스는 적분기의 차단 주파수가 Rogowski 코일의 차단 주파수보다 크도록 선정하되, 적분기 저항과 커패시턴스의 곱의 역수는 적분기 출력 이득이므로 이를 고려하여 설계한다. Rogowski 코일 전류센서는 2차 저역통과필터에 상수가 곱해진 형태이므로 차단 주파수 이전까지는 이득의 변화가 없으며(0dB/decade), 위상은 0°이다. 따라서 차단 주파수 이전까지를 Rogowski 코일 전류센서의 대역폭으로 볼 수 있다.

3. Rogowski 코일 전류센서를 이용한 과전류 검출 및 차단 기법

3.1 제안하는 과전류 검출 및 차단 기법

본 논문에서는 제안하는 과전류 검출 및 차단 기법은 Rogowski 코일 전류센서를 통해 측정된 스위치 전류로 과전류 상태를 판단하고 게이트 신호를 차단함으로써 수행된다. 신속하고 최대한 빠른 시간 내에 과전류 검출 및 차단을 수행할 수 있도록 아날로그 회로로 구성하였으며, 과전류 검출에는 비교기가, 과전류 차단에는 JK플립플롭과 AND게이트가 사용되었다.

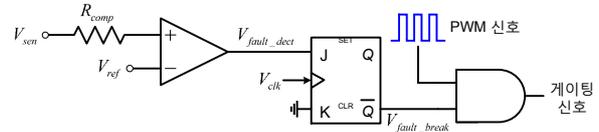


그림 7 제안한 과전류 검출 및 차단 기법
Fig. 7 The proposed overcurrent detection and blocking method

먼저 비교기의 비반전 입력에 Rogowski 코일을 통해 복원한 전류 V_{sen} , 반전 입력에 기준 전압 V_{ref} 이 입력되어 V_{sen} 이 V_{ref} 보다 커지면 비교기 출력이 High가 된다. 이 비교기의 출력 신호를 본 논문에서는 과전류 검출 신호 V_{fault_dect} 로 정의한다. 또한, V_{ref} 는 가변 저항을 통해 쉽게 조절할 수 있다.

록 되어 있어 과전류 검출 전류 레벨의 설정이 용이하다. 과전류 검출 신호는 JK플립플롭의 J입력으로 들어가며 K입력은 그라운드로 처리한다. 이 플립플롭의 역할은 과전류 검출 신호 V_{fault_dect} 가 한번이라도 High가 되면 JK플립플롭의 출력을 반전시키고 유지한다. 이 JK플립플롭의 출력을 본 논문에서는 과전류 차단 신호 V_{fault_break} 로 정의한다. AND게이트는 제어보드에서 인가하는 PWM 신호와 과전류 차단 신호 V_{fault_break} 를 입력 받으며, AND게이트의 출력은 게이트드라이버로 입력되는 게이팅 신호이다. AND게이트는 입력이 모두 High일 때, 출력이 High가 되므로 JK플립플롭의 출력이 Low라면 제어보드의 PWM 신호 상관없이 항상 Low를 출력한다. 따라서 과전류 차단 신호가 Low가 되면 게이팅 신호가 인가되지 않으며, JK플립플롭의 반전 출력인 \bar{Q} 를 사용하면 정상 상태에서 High를 유지하다가 과전류 검출 상태에서 Low로 변하므로 게이팅 신호 차단이 이루어져 스위치 단락을 방지할 수 있다.

4. 실험 결과

본 장에서는 Rogowski 코일 전류센서와 과전류 검출 및 차단 기법에 대해 모의실험 결과와 실제 실험 결과를 도시한다. 모의실험은 PSIM 시뮬레이션으로 진행되었으며, 실제 실험에는 CREE사의 1200V, 36A TO-247 패키지의 SiC MOSFET C3M650090D가 사용되었다.

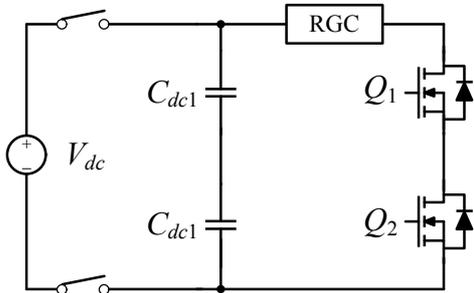


그림 8 모의실험 및 실험 시스템 구성도
Fig. 8 The simulation and experiments system diagram

모의실험 및 실험 시스템은 그림 8과 같으며, 직류링크 커패시터(1000uF)에 10V를 충전하고 약 6us 정도의 짧은 시간동안 스위치 레그를 단락시켜 스위치에 높은 전류가 흐르도록 한다. 이를 과전류 상태로 가정하고 제안한 과전류 검출 및 차단 기법, Rogowski 코일 전류센서가 정상적으로 동작하는지 확인한다. 그림 9는 과전류 검출 및 차단 실험 결과를 나타내고 있다. 그림 9의 파형은 다음과 같다. 주황색의 I_D 는 스위치에 흐르는 전류 파형이며, 디비전은 20A/div이다. 파란색의 V_{sen} 은 Rogowski 코일로 복원한 전류 파형이며, 디비전은 1V/div이다. V_{ref} 는 과전류 상태를 검출하는 기준 전압이며, 디비전은 1V/div이다. 설정한 값은 약 500mV이며, 이는 전류 10A 기준이다. 빨간색의 V_{fault_dect} 는 과전류 검출 신호이며, 디비전은 2V/div이다. 먼저 그림 9의 상단 파형은 JK플립플롭을 동작시키지 않을 때의 파형이며, 전류는 최대 25.3A까지 상승한다. 그림 9의 하단 파형은 JK플립플롭을 동작시킬 때의 파형이다. JK플립플롭이 동작하면서 과전류 검출 신호인 V_{fault_dect} 가 High가 되는 시점에서 바로 게이팅 신호가 차단되어 전류가 빠르게 감소하며, 이 때의 전류는 최대 10.9A까지 상승한다. 과전류 상태를 검출하는 조건인 V_{sen} 이 V_{ref} 보다 커지는 순간에서 과전류 차단 신호 V_{fault_dect} 가 High가 될 때까지의 propagation 딜레이는 약 20ns이다. 또한, V_{fault_dect} 가 High가 된 시점에서 V_{fault_break} 가 Low가 되는데 소요되는 딜레이 시

간은 10ns이다. 게이트 신호가 차단되고 스위치가 꺼지는데 걸리는 propagation 딜레이는 약 240ns이다. 따라서 전체적으로 300ns 이내에 과전류의 검출 및 차단이 신속하게 이루어진다. 게이트드라이버의 최적 설계가 이루어지면 더 빠르게 차단이 가능하다.

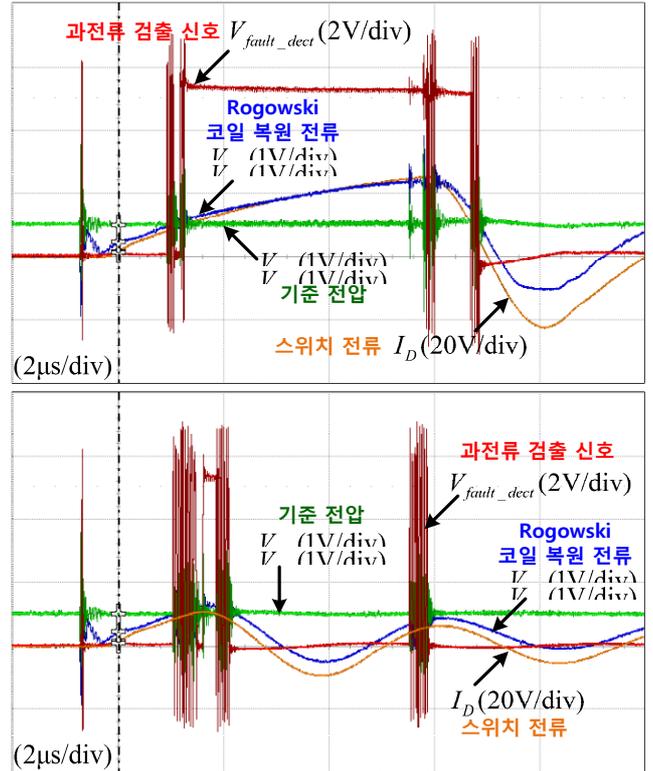


그림 9 과전류 차단 실험 결과
Fig. 9 Experiments results of the overcurrent blocking

5. 결론

본 논문에서는 PCB 패턴으로 구현한 Rogowski 코일 전류센서의 설계에 대해 소개하고 이를 이용하여 스위치에 흐르는 전류를 측정, 과전류 상태를 검출하고 게이팅 신호를 차단하여 SiC MOSFET을 사용하는 전력변환시스템을 보호하고 신뢰도를 향상시킬 수 있는 기법에 대해 제안했다. 본 논문의 Rogowski 코일 전류센서와 제안한 과전류 검출 및 차단 기법은 모의실험 및 실험을 통해 검증하였으며, 실험 결과 SiC MOSFET이 잘 버티고 있음을 확인했다. 추후에는 최적 설계된 Rogowski 코일 전류센서 및 게이트드라이버를 하나의 보드로 통합하여 게이트드라이버의 propagation 딜레이를 최소화하고 더 나아가 복원한 스위치 전류를 통해 출력 전류의 측정과 제어를 수행할 수 있는 연구를 수행할 예정 중에 있다.

참고 문헌

- [1] S. Mocevic et al., "Comparison between desaturation sensing and Rogowski coil current sensing for shortcircuit protection of 1.2 kV, 300 A SiC MOSFET module," 2018 IEEE Applied Power Electronics Conference and Exposition (APEC), San Antonio, TX, 2018, pp. 2666-2672
- [2] D. Gerber, T. Guillod, R. Leutwyler and J. Biela, "Gate Unit With Improved Short-Circuit Detection and Turn-Off Capability for 4.5-kV Press-Pack IGBTs Operated at 4-kA Pulse Current," IEEE Transactions on Plasma Science, vol. 41, no. 10, pp. 2641-2648, Oct. 2013.
- [3] Y. Kuwabara, K. Wada, J. M. Guichon, J. L. Schanen and J. Roudet, "Implementation and Performance of a Current Sensor for a Laminated Bus Bar," in IEEE Transactions on Industry Applications, vol. 54, no. 3, pp. 2579-2587, May-June 2018.