

2.3.1 DC 드롭 제어 계수 선정

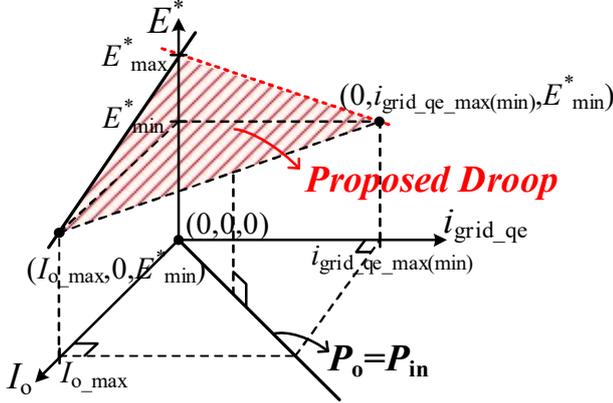


그림 3. DC 드롭 계수 선정 1
Fig 3. Choosing droop coefficients 1

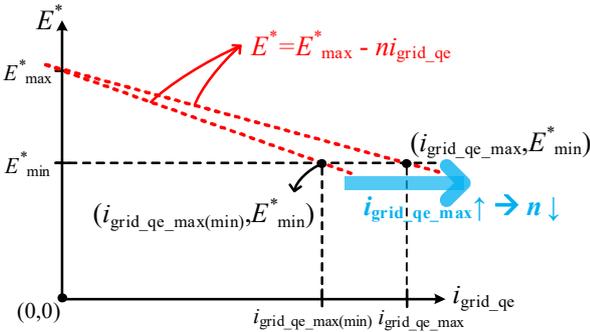


그림 4. DC 드롭 계수 선정 2
Fig 4. Choosing droop coefficients 2

식 1에서 나타낸 기존의 출력 전류를 사용하는 드롭 방정식과 출력 전류와 계통 전류 사이의 관계식을 이용하여 제안하는 드롭 방정식의 계수를 선정할 수 있다. 출력 전력은 입력 전력보다 클 수 없으므로 출력 전류의 최소 값은 식 3에 의해 제한 될 수 있다.

$$P_o = P_{in} - P_{loss} \quad (3)$$

그림 3~4는 제안하는 드롭 방정식의 계통 전류에 대한 드롭 계수 n 의 최소값을 구하는 과정을 나타낸다. 계통전류의 최대값이 증가함에 따라 드롭 계수는 감소하게 된다.

2.4 시뮬레이션 결과

표 1. 단상 컨버터 회로 파라미터
Table 1. Parameter of the single-phase converter

파라미터	값	파라미터	값
L_f	2[mH]	W	2.5[kW]
R_f	0.2[Ω]	$V_{grid(rms)}$	220[V]
C_f	15[μF]	V_{out}	400[V]
R_{LOAD}	64[Ω]	f_s	10[kHz]
C_{out}	10[mF]	m	0.8
L_{out}	10[mH]	n	0.3

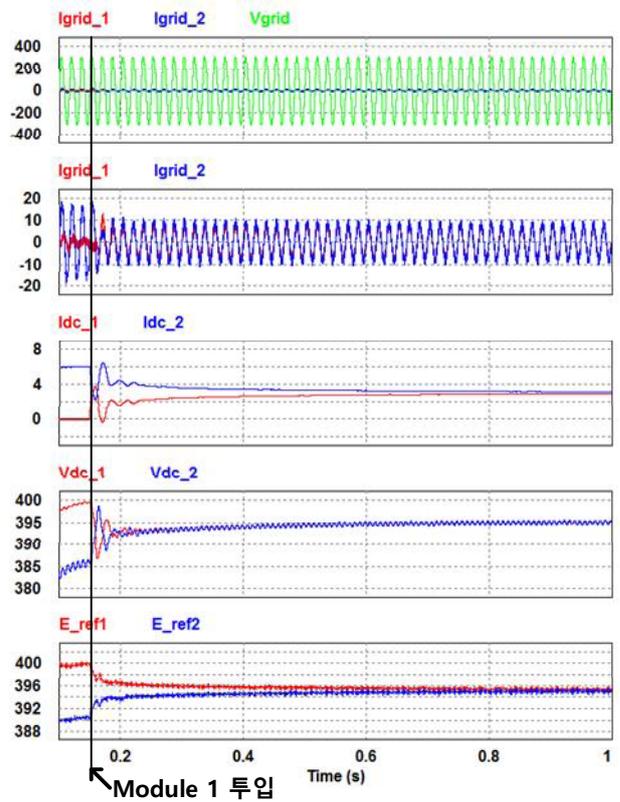


그림 5. 제안하는 드롭을 이용한 시뮬레이션 결과
Fig 5. Simulation result of proposed droop

제안하는 드롭 방정식을 사용하여 시뮬레이션을 한 결과를 그림 4~5에 나타내었다. 전압의 위상정보를 얻기 위해 PLL을 사용하였으며 초기에 2번 모듈을 동작시키고 0.1[s] 일 때 1번 모듈을 투입하였다. 드롭 계수 m, n 은 각각 0.8, 0.3으로 선정하였다.

3. 결 론

본 논문은 단상 AC/DC 컨버터의 병렬 운영을 위한 출력 전류와 계통 전류를 모두 이용하는 개선된 드롭 방정식을 제안하였다. 드롭 계수를 선정하는 기준을 제시하였으며 시뮬레이션을 통해 컨버터의 동작을 확인하였다.

감사의 글

본 연구는 2016년도 산업통상자원부의 재원으로 한국에너지기술평가원(KETEP)의 에너지인력양성사업으로 지원받아 수행한 인력양성 성과입니다. (No. 20164030200980)

참고 문헌

- [1] 한정호, "인터리브드 컨버터와 병렬운전 인버터의 부하 분담 제어", 서울과학기술대학교, 2016
- [2] 김석용, "장거리 DC 마이크로그리드의 배전 손실 최소화를 위한 새로운 드롭 제어 기법", 한양대학교, 2016