

MMC 시스템에서의 지령변조 방법에 따른 커먼모드 전압의 발생과 저감 기법 연구

서인교, Negesse Belete Belayneh, 박창환, 김장목
부산대학교 전기공학과

A Study of Common Mode Voltage Generation according to Modulation Methods and Reduction Strategies on MMC System

Seo In Kyo, Negesse Belete Belayneh, Park Chang Hwan, Kim Jang Mok
Department of Electrical Engineering, Pusan National University

ABSTRACT

본 논문은 MMC 토폴로지에서 EMI 노이즈와 누설 전류를 발생시키는 커먼모드 전압(Common Mode Voltage, CMV)을 스위칭 스테이트 해석을 통해 일반화 하고 이를 저감할 수 있는 기법을 제안한다. 이러한 CMV에 관한 해석과 저감 기법은 시뮬레이션으로 타당성을 검증하였다.

1. 서 론

대용량 모터 구동과 같은 중 전압 시스템에서 사용되는 MMC 토폴로지는 PWM 스위칭을 사용하므로 CMV에 의한 문제(베어링 전류, EMI노이즈, 누설 전류 등)가 발생한다. 본 논문은 MMC 시스템에서 CMV 전압 발생을 수식화 하고 상하단 암 전압 지령을 SV(Space Vector) 공간에서 독립적으로 해석하여 지령변조에 따른 CMV의 발생을 해석한다. 또한 CMV 저감 기법을 제시하고 이를 구현하였다. 알고리즘은 매트랩 시뮬링크 시뮬레이션으로 검증한다.^[1]

2. 본 론

2.1 MMC 토폴로지에서 CMV 발생 [1][2]

하프 브릿지 서브 모듈의 출력 전압은 스위치의 상태에 따라 0 또는 커패시터의 전압의 크기만큼 인가된다. 서브 모듈의 출력 전압은 식 (1)로 표현 할 수 있다.

$$V_n = S_{u,n} \frac{V_{dc}}{N} = (1 - S_{l,n}) \frac{V_{dc}}{N} \quad (1)$$

암은 N개의 서브모듈과 암 인덕터가 직렬 연결된 구조이므로 암의 출력 전압 식 (2)와 같이 표현 할 수 있다.

$$V_{arm} = \sum_{k=1}^N S_{uk} \frac{V_{dc}}{N} + L \frac{d}{dt} I_{arm} \quad (2)$$

상의 극 전압 출력은 단상 모델링을 통해 상단과 하단 KVL 루프로 해석하여 식 (3)으로 구할 수 있다. 출력 극 전압은 하단 암 전압과 상단 암 전압의 차이므로 식 (4)와 같이 표현 할 수 있다.

$$V_n = \frac{1}{2}(V_l - V_u) \quad (3)$$

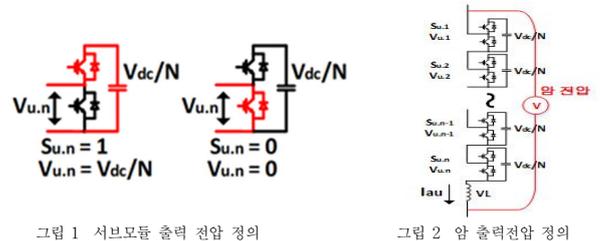


그림 1 서브모듈 출력 전압 정의

그림 2 암 출력전압 정의

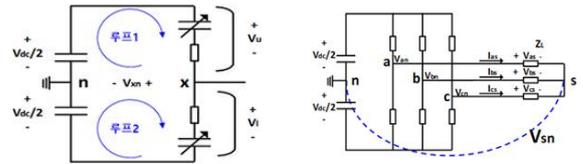


그림 3 MMC 토폴로지 단상 모델링

그림 4 3상 토폴로지 CMV 발생 노드

$$\begin{aligned} V_n &= \frac{V_{dc}}{2N} \sum_{k=1}^N (S_{lk} - S_{uk}) + L \frac{d}{dt} (I_l - I_u) \\ &= \frac{V_{dc}}{2N} \sum_{k=1}^N (S_{lk} - S_{uk}) - L \frac{d}{dt} I_s \end{aligned} \quad (4)$$

3상 토폴로지의 CMV는 부하단 Y결선 중성점 s와 DC단 중성점 n 사이의 전위차를 의미한다. 극 전압 수식을 대입하여 CMV의 발생을 식 (6)과 같이 구할 수 있다. 3상 하단 암에 인가된 서브모듈의 수와 상단 암에 인가된 서브모듈의 차를 CMV_{step} 라 정의 할 때, 각 CMV_{step} 는 $\frac{V_{dc}}{6N}$ 의 크기를 가지고 암 인덕터에 인가되는 전압은 CMV에 나타나지 않음을 알 수 있다.

$$V_{sn} = \frac{1}{3}(V_{an} + V_{bn} + V_{cn}) \quad (5)$$

$$\begin{aligned} V_{sn} &= \frac{V_{dc}}{6N} \sum_{k=1}^N (S_{alk} + S_{blk} + S_{ck}) - (S_{auk} + S_{buk} + S_{cuk}) \\ &\quad - \frac{1}{3} L \frac{d}{dt} (I_{as} + I_{bs} + I_{cs}) = \frac{V_{dc}}{6N} CMV_{step} \end{aligned} \quad (6)$$

지령 변조 시 상단과 하단 지령 변조를 독립적으로 해석하여 순서적으로 인가되는 서브모듈의 수를 통해 CMV 발생을 예측 할 수 있다.

$$V_{xl} = \frac{V_{dc}}{2} + V_{xn}^* - V_{xo}, V_{xu} = \frac{V_{dc}}{2} - V_{xn}^* - V_{xo} \quad (7)$$

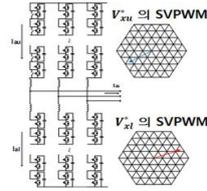


그림 5 상 하단 지령의 독립 변조

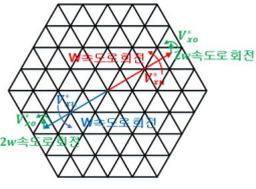


그림 6 상 하단 전압 지령의 SV 표현

PD 캐리어 변조(NLC+PWM)을 사용 할 때 출력 PWM 패턴이 쉬프트 기법을 사용하여 2N+1레벨의 극전압을 얻을 수 있고 1스텝으로 변동하는 5가지 CMV스텝이 발생한다. 최 인접 3개의 벡터를 사용하고(x2), 온 오프 시퀀스로 변조하며(x2) 패턴 쉬프트 효과(x2)로 인해 한 주기에 CMV가 12번 변동한다.

B.S.	0	1	2	3	3	2	1	0	0	1	2	3	3	2	1	0
4:310	4	5	6	7	7	6	5	4	4	5	6	7	7	6	5	4
Non.u	0	1	2	3	3	2	1	0	0	1	2	3	3	2	1	0
5:023	5	6	7	8	8	7	6	5	5	6	7	8	8	7	6	5
Non.u	-1	0	1	0	-1	0	-1	0	1	0	-1	0	-1	0	1	0
CMV step	↑↑	↑	↑↑	↑↑	↑↑	↑	↑↑	↑↑	↑↑	↑	↑↑	↑↑	↑↑	↑	↑↑	↑↑

그림 7 상 하단 PWM 패턴과 CMV의 발생

2.2 MMC 토폴로지에서의 CMV 저감 기법^[3]

2.2.1 ZCMV(Zero CMV Elimination Method)

지령 변조 시, 상 하단의 온 상태인 스위치의 합이 서로 상쇄 가능한 유효벡터를 선별하여 변조한다. 이 때 사용하는 유효벡터는 30° 회전한 N/2레벨 육각형 형태이며 이를 이용하여 CMV=0인 변조를 구현 할 수 있다. 하지만 전압 이용률이 감소하고 THD가 증가하는 단점을 가진다.

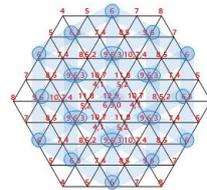


그림 8 상 하단 지령의 독립 변조

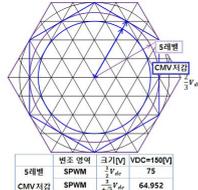


그림 9 전압 변조 영역의 감소

2.2.2 DCEM(DPWM Common Mode Elimination Method)

3상 지령 변조 시 BS 벡터는 온 오프 시퀀스에 두 번 사용되므로 DPWM 오프셋 인가를 통해 지령 변조 시 스위칭 패턴 변경구간을 2/3회로 감소시켜 CMV 발생 빈도를 저감시킨다. 오프셋은 3의 배수 차수를 가지므로 출력에 영향을 주지 않는다. 인가한 3차 오프셋은 CMV에 고조파 형태로 나타난다.

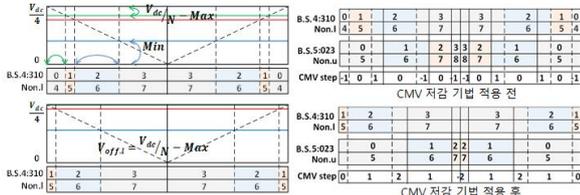


그림 10 오프셋 인가를 통한 DCEM

2.2.3 PCEM(Partially Common Mode Elimination Method)

PD 지령 변조 시 CMV가 2스텝으로 발생하는 구간은 상단과 하단 지령의 Min,Max 값 연산을 통해 판별 할 수 있다. 2스텝의 CMV는 패턴이 중복되는 곳에 발생하므로 이를 상단과 하단 지령이 절반씩 오프셋으로 보상한다. 출력에 영향 없이 CMV_{step} 피크값을 +1로 감소 가능하며 CMV 발생 횟수 또한 감소시킬 수 있다.

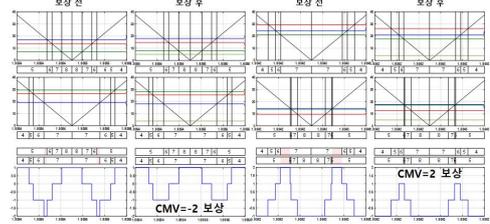


그림 11 오프셋 인가를 통한 PCEM

2.3 시뮬레이션

ZCMV, DCEM, PCEM 기법의 타당성 검증을 위해 매트랩 시뮬링크 시뮬레이션을 통해 검증한다. 시뮬레이션에 사용한 파라미터는 표 1과 같다. MI=0.8 조건에서 저감 기법 적용 전후의 CMV와 출력전류 파형을 확인하였다.

표 1 시뮬레이션 파라미터

Simulation Parameter	
Number of SM(ea) per arm	4
DC link voltage(V)	150
Arm inductance(mH)	5
SM capacitance(uF)	2200
Carrier Frequency(kHz)	10
Load(ohm, mH)	15

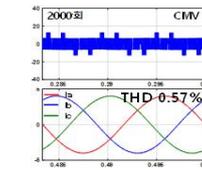


그림 12 저감기법 적용 전(PD변조)

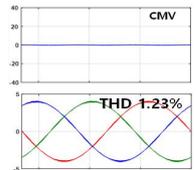


그림 13 ZCEM 적용 후

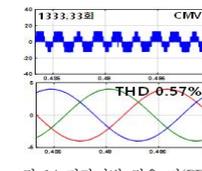


그림 14 저감기법 적용 전(PD변조)

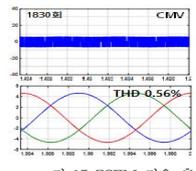


그림 15 ZCEM 적용 후

3. 결론

MMC 토폴로지서 발생하는 CMV는 온 상태의 하단 스위치 합과 상단 스위치 합이 차로 발생함을 수식적으로 일반화하였다. 지령 변조 시 SV해석을 통해 사용되는 스위칭 패턴을 분석하여 ZCMV, DCEM, PCEM 저감 기법을 제안한다. 세 가지 저감 기법의 특성을 정리하면 표 2와 같다.

표 2 저감 기법 특성 정리

	보상X	ZCEM	DCEM	PCEM
CMV 크기	-2 -1 0 1 2	0	-2 -1 0 1 2	-1 0 1
CMV 횟수	2000회	0	1666.66회	약 1830회
구현 방법 (복잡성 상충 하)		지령 변조 + 스위칭 변조 (상)	지령 변조(오프셋) (하)	지령변조(오프셋) (중)
상형변조영역 (SPWM기준)	1	0~0.866	0~1	0~1
THD(MI 0.8)	0.55%	1.23%	0.56%	0.56%
시스템 밸런스		ok	ok	ok
비고		최민전 벡터 사용 X	오프셋으로 인해 CMV에 저차고파 발생	오프셋 최소화, 순환전류 영향 X

참고 문헌

- [1] Bin Wu, Apparao Dekka, Navid R. Zargari, "A Space Vector PWM Based Voltage Balancing Approach with Reduced Current Sensors for Modular Multilevel Converter." 2016, IEEE Transactions on Industrial Electronics
- [2] Poh Chiang Loh, Donald Grahame Holmes, Yesuke Fukuta, Tomas A.Lipo, "Reduced Common Mode Modulation Strategies for Cascaded Multilevel Inverters" 2003, IEEE Transaction on Industry Application