

# Cascaded H-bridge 멀티레벨인버터의 고장나무 분석

강필순  
한밭대학교

## Fault-tree Analysis of Cascaded H-bridge Multilevel Inverter

Feel soon Kang  
Hanbat National University

### ABSTRACT

Cascaded H bridge 멀티레벨인버터는 출력전압 레벨 수를 증가시켜 고전압 응용이 가능하도록 하는 전력변환장치로 모듈화 특성이 우수하여 그 활용 범위를 넓혀가고 있다. 출력 전압 레벨 수를 증가시켜 보다 정현파에 가까운 양질의 출력전압을 생성하기 위해서는 스위칭 소자와 입력 전압원 개수의 증가로 인해 회로구조와 제어방법이 복잡해지는 문제가 발생한다. 하지만 스위칭 여유율(Redundancy)에 따른 대체 스위칭 패턴의 적용으로 전체 시스템의 신뢰성을 개선시킬 수도 있다. 본 논문에서는 고장나무 분석을 통해 Cascaded H bridge 멀티레벨인버터의 위험도를 계산하고 스위칭 여유율과의 관련성을 분석하고자 한다.

### 1. 서 론

Cascaded H bridge 멀티레벨인버터는 출력전압이 계단파 형태로 생성되어 스위칭 주파수를 낮게 설정하더라도 정현파에 근접한 양질의 출력전압생성이 가능하며,  $dv/dt$  전압 스트레스를 줄일 수 있는 장점이 있다. 하지만 출력전압 레벨 수를 증가시키기 위해서는 Cell (H bridge 모듈) 수가 비례적으로 증가한다. 각 Cell은 4개의 스위칭 소자와 1개의 독립 전압원으로 구성되므로 하드웨어적인 복잡성 증가에 따른 시스템의 고장률(Failure rate) 증가와 동시에 스위칭 제어가 복잡해지는 문제가 발생한다. 그러나 다른 한편으로는 스위치 개수가 증가함에 따라 대체 스위칭이 가능하여 여유율(Redundancy)이 증가하여 전체 시스템의 안정성을 개선시킬 수 있다.

따라서 본 논문에서는 Cascaded H bridge 멀티레벨인버터의 출력전압 레벨 수 증가에 따른 장·단점의 상관관계를 분석하고자 한다. 특히 출력전압 레벨 수 증가에 따른 소자수 변화,  $dv/dt$  스트레스 변화정도, THD 변화, 대체 스위칭을 고려한 스위칭 여유율, 고장률 변화 정도를 분석하여 제시한다.

### 2. Cascaded H-bridge 멀티레벨인버터

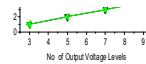
Cascaded H bridge 멀티레벨인버터에서 출력전압 레벨 수를 증가시키기 위해서는 H bridge 모듈은 직렬로 결합되므로 입력전압원의 크기가  $V_{dc}$ 로 동일한 경우 스위치 소자와 독립 입력전압원의 수는 출력전압 레벨 수는 식(1)로 정의된다. 여기서  $N$ 은 출력전압 레벨 수,  $M$ 은 Cell 수를 나타내며 출력전압 레

벨 수 9 레벨까지의 변화를 그림 1(a)에 나타낸다.

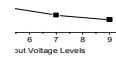
$$N = 2M + 1 \quad (1)$$

출력전압 레벨 수가 증가하면 각 cell이 담당하는 전압 스트레스가 줄어들어 스위치의 전압 정격을 낮출 수 있는 장점이 있다. 입력전압  $V_{dc}=1$ 을 기준으로 출력전압 레벨 수에 따른 각 스위칭 소자의 전압 스트레스( $V_{sw}$ )는 식(2)와 같다. 여기서  $N$ 은 출력전압 레벨 수를 나타낸다. 그림 1(b)에서 알 수 있듯이 3 레벨 1을 기준으로 5 레벨은 0.25, 7 레벨은 0.167, 9 레벨은 0.125로 감소됨을 알 수 있다.

$$V_{sw} = \frac{1}{N-1} \quad (2)$$



(a)



(b)

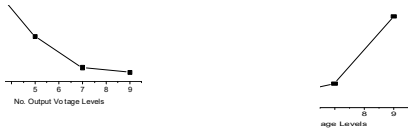
그림 1 출력전압 레벨 증가와 구성품 변화, (a) Cell, 스위치, 입력전압원 개수 변화, (b) 스위치  $dv/dt$  스트레스

Fig. 1 Variation of components according to the increase of output voltage levels, (a) Cell, switch, and input source variation, (b) switch  $dv/dt$  stress

멀티레벨인버터의 출력전압 레벨 수가 증가할 경우 양질의 출력전압의 생성이 가능하여 출력전압의 THD를 개선할 수 있다. 그림 2(a)는 출력전압 레벨 수와 THD의 관계를 나타낸다. 출력 LC 필터 전의 THD를 비교하며 스위칭 주파수는 10kHz,  $M_a=1.0$ , 출력전압 AC 220V, 60Hz, 1kW 부하조건이다.

그림 2(b)는 출력전압 레벨의 증가를 위해 cell 수를 증가시킨 경우 대체 스위칭에 따른 여유율(Redundancy) 변화를 보여준다. 여유율 비교를 위해 출력전압 생성에 필요한 Cell 보다 하나 더 많은 Cell을 가진다고 가정한다. 즉 9 레벨의 경우 4개의 Cell이 필요하지만 5개의 Cell을 직렬 구성한다고 가정하고

출력전압은  $4V_{dc}$ 가 됨을 의미한다. 이 경우 1대의 Cell이 고장이 발생하더라도 출력전압 생성에 문제가 없다. 따라서 1대가 고장이 발생하더라도 24개의 대체 스위칭 패턴 생성이 가능하여 시스템 전체의 고장으로 전파되지 않는다. 그러나 출력전압 레벨 수 증가를 위해서는 Cell의 수, 즉 Cell을 구성하는 스위칭 소자수와 입력전원의 증가를 동반하므로 이로 인한 각 회로 구성품의 고장률은 증가하게 된다.



(a) (b)

그림 2 출력전압 레벨 수와 THD, Redundancy와의 관계, (a) THD 변화, (b) 여유율 변화

Fig. 2 Relation between THD, Redundancy, and the number of output voltage levels, (a) THD variation, (b) Redundancy variation

멀티레벨인버터의 이용률(Availability)은 인버터의 수리 가능한 부품이나 시스템의 유지 보수 서비스 시간의 장주기 평균 값이다. Cascaded H bridge 멀티레벨인버터의 가동 시간을 5년 (43800시간, 비가동 시간을 50%(21900시간)로 가정하면 인버터의 이용률은 식(3)에 의해 0.66666으로 정의된다.

$$Availability = \frac{T_o}{T_o + T_d} \quad (3)$$

여기서  $T_o$ 는 가동시간(Operating time),  $T_d$ 는 비가동 시간(Down time)을 의미한다. 다시 말해 인버터의 이용률 0.66666은 1년(8760시간) 가동시간 중 절반인 4380시간이 유지보수 서비스 시간으로 비가동 됨을 의미한다. 고장률( $\lambda$ )은 단위 시간 당 고장의 빈도를 나타내며 고장간 평균시간(Mean Time Between Failure, MTBF)과의 관계는 식(4)으로 정의된다.

$$MTBF = \frac{1}{\lambda} \quad (4)$$

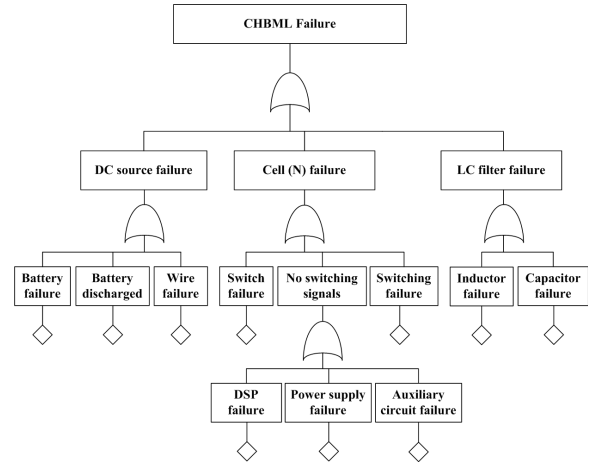
멀티레벨인버터를 구성하는 부품별 고장률은 멀티레벨인버터의 설계용량에 따라 MIL HDBK 217F로 결정한다<sup>[1]</sup>. 멀티레벨인버터의 Cell 스위치를 Power MOSFET로 사용할 경우의 고장률은 식(5)에 의해 구해진다.

$$\lambda_p = \lambda_b \pi_T \pi_A \pi_Q \pi_E \text{ Failures}/10^6 \text{ Hours} \quad (5)$$

여기서  $\lambda_b$ 는 스위치 종류에 의해 결정되는 기본 고장률로 Power MOSFET의 경우 0.012,  $\pi_Q$ 는 quality factor로 1.0,  $\pi_T$ 는 temperature factor로 60°C 동작조건에서 2.0,  $\pi_A$ 는 application factor로 50 250W급은 8.0,  $\pi_E$ 는 environment factor로 6.0을 적용한다. 따라서 스위치의 고장률은 1.152

Failures/ $10^6$  Hours로 구해진다.

그림 3(a)는 Cascaded H bridge 멀티레벨인버터의 고장나무(Fault tree)를 보여준다. 최상위 고장은 멀티레벨인버터의 “출력없음”으로 정의되고 하위 고장은 입력전원의 고장, 각 셀의 고장, 출력필터의 고장으로 구분할 수 있다<sup>[2]</sup>. 그림 3(b)는 출력전압 레벨 수에 따라 스위치와 입력전원단의 개수가 증가하고 이에 따라 변화하는 멀티레벨인버터 고장률을 보여준다.



(a)

(b)

그림 3 멀티레벨인버터의 고장나무와 고장률, (a) 고장나무, (b) cell 증가와 고장률 변화

Fig. 3 Fault-tree and failure rate of multilevel inverter, (a) fault-tree, (b) failure rate variation by the increase of cells

### 3. 결론

본 논문에서는 고장나무 분석을 통해 Cascaded H bridge 멀티레벨 인버터의 고장률을 계산하고 출력전압 레벨 수의 증가에 따른 소자 수, dv/dt 스트레스, THD, 스위칭 여유율과의 관련성을 분석하였다.

이 논문은 2017년도 정부(미래창조과학부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임 (NRF 2017R1A2B4012154)

### 참고 문헌

- [1] Reliability Prediction of Electronic Equipment, Military Handbook, 1991(MIL HDBK 217F)
- [2] Failure Mode/Mechanism Distributions, 1991 (FMD 91)