

낮은 직류 링크 커패시턴스를 갖는 승압형 PFC 정류기를 위한 Active Power Decoupling 회로 구현에 관한 연구

황덕환, 이정용, 조영훈, 최규하
건국대학교

A Study on Implementation of Active Power Decoupling Circuit for Boost Type PFC Rectifier with Low DC Link Capacitance

Deok hwan Hwang, Jungyong Lee, Younghoon Cho, Gyu ha Choe
Konkuk Univ.

ABSTRACT

단상 ac/dc, dc/ac 시스템의 경우, ac와 dc사이의 전력 불균형으로 인해 double line frequency ripple power가 발생한다. 이는 harmonic disturbance을 야기시킨다. 일반적으로 전력 리플을 줄이기 위하여 dc link에 용량이 큰 전해 커패시터를 사용하는데, 용량이 큰 전해 커패시터는 높은 equivalent series resistance(ESR)을 가지며, 상대적으로 짧은 수명을 갖는 한계를 갖는다. 본 논문은 active power decoupling을 추가함으로써 전해 커패시터를 용량이 작은 필름 커패시터로 대체한 회로 구조를 제시한다. 그리고 dc link 커패시터 선정방법, 설계한 제어기의 성능과 부하 변동에 따른 실험을 PSIM 시뮬레이션으로 확인하고 실험을 통해 검증한다.

1. 서론

단상 전력 시스템은 저전력 분야에서 폭넓게 사용되고 있다. 단상 계통 전력을 사용하는 시스템은 계통 주파수에 비해 2배만큼 흔들리는 dc link 전압/전류가 생겨 흔들리는 전력이 발생된다. 흔들리는 전력을 사용하게 되면 시스템의 성능을 저하시키게 된다. 흔들리는 전력을 보상하기 위해 용량이 큰 전해 커패시터를 사용하는데, 용량이 큰 전해커패시터는 부피와 무게가 크고 수명이 짧은 단점이 있다.^[1] 본 논문에서는 커패시터의 용량을 줄이고 흔들리는 전력을 보상하기 위해 [2]논문에서 제시한 Active Power Decoupling(APD)회로를 승압형 PFC(Power Factor Correction) 정류기에 추가하여 시뮬레이션과 실험을 통해 APD의 우수함을 검증한다.

2. Active Power Decoupling(APD) 소개

2.1 Active Power Decoupling(APD)의 원리

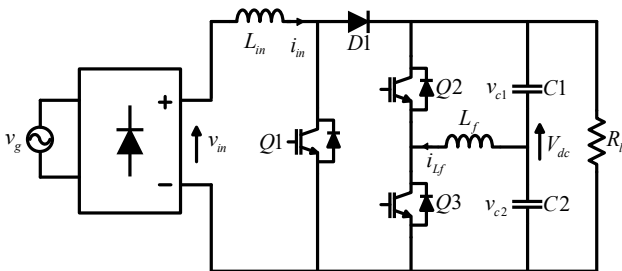


그림 1 Active power decoupling 토폴로지

Fig. 1 topology of Active power decoupling

위 그림 1은 [2]에서 제시한 APD의 토폴로지이다. 기존 승

압형 PFC 정류기회로에 스위치 Q2, Q3와 필름커패시터 C1, C2 그리고 Lf를 추가하여 APD회로를 구성하였다. 이 APD의 기본동작은 C1, C2에 초기전압 Vdc/2이 충전되어 있을 때, 스위치 Q2, Q3가 상보적으로 동작하면서 C1, C2 전압을 충전, 방전 시켜 리플이 없는 Vdc 전압을 출력한다.

2.2 Active Power Decoupling(APD)의 회로해석

흔들리는 double line frequency 전력을 보상하기 위해, 두 개의 필름 커패시터(Cf = C1 = C2)의 전압을 dc link전압의 절반인 Vdc/2의 offset을 가지는 정현파 형태를 갖도록 제어해야 한다.

$$\begin{aligned} v_{c1}(t) &= \frac{V_{dc}}{2} + V_c \sin(\omega t + \theta) \\ v_{c2}(t) &= \frac{V_{dc}}{2} - V_c \sin(\omega t + \theta) \end{aligned} \quad (1)$$

(1)에서의 θ 는 커패시터 전압 v_{c1}, v_{c2} 과 입력전압 $v_{in}(t)$ 사이의 위상차이다. APD회로의 인덕터(Lf)와 필터 커패시터의 전력을 계산하면 식(2)와 같이 순시전력($p_{APD}(t)$)을 전개할 수 있다.

$$p_{APD}(t) = [wC_f V_c^2 - 2wL_f (wC_f V_c)^2] \sin(2\omega t + 2\theta) \quad (2)$$

승압형 PFC 정류기의 입력 전압($v_{in}(t)$)과 입력 전류($i_{in}(t)$)을 식 (3)과 같이 정의하여 입력 전력을 (4)와 같이 전개 할 수 있다.

$$v_{in}(t) = V_{in} |\sin(\omega t)| \text{ and } i_{in}(t) = I_{in} |\sin(\omega t)| \quad (3)$$

$$\begin{aligned} p_{PFC}(t) &= p_m(t) + p_{Lin}(t) \\ &= \frac{V_{in} I_{in}}{2} - \frac{V_{in} I_{in}}{2} \cos(2\omega t) + \frac{wL_{in} I_{in}^2}{2} \sin(2\omega t) \end{aligned} \quad (4)$$

APD는 흔들리는 전력을 보상하기 때문에 (2)와 (4)의 시변 항을 등가 하여 V_c 와 θ 를 식 (5)와 (6)을 도출할 수 있다.

$$\theta = \frac{1}{2} \arctan \left(-\frac{V_{in} I_{in}}{wL_{in} I_{in}^2} \right) = \frac{1}{2} \arctan \left(\frac{-V_{in}}{wL_{in} I_{in}} \right) \quad (5)$$

$$V_c = \sqrt{\frac{\left(\frac{V_{in} I_{in}}{2} \right)^2 + \left(\frac{wL_{in} I_{in}^2}{2} \right)^2}{wC_f - 2wL_f (wC_f)^2}} \quad (6)$$

(1) (6)은 이상적인 회로 동작에 대한 해석이므로 회로에서 스위칭 손실과 도통손실 그리고 필터 인덕턴스에 대한 성분은 모두 생략한다. 그리고 커패시터의 전압($v_{c1}(t), v_{c2}(t)$)과 입력전압($v_{in}(t)$)의 위상은 $\pi/4$ 차이를 갖는다.

(2), (4)에서 인덕터 L_{in} , L_f 에 대한 전력은 커패시터의 전력에 비해 매우 작기 때문에 생략하고 $V_c = V_{dc}/2$ 일 때, 최대 리플 전력에 대해 커패시턴스를 구하면 (6)에 의해

$$w C_f V_c^2 = \frac{V_{in} I_{in}}{2} \text{ and } \frac{w C_f V_{dc}^2}{4} = P_{in} \quad (7)$$

$$C_{eq} = \frac{C_f}{2} = \frac{2P_{in}}{w V_{dc}^2} \quad (8)$$

C_{eq} 를 (8)과 같이 구할 수 있다.

2.3 Active Power Decoupling(APD)의 제어기

본 논문에 승압형 PFC 정류기의 제어는 [3]논문에서 사용된 feedforward를 사용했고, APD 제어기는 시스템을 안정화시키기 위해 type III compensator를 참고하였다.[4]

$$F_v(s) = \frac{K_v}{s} \frac{(\frac{s}{w_{z1}} + 1)(\frac{s}{w_{z2}} + 1)}{(\frac{s}{w_{p1}} + 1)(\frac{s}{w_{esr}} + 1)} \quad (9)$$

필름 커패시터는 ESR이 매우 작아 생략이 가능하기 때문에 극점 w_{esr} 성분을 하나 제거할 수 있고, 공진 제어기의 형태를 가지게 수정하여 제어했다.

V_c^* 은 DSP를 사용해 RMS 계산을 통해 만들도록 하였다.

$$V_c^* = \sqrt{\frac{\sqrt{(V_{rms} I_{rms})^2 + (w L_{in} I_{rms}^2)^2}}{w C_f - 2w L_f (w C_f)^2}} \quad (10)$$

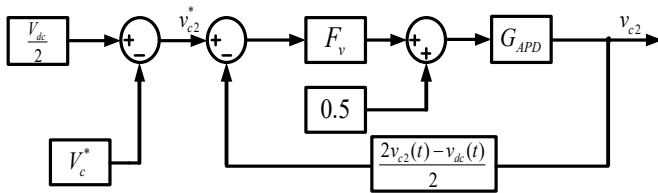


그림 2 APD 제어 블록도
Fig. 2 Control block diagram for APD

3. 실험 결과

APD를 갖는 승압형 PFC 회로의 동작을 알아보기 위해서 PSIM 시뮬레이션을 통해 확인하고, 시뮬레이션 파라미터와 동일하게 실험을 진행하였다. 시스템의 파라미터는 표 1에 정리하였고, 실험의 주요 파형은 아래 그림에서 확인할 수 있다.

표 1 APD를 갖는 승압형 PFC 정류기 시스템의 파라미터
Table 1 parameters of boost PDC rectifier system with APD

f_{sw}	40kHz	L_{in}	1mH
C_1	80μF	C_2	80μF
L_f	1mH	V_{in}	220 V_{rms}
V_{out}	380V	P	1kW

그림 3은 1kW 부하 조건에서 380V로 승압형 PFC 제어만 하다가 APD 제어를 시작한 파형이다. 스위치 Q_2 , Q_3 가 상보적인 동작을 통해 C_1 , C_2 전압은 충전, 방전을 한다. 따라서 V_{dc} 전압의 리플 성분이 제거되는 것을 확인할 수 있다.

그림 4는 부하 변동에 따른 동특성을 나타낸 파형이다. 100% 부하에서 50%부하로 변동했을 때 V_{dc} 전압을 380V로 일정하게 유지시켜주는 것을 확인할 수 있다.

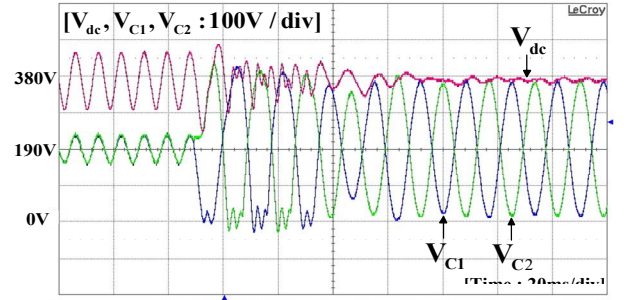


그림 3 APD제어기 동특성 파형
Fig. 3 dynamics of APD controller experimental Waveform

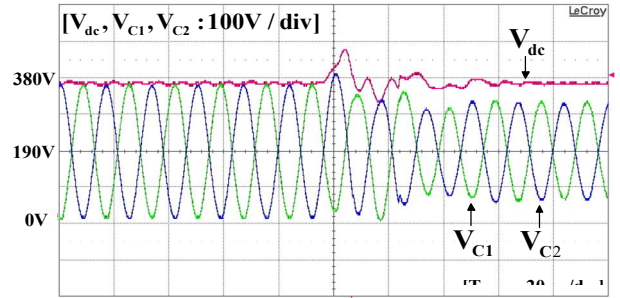


그림 4 1kW에서 0.5kW로 부하 급변 시 APD의 동특성
Fig. 4 Dynamic experimental waveform 1kW to 0.5kW step down

4. 결론

설계된 파라미터와 동일하게 구성된 APD회로를 갖는 승압형 PFC회로의 동작을 시뮬레이션으로 확인했고, 시뮬레이션과 동일하게 동작하는지 실제 실험을 통해서 같은 파형을 얻을 수 있었다. 실험 조건은 1kW에서 진행되었다. 일반적인 전해 커패시터를 사용한 승압형 PFC회로만 적용했을 때보다 전압 리플이 줄어든 것을 확인할 수 있었고, 전압 변동에 민감한 부하에서 이 시스템을 적용한다면 기존 승압형 PFC회로보다 더 나은 성능을 가질 것을 예상할 수 있다.

본 연구는 산업통상자원부(MOTIE)와 한국에너지기술연구원(KETEP)의 지원을 받아 수행한 연구 과제입니다. (No. 20174030201660), 본 연구는 산업통상자원부(MOTIE)와 한국에너지기술연구원(KETEP)의 지원을 받아 수행한 연구 과제입니다. (No.20162220200010)

참고 문헌

- [1] Yao Sun, Yonglu Liu, Mei Su, Wenjing Xiong, and Jian Yang, "Review of Active Power Decoupling Topologies in Single Phase Systems," IEEE Trans Power Electron., vol. 31, no. 7, pp. 4778 4794, July, 2016.
- [2] Yi Tang, Frede Blaabjerg, Poh Chiang Loh, Chi Jin, and Peng Wang, "Decoupling of Fluctuating Power in Single Phase Systems Through a Symmetrical Half Bridge Circuit," IEEE Trans. Power Electron., vol. 30, no. 4, pp. 1855 1865, April, 2015.
- [3] Van de Sype, David M., et al. "Duty ratio feedforward for digitally controlled boost PFC converters." IEEE Transactions on Industrial Electronics 52.1 (2005): 108 115.
- [4] Choi, Byungcho. Pulsewidth modulated DC to DC power conversion: circuits, dynamics, and control designs. John Wiley & Sons, 2013.