

# 병렬형 3상 3레벨 NPC 컨버터의 DC단 불평형을 이용한 순환전류 저감

박정훈, 정준형, 손영득, 김장목  
부산대학교 전기공학과

## Circulating current control using the DC-link voltage deviation for the parallel connected three-level NPC converters

Park Jung Hoon, Jung Jun Hyung, Kim Jang Mok  
Department of Electrical Engineering, Pusan National University

### ABSTRACT

본 논문에서는 ZCMV(zero common mode voltage) PWM을 사용하는 병렬형 3상 3레벨 NPC 컨버터의 DC단 전압의 불평형 제어를 이용한 순환전류 저감 알고리즘을 제안한다. 이상적으로 ZCMV PWM은 공통 모드 전압을 발생하지 않지만, 초기 운전 및 데드타임과 같은 실제적인 문제로 인해 공통 모드 전압이 발생한다. 발생한 공통 모드 전압은 미세한 순환전류를 발생시키며 이는 컨버터의 효율을 감소시킨다. 따라서, 본 논문에서는 DC단 전압 불평형 제어를 이용하여 순환전류를 저감하는 제어 알고리즘을 제안한다. 상, 하단 DC 전압의 불평형은 공통 모드 전압을 발생시키며 이를 통해 미세하게 발생한 순환전류를 저감하여 컨버터의 효율을 향상시킬 수 있다. 제안한 알고리즘은 시뮬레이션을 통해 타당함을 검증하였다.

### 1. 서론

최근 기존의 2 레벨 시스템과 비교하여 높은 DC 전압 사양, 낮은 전류의 총 고조파 왜곡율(Total Harmonic Distortion, THD), 및 출력 전압 변화율(dv/dt) 등의 향상된 성능을 가지는 3 레벨 NPC 컨버터와 같은 멀티레벨 시스템에 대한 연구가 많이 진행되고 있다. 또한 3 레벨 NPC 컨버터는 다양한 스위칭 벡터를 사용하여 낮은 공통 모드 전압을 출력할 수 있기 때문에 최근에 많은 연구가 진행되고 있다.<sup>[1]</sup>

단일 전력변환 시스템은 IGBT와 같은 반도체 스위칭 소자의 허용 전류가 제한적이므로 시스템의 전력 용량을 증가시키기에는 한계점을 가지고 있다. 이러한 문제에 대한 해결책으로써 컨버터의 병렬 운전에 대한 연구가 진행되어 왔다. 병렬 운전을 통해 전력 용량을 확장시킬 수 있지만 컨버터 간에 흐르는 순환전류에 의해 시스템 효율이 감소한다. 따라서 순환전류 저감 제어 알고리즘이 필수적이다<sup>[2]</sup>.

본 논문에서는 병렬 연결된 각 컨버터에서 출력되는 공통 모드 전압을 제거하기 위해 특정 스위칭 벡터만을 사용하는 ZCMV PWM을 사용한다. 하지만 초기 운전 및 데드 타임의 영향으로 낮은 공통 모드 전압이 발생하며 이로 인해 미세한 순환 전류가 발생한다. 일반적으로 순환전류는 각 컨버터의 공통 모드 전압을 조정하여 제어하지만 현재 사용하는 ZCMV PWM으로는 순환전류를 제어할 수 없다. 따라서 본 논문에서는 DC단 전압 불평형으로 발생하는 공통 모드 전압을 이용하는 순환전류 알고리즘을 제안한다. 제안하는 순환전류 저감 알

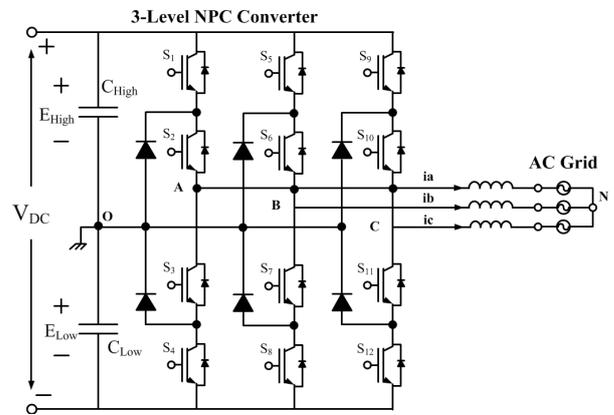


그림 1. 3-레벨 NPC 컨버터  
Fig. 1 A three-level NPC converter

고리즘의 효과성은 시뮬레이션을 통해 증명하였다.

### 2. 본론

#### 2.1 공통모드 전압의 정의 및 저감 기법

그림 1 은 3 레벨 3상 NPC 컨버터 회로를 나타내고 있다. 컨버터 시스템에서 공통모드 전압은 DC단 중성점과 계통의 중성점 사이의 전위차를 의미하며 식 (1)과 같다.

3 레벨 NPC 컨버터의 각 상은 P, O, N 총 3가지의 스위칭 상태를 가지며 3상은 총 27개의 스위칭 상태를 가진다. 그리고 각 상의 출력은 스위칭 상태에 따라  $V_{DC}/2$  (P state), 0 (O state),  $V_{DC}/2$  (N state)가 출력된다. 따라서 공통 모드 전압은  $\pm V_{DC}/2$ ,  $\pm V_{DC}/3$ ,  $\pm V_{DC}/6$ , 0의 7가지 출력을 가진다. 각 상의 스위칭 상태가 서로 다른 Medium Vector의 공통모드 전압은 0이며 Medium Vector만을 사용하는 PWM을 ZCMV PWM이라고 한다.

$$V_{CM} = V_{NO} = \frac{V_{AN} + V_{BN} + V_{CN}}{3} \quad (1)$$

#### 2.2 순환전류의 정의

순환전류는 그림 2와 같이 병렬 연결된 컨버터 간에 흐르는 전류이며 주로 컨버터의 영상분 전류 성분을 의미한다. 따라서 순환전류는 각 컨버터에서 출력되는 공통모드 전압과 관련되어

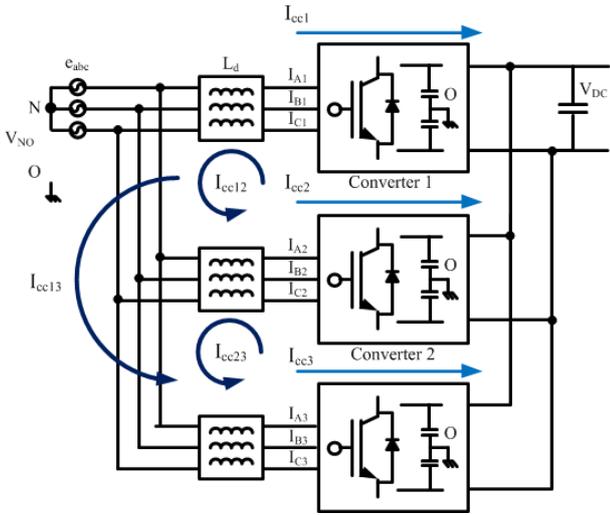


그림 2. 병렬형 컨버터 사이에 흐르는 순환 전류  
Fig. 2 A three-level NPC converter

있으며 이는 아래와 같은 수식으로 표현 가능하다.

$$I_{ccx} = I_{Ax} + I_{Bx} + I_{Cx} \quad (2)$$

$$L_d \frac{dI_{ccx}}{dt} = \frac{1}{3} (V_{CM1} + V_{CM2} + V_{CM3}) - V_{CMx} \quad (3)$$

### 2.3 DC단 전압 불평형을 이용한 순환 전류 저감

#### 2.3.1 공통모드 전압에 대한 DC단 전압 불평형의 영향

공통모드 전압은 수식 (1)에서와 같이 3상 컨버터의 각상 출력 전압의 합으로 표현 가능하다. 또한 일반적으로 각 상의 출력을 DC단 평형 상태인  $\pm V_{DC}/2$ 으로 표현한다. 하지만 실제 컨버터의 DC단 전압은 완벽한 평형 상태가 아니기에 P state에서는 DC단 상단 전압  $V_{High}$ , N state에서는  $V_{Low}$ 로 표현 가능하다.

ZCMV PWM은 유효 벡터로서 Medium Vector만을 사용하며 이상적으로는 공통모드 전압이 0이지만 DC단 전압 불평형을 고려한다면 공통모드 전압은 식 (4)와 같이 표현 할 수 있다.

$$V_{CMx} = \frac{V_{High} + 0 - V_{Low}}{2} = \frac{\Delta V_{DC}}{2} \quad (4)$$

또한 순환전류와 공통모드 전압의 관계를 나타내는 식 (3)과 식 (4)를 고려하면 DC단 전압의 불평형이 순환전류에 영향을 미치는 것을 알 수 있다. 따라서 ZCMV PWM을 사용하는 경우 순환전류를 저감시키기 위해 강제적인 DC단 전압 불평형을 이용할 수 있다.

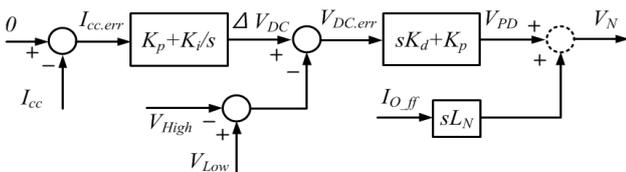
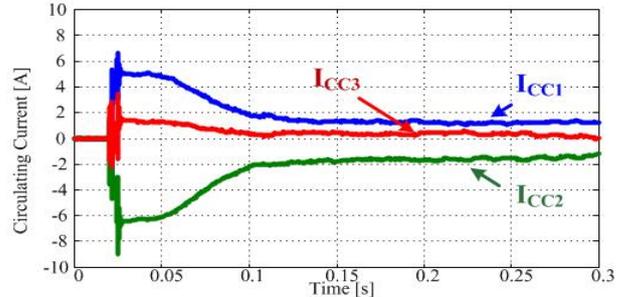


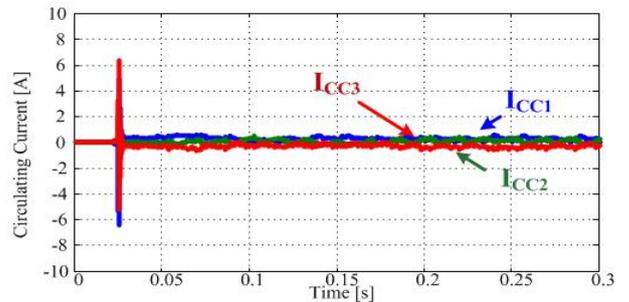
그림 4. DC단 불평형을 이용한 순환전류 제어 블록도  
Fig. 4 Block diagram of the circulating suppression controller using the DC voltage deviation

그림 3은 본 논문에서 제안하는 순환전류 저감 제어 블록도를 나타내고 있다. 측정된 순환전류를 0으로 제어하기 위해 PI 제어기를 사용하며 PI 제어기의 출력은 DC단 전압 평형 제어기로 입력되어 강제적인 불평형을 제어한다.

### 3. 시뮬레이션 결과



(a) 순환전류 제어기 적용 전



(b) 순환전류 제어기 적용 후

그림 4.3병렬 컨버터의 순환전류 시뮬레이션 결과  
Fig. 4 Circulating current in three-parallel converter

그림 4(a)는 제안하는 순환전류 제어기를 적용하기 전의 시뮬레이션 결과이다. 과도상태에서 순환전류가 크게 상승하였고 그 이후 매우 천천히 수렴하는 것을 볼 수 있다. 또한 시간이 지나도 순환전류가 0으로 수렴되지 않는다. 그림 4(b)는 순환전류 제어기를 적용한 후의 시뮬레이션 결과이다. 과도 상태에서 전류가 순간적으로 상승하지만 이내 저감되어 0에 가까운 값을 가진다.

### 4. 결론

본 논문에서는 DC단 불평형을 이용한 순환전류 저감 기법을 제안하였다. 시뮬레이션 결과를 통해 제안한 순환전류 저감 기법의 유효성을 확인하였다.

### 참고 문헌

[1] R. Maheshwari "Analysis and modelling of circulating current in two parallel connected inverters" IET Power Electronics. Vol. 8, Issue: 7, July. 2015  
[2] T.Nguyen "Eliminated Common Mode Voltage Pulse width Modulation to Reduce Output Current Ripple for Multilevel Inverters" IEEE Trans, Vol. 31, Issue: 8, Aug. 2016