

# 제논 플래시 램프 구동장치를 위한 트리거 회로 설계 및 구현

송승호, 조찬기, 박수미, 박현일, 배정수<sup>1</sup>, 장성록<sup>2</sup>, 류홍제  
중앙대학교, <sup>1</sup> 과학기술연합대학원, <sup>2</sup> 한국전기연구원

## Design and Implementation of a Trigger Circuit for Xenon Flash Lamp Driver

Seung Ho Song, Chan Gi Cho, Su Mi Park, Hyun Il Park,  
Jung - Su Bae<sup>1</sup>, Sung-Roc Jang<sup>2</sup>, Hong-Je Ryoo  
Chung-Ang University, <sup>1</sup> University of Science & Technology, <sup>2</sup> KERI

### ABSTRACT

This paper describes the design and implementation of a trigger circuit which can be series connected with main pulse circuit for a xenon flash lamp driver. For generating high voltage, the trigger circuit is designed as an inductive energy storage pulsed power modulator with 2 state step-up circuit consisting of a boost converter and a flyback circuit. In order to guarantee pulse width, a resonant capacitor on the output side of the flyback circuit is designed. This capacitor limits the output voltage to protect the flyback switch. In addition, to protect another power supply of xenon flash lamp driver from trigger pulse, the high voltage transformer which can carry the full current of main pulse is designed. To verify the proposed design, the trigger circuit is developed with the specification of maximum 23 kV, 0.6 J/pulse output and tested with a xenon flash lamp driver consisting of a main pulse circuit and a simmer circuit.

### 1. 서 론

제논 플래시 램프는 출력 특성으로 인해 살균, 고체 레이저 광원, 인쇄전자분야의 광소결 시스템에 까지 널리 사용되고 있으며, 제논 플래시 램프를 이용한 광소결 방식은 기존공정에 비해 저비용, 짧은 공정시간 등의 장점을 가지기 때문에 제논 플래시 램프 구동장치에 대한 연구가 활발히 진행되고 있다.<sup>[1]</sup>

제논 플래시 램프 구동장치는 고압 펄스를 이용하여 램프 내부의 제논가스를 이온화시키기 위한 트리거 회로, 점등을 유지하며 효율을 증가시키기 위한 시머 회로, 메인 방전 동작을 위해 고압 대전류 펄스를 출력하는 메인 펄스 회로로 구성되며, 각 회로에는 고압 트리거 펄스에 대한 절연이 고려되어야 한다.<sup>[2]</sup>

본 논문에서는 이러한 문제를 해결하기 위해, 트리거 회로를 램프와 직렬로 연결하여 메인 펄스 회로와 시머 회로에 추가적인 고압 절연장치가 요구되지 않는 직렬 트리거 회로를 제안한다. 제안하는 트리거 회로는 고압 펄스를 출력하기 위해, 플라이백 회로를 이용하여 최대 23kV, 0.6J의 고압 펄스를 출력하

도록 설계되었다. 제안하는 트리거 회로는 램프의 점등 실험을 통해 검증하였다.

### 2. 본 론

#### 2.1 Flyback Converter 응용 트리거 회로 구성

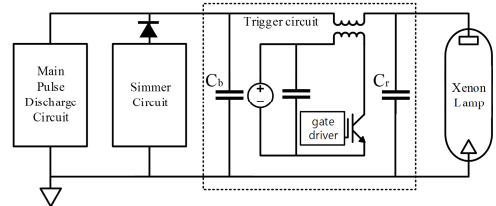


그림 1 제안하는 트리거 회로를 적용한 플래시램프 구동장치 블록 다이어그램

Fig. 1 Block diagram of flash lamp driver with proposed trigger circuit

그림 1은 플라이백 회로와 출력 측 공진 커패시터로 구성된 제안하는 트리거 회로를 적용한 플래시램프 구동장치의 블록다이어그램을 나타낸다. 램프는 출력 측 공진 커패시터와 병렬로 연결되며, 트리거상태를 유지시켜 주기 위한 시머 회로와 메인 펄스 회로는 서로 병렬로 걸선된다.

#### 2.2 동작 모드

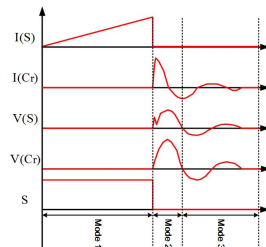


그림 2 제안하는 트리거 회로의 동작 파형

Fig. 2 Operation waveforms of Proposed trigger circuit

그림 2는 제안하는 트리거 회로의 동작모드이다. 플라이백 회로는 DCM으로 동작하며, 변압기에 에너지를 저장하여 출력 측 공진 커패시터에 방출하는 방식으로 구동된다. 이 때, 변압기 2차 측 인덕턴스 성분과 출력 측 커패시터의 공진을 통한 에너지 전달로 고압 트리거 펄스를 생성한다.

### 2.2.1 Mode 1

Mode 1에서는, 스위치 S가 켜지며 입력전압에 비례하고, 1차 측 인덕턴스에 반비례한 기율기로 전류가 증가되며 자화 인덕턴스에 에너지를 저장한다. 이 때 저장되는 에너지는 변압기 1차 측의 인덕턴스가 일정하다고 가정할 때, 식(1)과 같으며 변압기의 코어는 포화되지 않아야 한다.

$$E_L = \frac{1}{2} \cdot L_{mg} \cdot I_{pri\ peak}^2 \quad (1)$$

### 2.2.2 Mode 2

Mode 2는 스위치 S의 개방과 동시에 변압기의 자화 인덕턴스에 저장되었던 에너지가 2차 측 공진 커패시터로 방출되는 구간이다. 출력 파형은 공진에 의한 반주기 정현파의 형태로 나타나며, 펄스폭은 공진의 반주기로 식(2)와 같이 나타난다.

$$W_{pulse} = \frac{1}{2} \cdot T_r = \pi \cdot \sqrt{L_{sec} \cdot C_r} \quad (2)$$

손실이 없다고 가정했을 때, 커패시터에 저장되는 에너지는 변압기에 저장된 에너지와 같으며 출력 전압의 최대 값은 식(3)과 같이 나타낼 수 있다.

$$V_{out\ peak} = \sqrt{\frac{2 \cdot E_L}{C_r}} \quad (3)$$

### 2.2.3 Mode 3

Mode 3는 출력된 고압 펄스에 의해 제논 플래시 램프 내부의 가스가 이온화된 이후의 구간이며, 램프부하가 없을 시 권선의 저항성분에 의한 RLC공진을 일으키며 점차적으로 에너지가 소모되어 진동이 멈추게 된다.

## 3. 실험 결과

표 1은 제안하는 직렬 트리거 회로를 검증하기 위해 설계된 트리거 회로의 제원을 나타낸다. 설계된 회로는 고압을 출력하기 위해, 변압기는 22턴으로 설계되었으며, 0.66J/Pulse의 에너지를 출력하기 위해, 10mm의 공극을 추가하였다. 그림 3은 제논 플래시 램프를 연결하지 않은 무부하 상태에서 수행하였으며, 최대 전압 23 kV, 폭 1.7 us를 가지는 트리거 회로의 출력 파형을 보여준다. 이를 통해 제안하는 회로가 고압펄스를 효과적으로 출력함이 확인되었다. 그림 4는 제안하는 트리거 회로와 점등유지 회로로 구성된 램프 구동장치와 제논 플래시 램프를 이용한 점등 실험 파형을 보여준다. 트리거 펄스가 인가될 때, 점등유지 동작을 수행하는 시머회로에 고압이 측정되지 않고 정상적인 점등동작이 이루어지며, 이를 통해 고압 절연장치 없이 램프 구동이 가능함이 실험적으로 검증되었다.

표 1 설계된 트리거 회로의 파라미터

Table 1 parameters of designed trigger circuit

$V_{in}$	120 V	$V_{out\ peak}$	23 kV
$L_{mg\ pri}$	0.148 $\mu$ H	$L_{sec}$	117 $\mu$ H
$C_r$	2.5 n	$W_{pulse}$	1.7 $\mu$ s
$E_{pulse}$	0.66 J	$E_{max}$	1.1 J

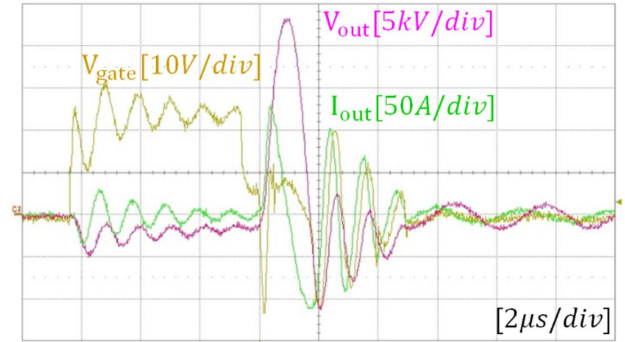


그림 3 트리거 펄스 실험 결과파형

Fig. 3 Waveforms of trigger pulse experiment results

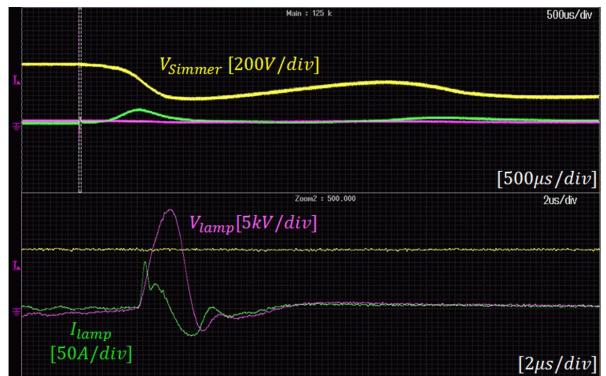


그림 4 램프 점등 펄스 실험 결과파형

Fig. 3 Waveforms of lamp ignition experiment results

## 4. 결 론

본 논문은 제논 플래시 램프를 점등하기 위한 트리거 회로를 설계 및 검증을 하였다. 요구되는 사양에 따라 회로가 설계되었으며, 고압 트리거 펄스의 출력 시 메인 펄스 회로와 시머 회로에 고압이 측정되지 않아, 고압 절연장치가 요구되지 않는 것이 증명되었다.

본 연구는 2016년도 산업통상자원부의 재원으로 한국에너지기술평가원(KETEP)의 에너지인력양성사업으로 지원받아 수행한 인력양성 성과입니다. (No. 20164030201100)

## 참 고 문 헌

- [1] S.H. Park, "Flash light sintering of nickel nanoparticles for printed electronics", Thin Solid Films, Vol. 550, pp. 575-581, 2014, January.
- [2] Daud, Yaacob Mat, "DEVELOPMENT A SERIES IGNITION CIRCUIT FOR SIMMER OPERATION OF FLASHLAMP DRIVER." J.Fiz. UTM. Vol. 2. pp.29-33, 2007