

DC 배전용 반도체 차단기 구현 및 검증

배형진, 조종민, 안태풍*, 차한주
충남대학교, 인텍 전기전자*

Implementation and Verification of Semiconductor Breaker for DC Distribution

Hyungjin Bae, Jongmin Jo, Taepung Ahn, Hanju Cha
Chungnam National University, ENTEC Electric & Electronics*

ABSTRACT

본 논문은 DC 배전용 반도체 차단기를 모델링하고, 바리스터 동작 특성을 MATLAB/SIMULINK를 이용해 실험 결과와 비교 분석하였다. 단락 전류 차단을 위한 반도체 소자는 전력용 반도체 스위치인 IGBT를 이용하였으며, 회로 차단 시 인덕턴스 성분에 의해 발생하는 과전압으로부터 차단기를 보호하기 위해 바리스터를 IGBT에 병렬 연결하였다. 바리스터는 수학적 모델링을 통해 로그 스케일에서 파라미터를 산출하였으며, 비선형 저항 특성을 시뮬레이션 환경에서 표현하였다. DC 반도체 차단기는 MATLAB 기반으로 모델링하였으며, 산출된 파라미터는 바리스터 모델에 적용하여 시뮬레이션하였다. 또한, 1kV/1.5kA 차단 실험 결과를 비교 분석하여 제안된 DC 배전용 반도체 차단기의 모델의 특성을 검증하였다.

1. 서 론

최근 신재생에너지의 이용이 확산되면서 에너지 변환 효율을 높이기 위한 DC 배전 연구가 주목받고 있다.^[1] DC 배전은 무효전력에 의한 전력변환 손실이 없기 때문에 변환 효율이 높으며, 계통에서 주파수 성분을 고려하지 않고 전압의 크기만 고려하는 점에서 계통연계가 용이한 장점을 갖는다. AC 배전의 경우 단락 사고 발생 시 기계식 차단기를 이용하여 전류의 제로 크로싱에서 차단을 하는 반면, DC 배전의 경우 전류의 제로 크로싱이 없어 기계식 차단기에서 아크가 발생되기 때문에 회로 차단이 어렵다. 단락 사고 발생 시 2차 피해를 막기 위해서는 신속한 차단이 필요하기 때문에 DC 배전에서는 회로 차단에 대한 기술이 중요하다.

본 논문에서는 전력용 반도체 스위치 IGBT와 바리스터를 이용하여 DC 배전용 반도체 차단기를 모델링하였고, 로그 스케일에서 바리스터의 전류 전압 곡선을 해석하여 비선형 파라미터를 산출하였다. 또한, 단락 조건에서 MATLAB 시뮬레이션으로 제안된 DC 배전용 반도체 차단기의 동작을 확인하고, 실험 결과와 비교하여 제안된 모델을 검증하였다.^[2]

2. DC 배전용 반도체 차단기

단락 사고 발생 시 전류 제로 크로싱이 없는 DC 배전에서 기계식 차단기를 이용할 경우 아크가 발생해 신속한 차단이 어렵다. 반면, 제안된 DC 배전용 반도체 차단기는 IGBT를 이용해 수 μ s 이내에 단락 전류를 신속하게 차단하는 장점이 있다

2.1 DC 배전용 반도체 차단기 동작 원리

그림 1은 DC 배전용 반도체 차단기의 기본 구조이며, 계통 전류 전압원과 계통 인덕턴스 L_{Grid} , IGBT, 바리스터로 구성된 다. 차단기의 동작은 다음과 같이 3가지 동작으로 구분된다.

- 1) 정상 동작 시 : $I_{NOR} = I_L = I_1$
- 2) 단락 발생($I_L < I_{SC_Detect}$) : $I_{SC} = I_L = I_1$
- 3) 단락 발생($I_L > I_{SC_Detect}$) 차단기 동작 : $I_{SC} = I_L = I_2$

회로의 전류가 I_{SC_Detect} 가 되면 단락 사고로 판단해 IGBT가 턴 오프 되고, 전류 변화량이 증가하여 계통 인덕턴스 전압이 커지게 된다. 이때, 발생하는 과전압으로부터 소자를 보호하기 위해 그림 1과 같이 바리스터를 병렬 연결하였다. 그림 2는 DC 배전용 반도체 차단기의 동작 특성을 단락 전류의 변화로 표현한 것이다.

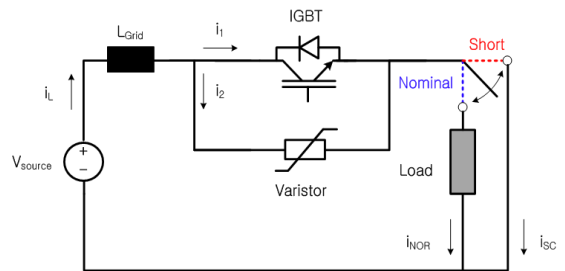


그림 1 DC 반도체 차단기 기본 구조
Fig. 1 Basic structure of semiconductor breaker for DC distribution

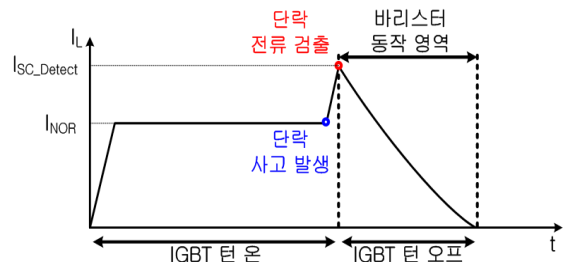


그림 2 DC 차단기 동작 특성
Fig. 2 Operation characteristic of DC circuit breaker

2.2 바리스터 비선형 특성 모델링

DC 배전용 반도체 차단기가 차단 동작을 하게 되면 계통 인덕턴스의 감자(Demagnetize)를 진행하기 위해서 계통 전압 (V_{Grid}) 보다 높은 바리스터 보호 전압이 역극성으로 인가되어야 한다. 그렇기 때문에 차단 동작에서 바리스터 보호 전압과 비선형 저항 특성의 모델링이 중요하다.

그림 3은 로그 스케일에서의 바리스터 전류-전압 곡선이며, 비선형 저항 특성이 넓은 전류 영역에서 표현된다. 바리스터 동작 영역에서 보호 전압은 V_1 부터 V_2 까지이며, V_1 이하에서는 저항이 매우 크고 V_2 이상에서는 저항이 매우 작기 때문에 본 논문에서는 바리스터의 동작 영역에서의 특성을 고려하였다.

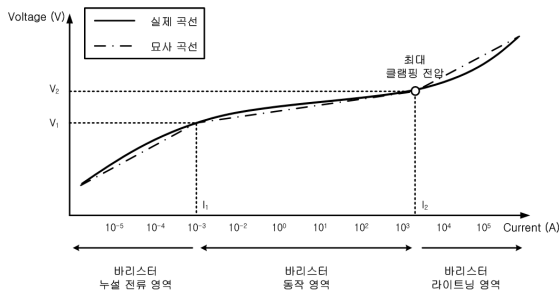


그림 3 로그 스케일에서의 바리스터 전류-전압 곡선
Fig. 3 Varistor I-V curve on log scale

바리스터의 비선형 특성 모델링을 위해선 그림 3의 묘사 곡선처럼 로그 스케일에서 선형적인 해석으로 파라미터를 산출하였다. 표 1은 바리스터의 파라미터 정보이며 식 (1)로부터 식 (2)와 식 (3)의 k_i , α_i 값을 산출해 낼 수 있다.

표 1 바리스터의 파라미터
Table 1 Parameter of varistor

Symbol	Parameter
V	바리스터 전압
V_{ref}	기준 보호 전압
I	바리스터 전류
I_{ref}	기준 전류
k_i	곡선 표현 상수
α_i	로그스케일 기울기 (비선형 파라미터)

$$\frac{V}{V_{ref}} = k_i \left(\frac{I}{I_{ref}} \right)^{\alpha_i} \quad (1)$$

$$k_i = \frac{V}{V_{ref}} \left(\frac{I}{I_{ref}} \right)^{-\frac{1}{\alpha_i}} \quad (2)$$

$$\alpha_i = \frac{\log(I_2/I_{ref}) - \log(I_1/I_{ref})}{\log(V_2/V_{ref}) - \log(V_1/V_{ref})} \quad (3)$$

2.3 MATLAB 시뮬레이션

그림 4는 DC 배전용 반도체 차단기의 동작을 확인하기 위해 설계된 MATLAB 시뮬레이션 회로이다. 바리스터는 약 2kV의 보호 전압을 가지며, 식 (1) ~ 식 (3)으로 산출된 바리스터 파라미터를 MATLAB 모델에 적용하여 회로 차단 시 보호 전압이 역극성으로 인가되도록 설계하였다.

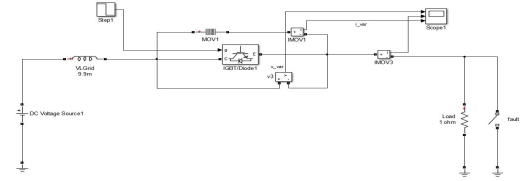


그림 4 MATLAB을 이용한 DC 회로 차단기 시뮬레이션
Fig. 4 Using MATLAB for DC circuit breaker simulation

2.4 시뮬레이션 결과 및 실험 결과 비교

그림 5는 설계된 DC 배전용 차단기가 1kV/1.5kA에서 회로를 차단하는 MATLAB 시뮬레이션 결과이며, 그림 6은 동일한 조건에서 진행된 실험 결과이다. 약 2kV의 바리스터 보호 전압이 시뮬레이션과 실험에서 동일하게 표현된 것을 확인했으며, DC 배전용 반도체 차단기의 모델링을 검증하였다.

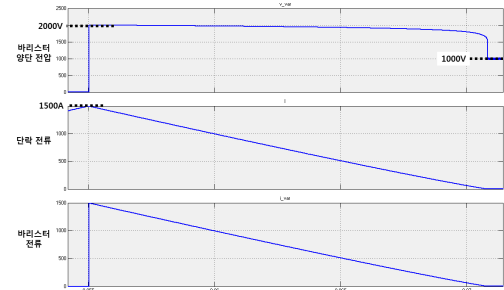


그림 5 1kV/1.5kA 차단 MATLAB 시뮬레이션 결과
Fig. 5 Result of MATLAB simulation at 1kV/1.5kA

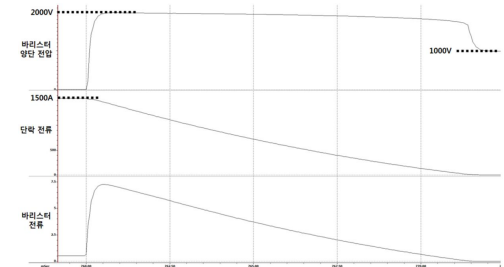


그림 6 1kV/1.5kA 차단 실험 결과
Fig. 6 Result of test waveform at 1kV/1.5kA

3. 결론

본 논문에서는 DC 배전용 반도체 차단기를 모델링하였고, 바리스터 비선형 특성을 모델링하였다. 반도체 차단기는 IGBT를 이용하였고, 계통 인덕턴스에 의해 차단 시 발생하는 과전압으로부터 IGBT를 보호하기 위해 바리스터를 병렬 연결하였다. 바리스터의 비선형 파라미터는 수학적 모델링을 이용해 산출하였고, 1kV/1.5kA 차단 조건에서 MATLAB 시뮬레이션과 실험 결과를 비교하였다. 또한, 동일한 결과를 통해 제안된 DC 배전용 반도체 차단기 모델을 검증하였다.

참고 문헌

- [1] 김효성, “직류(DC)배전과 회로 차단기술”, 전력전자학회 학회지, 제15권, 제5호, pp. 40-46, 2010년
- [2] 박성준, 박성미, “직류 배전과 DC 차단기 기술 동향”, 대한전기학회, 전기의 세계 64, 27-33, 2015년