

노이즈 소스 분리 및 임피던스 분석을 통한 EMI 필터 설계

양태철, 강경수, 공성재, 노정욱
국민대학교 전자공학과

Design of EMI Filter through Analysis of Impedance and Noise Source Separation

Tae Cheol Yang, Kyung Soo Kang, Sung Jae Kong, Chung Wook Roh
Dept. of Electronics Engineering, Kookmin Univ.

ABSTRACT

기존 EMI 필터 설계의 경우, 설계 가이드 없이 반복적인 측정을 통해 규제를 만족하도록 설계하기 때문에 많은 시간을 소모하게 된다. 또한 필터 내의 불필요한 소자 사용으로 인해 회로의 부피 및 가격 상승의 문제점이 있다. 따라서 본 논문은 대상 시스템에 대한 노이즈를 공통모드 노이즈(Common Mode Noise)와 차동모드 노이즈(Differential Mode Noise)로 분리하여 측정하였으며, 등가회로 모델링 및 제안 설계 가이드를 통해 최적 EMI 필터를 설계하였다. 또한 제안 EMI 필터 설계 방법을 통해 설계 시간 단축, EMI 필터 단가 및 부피 저감이 가능하게 된다. 본 논문에서는 제안 방법을 이론으로 분석하고 모의실험을 통해 확인하였으며, 실제 측정을 통해 제안 방식의 우수성을 검증하였다.

1. 서론

전 세계적으로 전기, 전자기기의 사용 급증으로 제품들의 소형화 및 고속화 추세에 따라 기기에서 발생하는 불요 전자파인 EMI(Electro Magnetic Interference)에 의한 통신 장애 및 기기 오작동으로 인한 피해를 줄이기 위해 다양한 연구가 진행되고 있다. 현재 EMI 필터 설계 기술은 특정한 지침서 및 설계 규칙 없이 규제를 만족시키고 있기 때문에 불필요하거나 Over Specification의 소자를 사용하여 시간, 부피 및 단가 상승의 문제점을 가지고 있다. 따라서 본 논문에서는 이를 해결하기 위해 EMI 필터에 들어가는 소자들을 선정하고 검증하는 설계 가이드를 제안하고자 한다. 이는 시행착오를 줄여 효율적인 필터의 설계를 가능하게 하고 부피 및 원가를 저감하는 장점을 갖는다.

2. 제안된 EMI 필터 설계 방식

제안된 EMI 필터 설계는 대상 시료를 공통모드(Common Mode)와 차동모드(Differential Mode)로 분리하여 각각의 노이즈 임피던스를 유추하고, 이를 이용해 CM/DM 노이즈 대책을 설계하는 방식이다.

2.1 Common Mode 필터 설계

CM 필터를 설계하는 과정은 그림 1과 같다. 먼저 필터가

없을 때의 EMI 레벨을 측정하고, 그 결과와 규제 차이를 계산하여 필요한 감쇄 비를 결정한다. UL(Universal Line)규격과 누설 전류를 고려해 Y cap을 선정하고 감쇄 레벨에 맞는 CM choke를 선정한다. CM choke를 삽입 후 저주파수 대역에서 만족 여부를 확인한다. 만족하지 않았다면 해당 주파수 대역에서 CM choke 임피던스가 인덕티브 로드로 보이는지 확인하고 인덕티브 로드로 보일 경우 L값을 키워서 재측정을 한다. 커패시터 로드로 보일 경우 Core의 크기를 키우고 turn수를 줄이고 재측정을 한다.

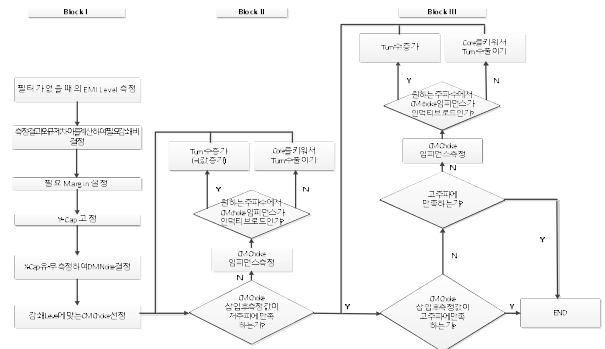
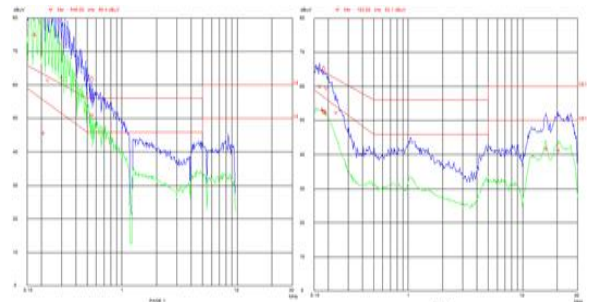


그림 1. Common Mode choke 설계 과정



(a) 필터가 없을 때 (b) CM 필터 설계 완료 후
그림 2. CM noise level

제안 방식으로 해당 시료의 CM 필터를 설계하면, 필터가 없을 때의 EMI level 측정 결과는 그림 2(a)와 같이 첫 peak 성분이 150kHz대역에서 79dB μ V인 것을 확인할 수 있다.

CISPR 규격과 마진(4dB μ V)을 이용하여 16dB μ V의 감쇄비가 필요한 것을 확인할 수 있었다. 테스트용 10mH CM choke를 삽입 후 측정을 하였을 때 같은 주파수대역에서 57dB μ V가 측정되었다.

$$A = 20 \times \log \frac{Z_{CM} + Z_{LISN} + Z_{test}}{Z_{CM} + Z_{LISN}} \quad (1)$$

$$Z_{CM} = \left(\frac{Z_{test}}{\frac{A}{10^{20} - 1}} - Z_{LISN} \right) \quad (2)$$

$$L_{CM} = \left(\frac{Z_{test}}{\frac{A}{10^{20} - 1}} - Z_{LISN} \right) \times 2 \Pi f \quad (3)$$

그림 3의 등가회로를 통해 식 (2)를 구할 수 있고, 식(3)을 통해 CM choke의 L값을 구할 수 있다. CM choke의 L값, 필터가 없을 때의 레벨과 식(1)을 이용해 노이즈소스 임피던스를 계산한다. 식(2)를 통해 CM choke의 인덕턴스는 약 5mH로 설계되었으며, 필터에 삽입 후 재 측정된 결과는 그림 2(b)와 같다. 저주파 대역에서 만족하면 고주파수 대역을 확인한다. 만족하지 않았을 경우 고주파용 CM choke를 삽입하여 규제를 만족시킨다. 또한 사용된 CM choke의 임피던스를 그림 4와 같이 분석을 통해 150kHz대역에서 인덕티브 로드로 보이는 것과 실험 결과 150kHz대역에서 노이즈 레벨은 약 61.5dBμV로 측정되어 이론적 분석의 타당성을 검증하였다.

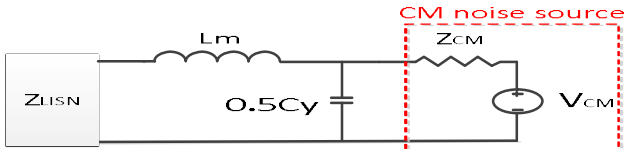


그림3. CM 등가회로

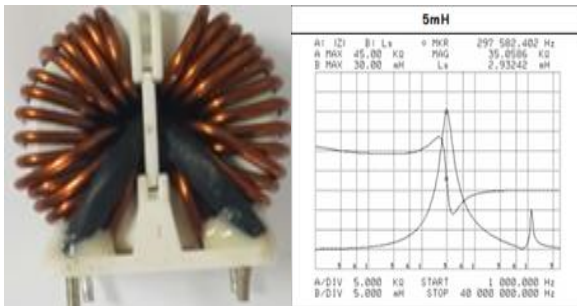


그림4. CM choke와 주파수별 임피던스 값

2.2 Differential Mode 필터 설계

Differential Mode 필터설계도 등가회로를 만들어 X cap이 없을 때(V)와 테스트용 X cap을 삽입했을 때(V')의 level을 각각 측정한다. X cap이 없을 때 그림 6(a)와 같이 170kHz대역에서 약 80dBμV로 측정이 되었고, 테스트용 470nF의 X cap을 사용했을 때는 약 65dBμV가 측정되었다. 감쇄 비를 19dBμV로 설정을 하였을 때 식(3)을 이용하여 필요한 X cap은 약 800nF임을 알 수 있었다. 실험을 통해 800nF의 X cap을 사용해서 그림 6(b)와 같이 19dBμV가 감쇄된 것을 확인하였다.

$$C_X = \frac{C_{test} \times (10^{20} - 1)}{\frac{A}{V - V'} - 1} \quad (3)$$

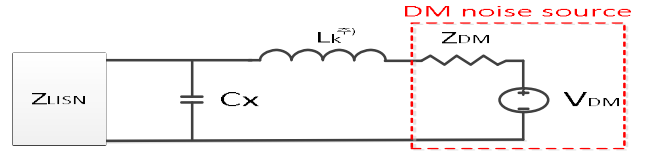
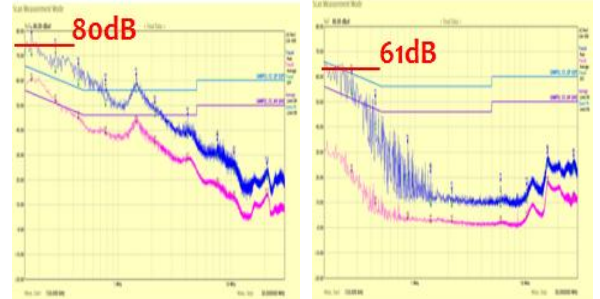


그림5. DM 등가회로



(a) X-cap 없을 때 (b) 800nF X-cap 삽입

그림6. DM noise level

위 방식을 통해 X cap 470nF 1개와 5mH CM choke를 사용하였다. 설계된 필터의 결과는 그림 7과 같다. CM/DM 대책을 설계하고 모든 주파수 대역에서 규제를 만족함을 확인할 수 있었다.

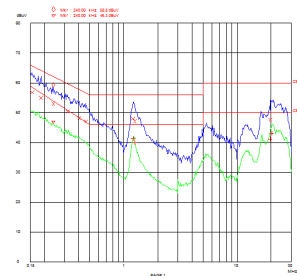


그림7. CM/DM 필터 설계 후 Total noise level

3. 결론

본 논문에서 시료의 소스 임피던스를 추출하고, 이를 이용하여 EMI를 공통모드 노이즈와 차동모드 노이즈를 분리, 분석하였다. 등가회로 모델링을 하고 설계 가이드를 통해 EMI 필터를 설계하는 방법을 제안하였다. 각 소자들은 설계 가이드를 통해 정확하게 설계가 되었고, 실험을 통해 확인하였다. 많은 시행착오를 통해 설계하는 기존 방식에 비해 설계 가이드를 통해 설계시간을 단축시킬 수 있다. 또한, 각 소자들의 최적 설계를 통해 원가와 부피를 절감할 수 있다.

이 논문은 동부문화재단의 연구비 지원에 의하여 연구되었음

참고 문헌

- [1] 정용채, “노이즈 분리 기법을 이용한 전도 EMI 필터의 모델링 및 설계 알고리즘”, 전력전자학회 논문지, 제9권, 제3호, pp.260~266, 2004.
- [2] 원도현, 김희승, 백미란, 한상규, 노정욱, 원재선, 오동성, 홍성수, “노이즈 소스 임피던스 추출 방식을 이용한 EMI 필터 설계”, 전력전자학회 논문지, pp.462~463, 2010.