

동기정류기 제어를 적용한 LLC 공진형 컨버터의 경 부하 레귤레이션 특징 분석

김건우, 문건우
KAIST 전기 및 전자공학부

Analysis for light-load regulation of LLC resonant converter using synchronous rectifier control

Keon-Woo Kim, Gun-Woo Moon
School of Electrical Engineering, KAIST

ABSTRACT

이 논문에서는 경 부하 레귤레이션 역량을 키우기 위한 새로운 동기정류기 제어 방법을 제안한다. 제안하는 방법은 동기정류기의 턴-온 시간을 늘려줌으로써 동기정류기에 음의 방향으로 전류를 흘려주는 방식을 사용한다. 동기정류기의 턴-온 시간에 따른 전압이득의 변화를 확인하여 경 부하 레귤레이션 특징을 분석한다. 이를 통하여 추가적인 소자 없이 경 부하시의 레귤레이션 문제를 해결한다.

1. 서 론

최근 LED 드라이버나 서버 파워 같은 영역에서 높은 전력밀도를 요구하는 추세가 늘어나고 있다^{[1]-[2]}. 높은 스위칭 주파수를 통해 자성체의 크기를 줄이는 방법으로 전력 밀도를 높일 수 있지만, 이 경우 높은 스위칭 손실로 인해 효율이 나빠질 수 있다. 따라서 스위칭 손실을 줄이기 위해 넓은 범위의 영전압 스위칭이 가능한 LLC 공진형 컨버터가 널리 쓰이고 있다^[3]. 또한 전력밀도를 높이기 위해 트랜스포머의 높이를 줄일 수 있는 평면변압기가 적용되고 있다. 평면 변압기를 적용한 LLC 공진형 컨버터는 높은 전력 밀도를 가지지만 큰 기생 커패시턴스를 갖는다는 문제점이 존재한다^[4]. 이는 평면변압기를 적용할 때 사용되는 PCB 권선 때문에 발생하게 된다. PCB 권선의 각 층과 층 사이에서 기생 커패시턴스가 발생되고 이는 그림 1의 트랜스포머 기생 커패시터 (C_{trans})의 형태로 나타나게 된다. 큰 C_{trans} 의 영향으로 경 부하에서 원하는 전압이득보다 높은 전압이득을 갖게 되어 출력전압이 레귤레이션 되지 않는 현상이 나타난다. 더욱이 동기정류기의 output capacitor ($C_{oss,SR}$)도 C_{trans} 와 비슷하게 경 부하시 레귤레이션 특성을 안 좋게 만들며 서버 파워 같이 출력전류가 높은 어플리케이션에서는 동기정류기를 병렬로 사용하기 때문에 $C_{oss,SR}$ 이 커져 출력전압 레귤레이션이 더 어려워진다.

이 논문에서는 앞서 설명한 경 부하시의 레귤레이션 문제를 해결하기 위해 추가소자를 필요로 하지 않는 새로운 SR 제어 기법을 제안한다. 수학적 분석을 바탕으로 LLC 공진형 컨버터의 SR 턴-온 시간 (t_{SR}) 가이드라인을 제시하고, 이를 통해 경 부하, 무 부하에서도 출력전압을 제어할 수 있게 만들었다. 제안하는 제어 방법을 확인하기 위해 입력 전압 범위가 330-380 VDC인 750W(12V/62.5A) LLC 공진형 컨버터를 사용해 실험을 진행하였다.

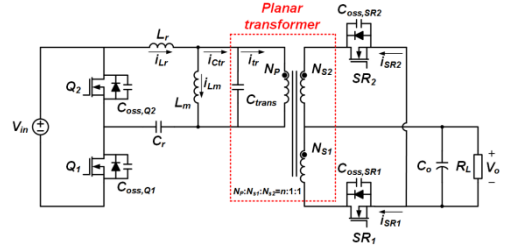


그림 1. LLC 공진형 컨버터의 회로

2. 기생 성분을 고려한 LLC 공진형 컨버터 분석

2.1 등가 회로 모델링

기생 커패시터를 고려한 LLC 공진형 컨버터의 등가회로는 rectifier compensated first harmonic approximation (RCFHA) 방식을 사용하여 구해진다^[5]. RCFHA 방식과 SR에 음의 방향으로 전류를 흘리는 것을 고려하여 등가 회로를 구할 수 있다. 먼저 기생 커패시턴스인 C_{trans} 와 $C_{oss,SR}$ 은 통합 기생 커패시턴스 (C_{pa})로 합쳐질 수 있으며 이는

$$C_{pa} = C_{trans} + \frac{2n_{SR}C_{oss,SR}}{n^2} \quad (1)$$

와 같이 구할 수 있으며, 이 때 n_{SR} 은 SR이 병렬로 연결된 개수이며, n 은 트랜스포머의 턴 비이다. 제안한 방식이 적용된 LLC 공진형 컨버터의 등가회로는 그림 2에 나타나고, 등가 저항(R_{eq})과 등가 커패시터(C_{eq})는

$$R_{eq} = \frac{\sin^2 \phi_{np} + \sin^2 \phi_{neg} + 2 \cos \phi_{neg} - 2}{2\pi^2 f_s C_{pa}} \quad (2)$$

$$C_{eq} = \frac{\pi C_{pa}}{(\phi_{np} - \phi_{neg}) - \sin \phi_{np} \cos \phi_{np} - \sin \phi_{neg} \cos \phi_{neg} + 2 \sin \phi_{neg}} \quad (3)$$

와 같이 구할 수 있으며, 이 때 ϕ_{np} 는 non-positive conduction angle, ϕ_{neg} 는 negative conduction angle, f_s 는 스위칭 주파수 이다.

2.2 전압 이득

제안하는 제어 방식을 적용한 LLC 공진형 컨버터의 전압 이득은 그림 2에 표현되어 있는 등가회로를 바탕으로 구할 수 있다. 먼저 입력 임피던스 성분 (Z_{in})과 자화 인덕터와 C_{trans} 사이에 흐르는 전류의 피크 ($I_{ctr,p}$)는

$$Z_{in} = j\omega_s L_r + \frac{1}{j\omega_s C_r} + \frac{j\omega_s L_m (R_{eq} + \frac{1}{j\omega_s C_{eq}})}{R_{eq} + j\omega_s L_m + \frac{1}{j\omega_s C_{eq}}} \quad (2)$$

$$I_{ctr,p} = \left| \frac{j\omega_s L_m}{R_{eq} + \frac{1}{j\omega_s C_{eq}} + j\omega_s L_m} \right| \cdot \frac{2V_{in}}{\pi |Z_{in}|} \quad (3)$$

와 같이 구할 수 있으며, V_{in} 은 입력전압, C_r 은 공진 커패시턴스, L_r 은 공진 인덕턴스, L_m 은 자화 인덕턴스, 그리고 ω_s 는 각주파수이다.

그림 2의 빗금친 부분은 평균 출력 전류 (I_o)에 대한 식으로 표현되어지고 이를 통해 I_o 은

$$I_o = \frac{1}{\pi} \int_{\phi_{np}}^{\pi+\phi_{neg}} n I_{ctr,p} \sin\theta d\theta = \frac{n I_{ctr,p} (\cos\phi_{neg} + \cos\phi_{np})}{\pi} \quad (4)$$

와 같이 구할 수 있다. 식 (2)-(4)를 바탕으로 LLC 공진형 컨버터의 전압 이득 (M_{LLC})는

$$M_{LLC} = \frac{2nR_L I_o}{V_{in}} = \frac{4n^2 R_L (\cos\phi_{neg} + \cos\phi_{np})}{\pi^2 |Z_{in}|} \left| \frac{j\omega_s L_m}{R_{eq} + \frac{1}{j\omega_s C_{eq}} + j\omega_s L_m} \right| \quad (5)$$

와 같이 구할 수 있다.

그림 3은 구해진 (5)를 바탕으로 그린 1% 부하에서의 전압 이득 그래프이다. 음의 방향으로 흐르는 전류가 늘어날수록 전압 이득이 떨어지는 것을 확인할 수 있고, 이에 따라 경 부하시의 레귤레이션이 가능해짐을 알 수 있다. 여기서 t_{SR} 은 1차측 스위치의 duty보다 커질 수 없으며, 같아질 때 최대의 음전류를 가진다. f_s 를 높이면 1차측 스위치의 duty가 줄어들게 되므로, 1차측 스위치의 duty와 t_{SR} 이 같을 때, 음전류의 양을 유지하면서 f_s 를 높일 수 없다. 따라서 그림 3에 나와있는 것처럼 주파수 제한이 걸리게 된다.

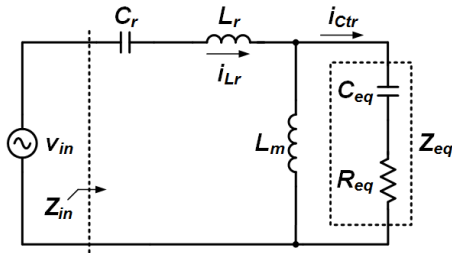


그림 2. LLC 공진형 컨버터의 등가회로.

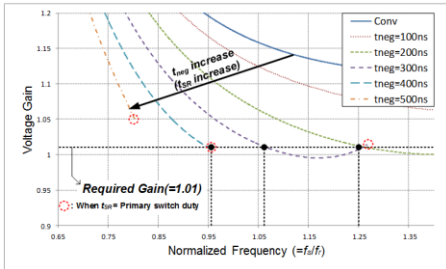


그림 3. 1% 부하에서의 전압 이득 그래프.

2.3 음전류의 양에 따른 전압 이득 분석

전압 이득 그래프에서의 최소값이 요구하는 전압 이득보다 낮으면 출력 전압을 안정적으로 제어할 수 있다. 따라서 그림 4(a)에서 최소 전압 이득이 요구하는 전압 이득보다 낮은 영역이 제어 가능한 영역이 된다. 음전류의 양이 너무 작은 경우, 음전류를 통해 전압 이득을 충분히 줄여주지 못하므로 제어가 불가능하다. 음전류의 양이 너무 클 경우, 주파수의 제한이 너무 낮은 주파수에서 걸리게 되고 낮은 주파수에서 동작할 경우 높은 전압이득을 갖게 되어 제어가 불가능하다.

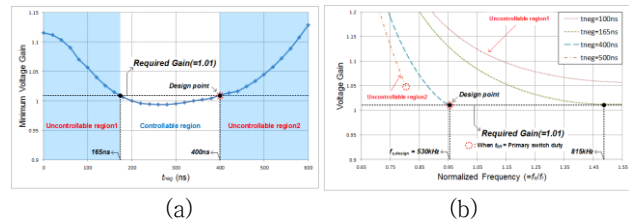


그림 4. (a) 음전류의 양에 따른 최소 전압 이득 그래프. (b) 1% 부하에서의 전압 이득 그래프.

3. 실험 결과

제안하는 방식을 검증하기 위한 실험은 공진 주파수 550kHz, 출력 전력 750W(12V-62.5A)의 LLC 공진형 컨버터를 사용하였다. 높은 부하에서는 기존의 LLC 공진형 컨버터와 마찬가지로 주파수 가변을 통해 출력전압을 제어하였고, f_s 가 530kHz에 도달하였을 때부터 f_s 를 일정하게 유지시키고 동기정류기에 음전류를 흘리는 방식을 사용하여 출력전압을 제어하였다. 그림 5는 제안하는 방식을 적용한 LLC 공진형 컨버터의 실험 파형을 나타내고 있다. 5%와 1% 부하에서 f_s 를 530kHz로 일정하게 유지하면서 출력전압을 정상적으로 제어하고 있음을 알 수 있다. 부하가 낮아질수록 전압 이득이 커지기 때문에 음의 방향으로 흐르는 전류의 양은 부하가 낮아질수록 커지는 것을 확인할 수 있다.

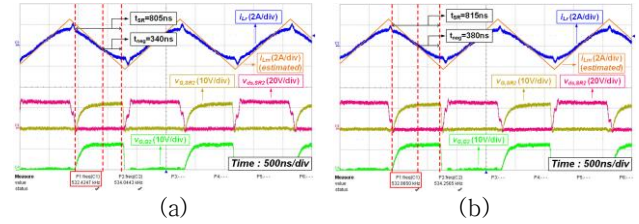


그림 5. (a) 5% 부하 실험파형. (b) 무 부하 실험파형.

3. 결론

본 논문에서는 경 부하시의 레귤레이션 문제를 해결하기 위해 새로운 동기정류기 제어 방법을 제안한다. 기생 커패시터 성분을 고려한 등가회로를 만들고 전압이득을 구하였고, 이를 바탕으로 t_{SR} 을 얼마만큼 늘려서 커줄지 정하여 SR에 음의 방향으로 전류를 흘려주었다. 제안하는 제어 방식을 통해 추가적인 소자 없이 경 부하시 출력전압을 잘 제어할 수 있었다.

이 논문은 2017년도 정부(미래창조과학부)의 재원으로 한국 연구재단의 지원을 받아 수행된 연구임(NRF-2016R1A2B2010328)

참고 문헌

- [1] Q. Luo, S. Zhi, C. Zou, W. Lu, and L. Zhou, "An LED driver with dynamic high-frequency sinusoidal bus voltage regulation for multistring applications," IEEE Trans. Power Electron., vol. 29, no. 1, pp. 491-500, Jan. 2014.
- [2] D. Huang, S. Ji, and F. C. Lee, "LLC resonant converter with matrix transformer," IEEE Trans. Power Electron., vol. 29, no. 8, pp. 4339-4347, Aug. 2014.
- [3] B. Yang, F. C. Lee, A. J. Zhang, and G. Huang "LLC resonant converter for front end DC/DC conversion," in Proc. Appl. Power Electron. Conf. Expo, 2002, pp. 1108-1112.
- [4] H. Y. Lu, J. G. Zhu, and S. Y. R. Hui, "Experimental determination of stray capacitances in high frequency transformers," IEEE Trans. Power Electron, vol. 18, no. 5, pp. 1105-1112, Sep. 2003.
- [5] Y. A. Ang, C. M. Bingham, M. P. Foster, D. A. Stone, and D. Howe, "Design oriented analysis of fourth-order LCLC converters with capacitive output filter," IEE Proc. Electron. Power Appl., vol. 152, no. 2, pp. 310-322, Mar. 2005.