

두 개의 부궤환 루프로 지터 특성을 개선한 위상고정루프

고기영* · 최혁환 · 최영식

*부경대학교

A jitter characteristic improved two negative feedback loop PLL

Gi-Yeong Ko* · Hyuk-Hwan Choi · Young-Shig Choi

*Pukyong National University

E-mail : qw8956@daum.net

요 약

본 논문은 RC 시정수 회로를 이용하여 지터 특성을 개선한 위상고정루프의 구조를 제안하였다. RC 시정수 회로에서는 루프 필터 전압이 작은 시정수와 큰 시정수 값을 가지는 회로를 통과하여 비교기로 전달된다. 이런 부궤환 루프는 필터 출력 전압 변동 폭을 줄여서 지터 크기를 감소시켜준다.

ABSTRACT

This paper presents a jitter characteristic improved phase locked loop (PLL) with an RC time constant circuit. In the RC time constant circuit, LPF's voltage is inputted to a comparator through small and large RC time constant circuits. The negative feedback loop reduces the variation of loop filter output voltage resulting in jitter characteristic improvement.

키워드

Jitter, PLL, time constant comparator, negative feedback

1. 서 론

클럭 신호 생성기와 주파수 합성기 등으로 다양한 전자 시스템에서 위상고정루프(PLL)회로는 보편적으로 사용되고 있다. 최근 들어 데이터 전송률이 증가함에 따라 위상고정루프를 설계하는 데 있어 위상 잡음과 지터는 필수적인 고려사항이 되었다^[1]. 위상고정루프에서 위상 잡음과 지터가 발생하는 주요 원인은 전압제어발진기(VCO)의 불안정성 때문이다. 전압제어발진기는 입력 전압, 외부 온도, 공급 전원, 공정 변화 등의 외부적인 변수에 가장 영향을 많이 받는 회로 중 하나이다. 전압제어발진기는 루프 필터 출력 전압에 따라 일정한 주파수를 출력하기 때문에 루프 필터의 불안정

한 전압 변동은 전압제어발진기가 불규칙적인 주파수를 출력하게 한다. 따라서 위상이 고정된 상태에서의 루프 필터의 전압 변동은 끊임없는 위상 잡음과 지터를 발생시킨다^[2].

본 논문에서는 RC 시정수회로와 보조 전하펌프를 이용해 루프 필터의 전압 변동을 최소화하였다. 안정화된 전압제어발진기의 입력 전압은 안정한 출력 주파수로 이어진다. 결과적으로 전체 위상고정루프 회로의 위상 잡음과 지터의 크기를 개선할 수 있다.

II. 제안된 위상고정루프 회로

그림 1은 제안된 위상고정루프의 회로이다. 루프필터의 전압 변동 폭을 줄이기 위한 RC 시정수 비교 회로와 보조 전하 펌프와 같은 추가적인 회로가 추가되어 있다. RC 시정수 비교 회로는 전압 플로어, RC 시정수 회로와 래치 버퍼로 구성되어 있다. RC 시정수 비교 회로는 루프필터의 출력 전압을 전달받아 보조 전하 펌프를 제어한다. 보조 전하 펌프는 루프필터로 연결되어 추가적인 충·방전을 도와주는 역할을 한다.

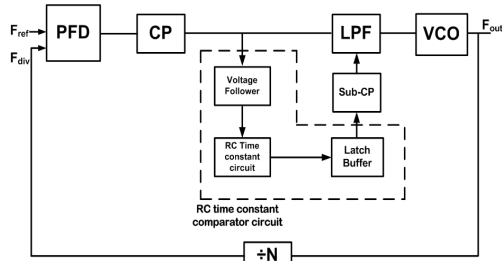


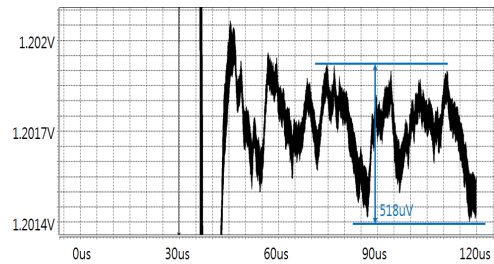
Fig. 1. Proposed phase locked loop.

RC 시정수를 이용해서 두 입력 신호 간 차이를 만들어, 어떤 값을 가지는 출력신호를 출력한다. 작은 시정수를 통해 전달되는 신호는 루프 필터 출력 전압과 거의 같은 동적 변화를 보여준다. 큰 시정수를 통해 전달되는 신호는 루프 필터 출력 전압의 평균값을 가지는 일정한 신호처럼 동작한다. 이러한 신호의 전달 능력 차이로 전하펌프를 조절하여 루프필터 출력 신호의 변동 폭을 줄여준다.

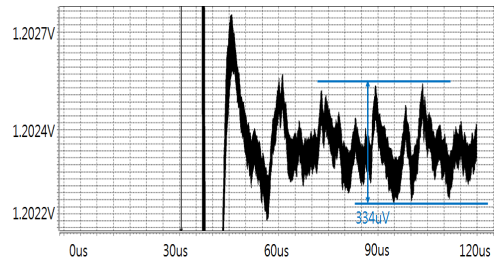
III. Simulation 결과

제안된 위상고정 루프는 0.18 μm CMOS공정으로 시뮬레이션 하였다. 15.625MHz의 입력 주파수를 가지고 1GHz의 주파수를 출력한다. 그림 2 (a)는 기존의 위상고정루프의 시뮬레이션 측정 결

과이다. 기존의 위상고정루프는 루프 필터 전압 변동 폭이 518 μV 이다. 그림 2 (b)는 제안된 위상고정루프의 성능 시뮬레이션 측정 결과이다. 제안된 위상고정루프는 루프 필터 전압 변동 폭이 334 μV 이다. 측정 결과를 보면 제안된 위상고정루프는 기존의 것보다 작은 루프필터의 출력 전압 변동 폭을 가지며, 이에 따라 지터의 성능이 개선될 수 있다는 것을 알 수 있다.



(a)



(b)

Fig. 2. (a)기존 위상고정루프의 시뮬레이션 결과 (b)제안한 위상고정루프의 시뮬레이션 결과

IV. 결론

부레환 루프가 추가된 위상고정루프를 제안하였다. RC 시정수 비교기 회로로 구성된 부레환 루프는 루프필터의 출력 전압 변동을 줄여 지터 특성을 개선하였다.

REFERENCES

- [1] A. Arakali, N. Talebbeydokhti, S. Gondi and P. K. Hanumolu, "Supply-noise mitigation techniques in phase-locked loops," *Solid-State Circuits Conference*, pp. 374-377, 2008.
- [2] H. Arora, N. Klemmer, J. C. Morizio and P. D. Wolf, "Enhanced phase noise modeling of fractional-N frequency synthesizers," in *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 52, no. 2, pp. 379-395, Feb. 2005.