

# SOGI 기반 계통연계형 단상 인버터의 데드타임 보상

성의석, 정병국, 이재석, 황선환  
경남대학교

## Dead-time Compensation of Grid-connected Single-phase Inverter Based on SOGI

Ui-Seok Seong, Byeong-Guk Jeong, Jae-Suk Lee, Seon-Hwan Hwang  
Kyungnam University

### ABSTRACT

본 논문에서는 계통연계형 단상 인버터의 데드타임 영향을 보상하는 새로운 알고리즘을 제시한다. 데드타임은 전력용 반도체 스위치를 제어하기 위한 PWM 신호 출력시 인버터의 동일 레그에서 두 스위칭 소자가 동시에 턴-온 되는 경우 발생하는 단락을 방지하기 위해 삽입된다. 이러한 데드타임은 인버터 출력전압에 전원주파수의 기본파 및 홀수차 고조파를 야기하며 그로 인해 상전류 역시 왜곡이 발생된다. 본 논문에서는 H-bridge 인버터의 구조를 가지는 계통연계형 단상 인버터에서 데드타임에 의한 인버터 출력전압 및 상전류의 영향을 분석하고 계통측 상전류에 포함된 고조파 성분을 제거하기 위하여 SOGI(Second-order Generalized Integrator)를 활용한 새로운 보상 알고리즘을 제안한다. 시뮬레이션과 실험을 통해 제안하는 알고리즘의 효용성을 검증한다.

### 1. 서론

계통연계형 단상 인버터에서 높은 품질의 전력을 계통측에 공급하기 위해 정확한 전류정보는 필수적인 요소이다. 하지만 일반적으로 데드타임, 턴-온과 턴-오프 시간, 기생 커패시터의 충방전 및 영전류 클램핑과 같은 스위칭 소자의 비선형적인 특성으로 인하여 계통전압에 왜곡이 발생된다. 특히 데드타임은 인버터의 한 레그에서 발생할 수 있는 단락을 방지하기 위해 삽입되며, 이로 인하여 계통측 전압에 전원 주파수의 홀수차 고조파를 야기하게 된다. 그 결과 계통측 상전류도 마찬가지로 데드타임에 의한 홀수차 고조파를 포함하게 되어 시스템의 성능이 저하된다.<sup>[1]</sup>

따라서 본 논문에서는 특정 주파수 검출이 가능한 SOGI를 이용하여 새로운 데드타임 보상 알고리즘이 제안되었다.<sup>[2]</sup> 제안된 알고리즘은 비례공진 전류 제어를 기반으로 한 시스템에서 적용되었으며, 직류단 전압 및 데드타임 시간을 변화하여 동특성을 확인하였다. 제안된 알고리즘의 성능을 시뮬레이션과 실험을 통해 검증하였다.

### 2. 데드타임의 영향분석

그림 1은 비례공진 전류 제어를 적용한 일반적인 계통연계형 단상 인버터 시스템을 나타내며, 비례공진 전류제어기로

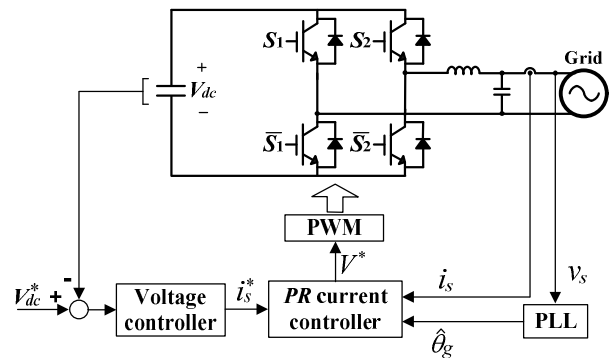


그림 1 일반적인 계통연계형 단상 인버터의 블록도

부터 생성된 정현파의 기준전압을 통해 PWM 신호가 출력된다. 하지만 H-bridge 인버터의 동일 레그에 존재하는 두 스위치가 동시에 턴-온 되면 단락이 발생하기 때문에 이를 방지하기 위해 데드타임이 삽입되며, 그 결과 PWM신호가 왜곡되어 출력전압에 전원 주파수의 홀수차 고조파를 야기한다. 한 스위칭 주기동안 전류방향에 따른 데드타임의 영향은 다음과 같다.

$$\Delta V = \frac{-T_d - t_{on} + t_{off}}{T_s} V_{dc}, \quad i_a > 0 \quad (1)$$

$$\Delta V = \frac{T_d + t_{on} - t_{off}}{T_s} V_{dc}, \quad i_a < 0$$

식 (1)에서 평균적인 왜곡 전압  $\Delta V$ 의 크기는 데드타임, 턴-온, 턴-오프시간, 샘플링 주기 및 직류단 전압에 의해 변동되는 것을 확인 할 수 있다. 특히, 직류단 전압은 태양광, 풍력, 연료 전지 등과 같은 신재생 에너지의 발전량 변화에 따라 가변적으로 사용되며 타 요소들에 비해 큰 값을 가진다. 평균적인 왜곡 전압을 푸리에 변환을 이용해 다시 나타내면 아래와 같다.

$$\Delta V_s = \frac{4\Delta V}{\pi} \sum_{n=1,3,5,7,\dots} \frac{1}{n} \sin(n\omega_0 t) \quad (2)$$

$$= \frac{4\Delta V}{\pi} \left[ \sin(\omega_0 t) + \frac{1}{3} \sin(3\omega_0 t) + \dots \right]$$

식 (2)는 데드타임으로 인해 왜곡된 전압  $\Delta V_s$  을 나타내며 전원 주파수의 홀수차 고조파로 나타나는 것을 알 수 있다. 필터 및 부하 임피던스를 고려한 상전류는 식(3)과 같다.

$$\Delta i_s = \frac{4\Delta V}{\pi} \sum_{n=1,3,5,7,\dots} \frac{1}{nZ_{Ln}} \sin(n\omega_0 t - \delta_n) \quad (3)$$

$$= \frac{4\Delta V}{\pi} \left[ \frac{\sin(\omega_0 t - \delta_1)}{Z_{L1}} + \frac{\sin(3\omega_0 t - \delta_3)}{3Z_{L3}} + \dots \right]$$

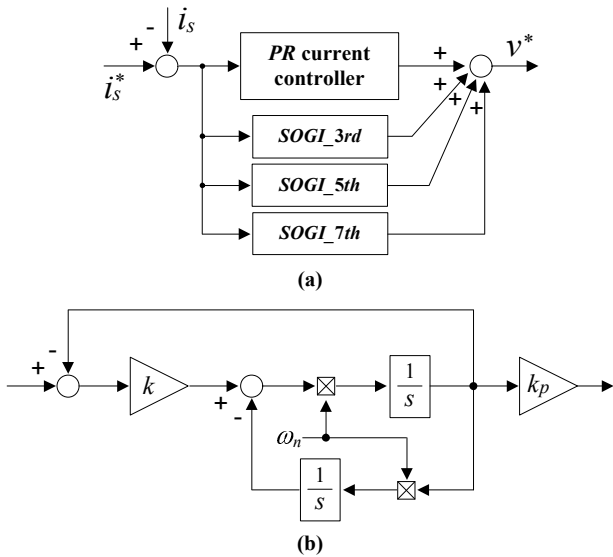


그림 2 제안된 SOGI 기반 데드타임 보상 알고리즘. (a) 보상 알고리즘의 전체 블록도. (b) SOGI의 내부 블록도.

식 (3)으로부터 데드타임에 의해 계통측 출력전압이 왜곡되며, 그 결과 상전류에 또한 전원 주파수의 홀수차 고조파가 야기됨을 확인할 수 있다.

### 3. SOGI 기반의 데드타임 보상 알고리즘

그림 2는 제안된 SOGI를 적용한 데드타임 전향보상 알고리즘의 블록도를 나타낸다. SOGI는 비례공진 제어기와 마찬가지로 특정 주파수의 신호에 대한 검출이 가능하며, 빠르고 안정적인 응답특성을 가진다. 데드타임 보상 알고리즘의 기준신호로는 그림 2(a)에서와 같이 비례공진 전류제어기의 입력신호를 선정하였으며, 이를 통해 상전류에 포함된 고조파 성분을 검출할 수 있다. 입력받은 전원 주파수의 3차, 5차 및 7차 고조파는 각 주파수에 해당하는 SOGI 알고리즘을 각각 적용하여 기준전압에 전향보상 하였다. 그림 2(b)는 제안된 SOGI 알고리즘의 내부 블록도를 나타낸다. 일반적으로 사용되는 SOGI모델에 비례이득  $k_p$ 을 추가하여 이득값을 조절할 수 있도록 설계되었으며, 이에 대한 전달함수는 식 (4)와 같다.

$$G_n(s) = \sum_n \frac{k_p k \omega_n s}{s^2 + k \omega_n s + \omega_n^2} \quad (4)$$

### 4. 시뮬레이션

그림 3은 제안된 SOGI 기반의 데드타임 보상 알고리즘의 적용 전과 후에 대한 시뮬레이션 결과를 보여주며 데드타임 2[us], 직류단 전압이 450[V], 350[V]인 경우에 대해 상전류 및 FFT결과를 각각 나타내었다. 그림 3(a)에서 데드타임에 의해 상전류의 THD가 7.95%, 6.35%로 나타나며, 100[V]의 직류단 전압을 증가시키기에 따라 상전류 THD가 1.6%로 상승하는 것을 알 수 있다. 그림 3(b)는 제안된 알고리즘을 사용하여 데드타임 영향을 보정한 결과를 나타내며, 상전류의 THD가 각각 0.86%, 0.68%로 직류단 전압크기의 변화에도 데드타임 영향이 크게 감소함을 확인할 수 있다.

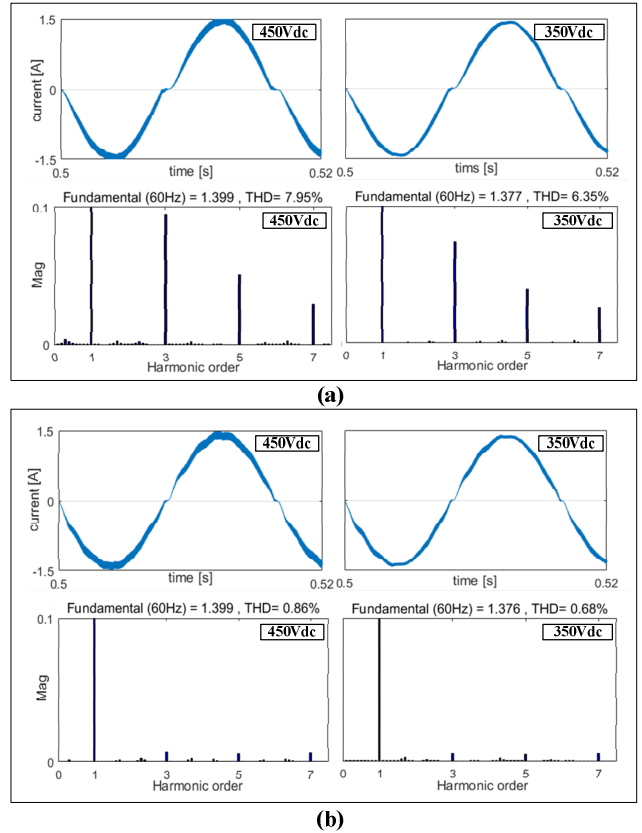


그림 3 직류단 전압 변동에 따른 상전류 및 FFT 결과. (a) 보상전. (b) 보상후.

### 5. 결론

본 논문에서는 계통연계형 단상 인버터에서 데드타임의 영향을 상세히 분석하고 이를 보상하기 위해 SOGI를 적용한 새로운 알고리즘이 제안되었다. 비례공진 전류 제어기가 적용된 시스템에서 제안된 알고리즘을 이용해 데드타임 영향을 보정한 결과, 계통측 상전류에 포함된 전원 주파수의 3차, 5차 및 7차 고조파가 크게 저감됨을 보였다. 특히, 직류단 전압의 변동시에도 제안된 알고리즘을 적용 후 상전류의 THD가 1% 이내로 나타나는 결과를 보였다. 실험 및 시뮬레이션을 통하여 제안된 알고리즘의 유용성을 검증하였다.

본 연구는 산업통상자원부와 한국산업기술진흥원의 지역 특화산업육성사업으로 수행된 결과입니다(R0005067-1).

### 참고 문헌

- [1] S.H. Hwang and J.M. Kim, "Dead time compensation method for voltage-fed PWM inverter," IEEE Trans. on Energy Conversion, Vol. 25, No. 1, pp. 1-10, 2009, Nov.
- [2] M. Ciobotaru, R. Teodorescu and F. Blaabjerg, "A new single-phase PLL structure based on second order generalized integrator," Power Electronics Specialists Conference (PESC), 2006, pp. 1-6, June.