

모듈형 3상 무정전 전원장치의 병렬 운전을 위한 주종 제어 알고리즘

이태영, 조영훈, 임승범*, 안창현*
 건국대학교 전력전자연구실, (주) 이온*

A Master and Slave Control Algorithm for Parallel Operation of Modular 3-Phase UPS System

Taeyeong Lee, Younghoon Cho, Seung Beom Lim*, Chang Heon Ahn*
 Power Electronics Lab., Konkuk Univ., EON*

ABSTRACT

This paper introduces a master and slave control algorithm for parallel operation of UPS system. If each module of UPS system control the output voltage and filter inductor current in parallel operation, it occur unbalanced output power each module. To operate UPS system parallel, it need a algorithm that control output power of modules. A master and slave control algorithm is helpful to balance output power of modules by controlling output current. The effect of a master and slave control algorithm is proved by simulations.

1. 서론

최근 정전에 대한 대비로 무정전 전원 장치(UPS)에 대한 관심이 점점 증가하게 되었다. 정전이 일어났을 때도 안정적인 전원 공급이 필요한 병원, 데이터 센터, 공장 등에 UPS가 사용된다. 점점 UPS의 부하가 늘어남에 따라 용량이 아주 큰 시스템을 설계하면 되겠지만, 소자의 정격 및 자성소자 등의 여건을 고려한다면, UPS이 병렬운전에 대한 연구는 불가피했다.

2. UPS의 병렬 운전

UPS 모듈의 병렬운전에서 가장 중요하게 다뤄야 할 점은 UPS 모듈간의 순환 전류와 전력 불평형 문제이다. 이러한 문제를 해결하기 위해 많은 연구들이 나왔으며, 크게는 통신선의 유무로 나눌 수 있다. 통신선이 필요하지 않은 수하 제어(droop제어)는 통신에 의한 노이즈, 상호 간섭 문제가 없어 높은 신뢰성과 확장성을 가지지만, 느린 과도응답성 및 전력 분담 성능이 떨어지는 단점이 있다. 통신선이 필요하여 확장성은 다소 떨어지지만, 전력 분담 성능과 빠른 과도 응답성의 장점을 가지는 주종 제어 알고리즘을 선정하였다.

2.1 주종 제어 알고리즘

2.1.1 동작 원리

주종 제어 알고리즘은 마스터 모듈과 그 외의 슬레이브 모듈로 구성된다. 마스터 모듈은 UPS 출력 전압과 출력 전류를

제어하고, 그 외의 슬레이브 모듈은 마스터 모듈의 출력 전류의 측정값을 지령으로 전류 제어를 수행하게 된다. 따라서 마스터 모듈은 전압원으로 동작할 수 있고, 슬레이브 모듈은 전류원으로 동작 가능하다.

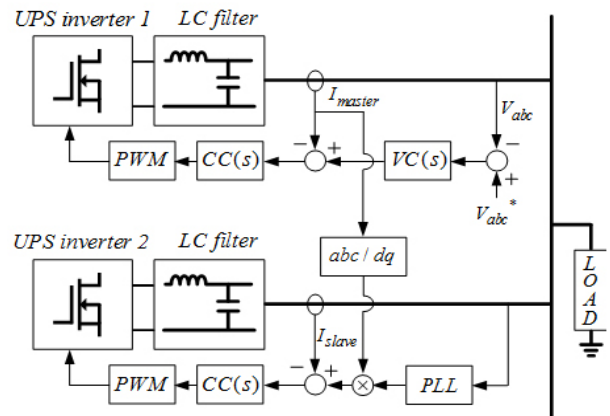


그림 1 주종 제어 알고리즘 블록도
 Fig. 1 A block diagram of a master and slave control algorithm

그림 1에서 보면 마스터 모듈은 출력 전압과 출력 전류를 제어하고, 슬레이브 모듈은 마스터 모듈의 3상 출력 전류의 측정값을 dq변환을 하여 직류형태의 지령값으로 전송하게 된다. 이는 느린 통신 속도에서는 3상 출력 전류의 정현파 형태의 지령값을 전송하기가 어렵기 때문이다. 그리고 각 모듈들은 출력 전압을 측정하며 마스터 모듈은 전압제어기에 사용을 하고, 슬레이브 모듈은 출력 전압의 위상을 동기화 하기 위하여 PLL 제어에 사용을 한다. 슬레이브 모듈은 전송 받은 직류형태의 지령값을 다시 abc상으로 변환한 값과 PLL 제어로 추출한 위상 성분을 이용하여 출력 전류를 제어하게 된다.

2.1.2 3상 abc/dq 변환

2.1.1의 주종 제어 알고리즘 동작 원리에서 마스터 모듈의 출력 전류의 측정값을 직류 형태의 지령값으로 변환하는 것과 출력 전압의 위상을 추출하여 동기화 하는 PLL 제어에도 사용된다. 3상 abc/dq 변환은 3상 출력 전압의 측정값 V_a , V_b , V_c 를 정지된 d-q축의 공간좌표에 벡터로 나타낸 뒤 이 벡터들을 임의의 각속도 ω 로 회전하는 동기 좌표계로 변환한다. 정지

좌표계로의 변환은 다음 (1), (2)에 나타내었다.

$$a = e^{j\frac{2}{3}\pi} = -\frac{1}{2} + j\frac{\sqrt{3}}{2} \quad (1)$$

$$\vec{v}_{dqs}^s = \vec{v}_{abc} = \frac{2}{3}(v_a + av_b + a^2v_c) \quad (2)$$

정지 좌표계를 동기 좌표계로의 변환은 (3), (4)으로 구할 수 있다.

$$\vec{v}_{dq}^w = \vec{v}_{dq}^s e^{-j\theta} \quad (3)$$

$$\begin{bmatrix} v_d^w \\ v_q^w \end{bmatrix} = \begin{bmatrix} v_d^s \cos\theta + v_q^s \sin\theta \\ -v_d^s \sin\theta + v_q^s \cos\theta \end{bmatrix} \quad (4)$$

2.1.3 Phase Locked Loop(PLL)

각 모듈들은 출력 전압을 측정하게 되는데 마스터 모듈은 출력 전압 제어기에 사용하고, 슬레이브 모듈은 출력 전압의 위상을 추출하는데 사용된다. 3상 출력 전압의 측정값을 이용하여 위상을 추출하는 PLL 제어의 블록도는 그림 2에 나타내었다.

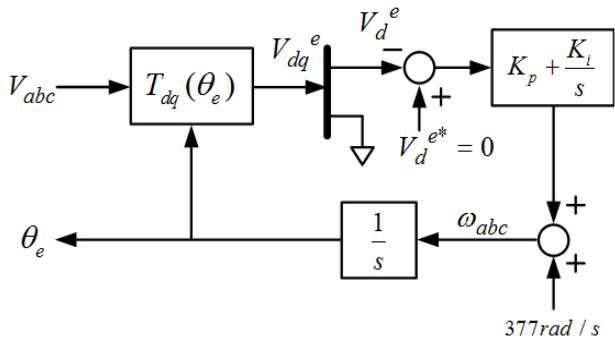


그림 2 PLL 제어 블록도
Fig. 2 A block diagram of Phase Locked Loop control

그림 2에서 전압 센서로 측정된 출력 전압 V_{abc} 를 동기 좌표계 d-q변환을 수행하여 출력된 V_d^e 의 값이 0이란 의미는 각 속도 w 로 회전하는 축과 동기화 되어 V_{abc} 가 같이 회전한다는 것이다. 따라서 V_d^e 의 값을 0으로 제어하기 위해 PI제어기를 구성하였고, 이미 출력전압 V_{abc} 는 60Hz의 주파수로 출력되는 것을 알고 있기 때문에 전향 보상 성분으로 $377rad/s$ 를 더해주었다. 전향 보상 성분을 더해준 값은 동기화된 각속도 w 이므로 이를 적분한 위상 θ_e 를 위의 PLL 제어를 이용하여 추출한다.

2.2 시뮬레이션

표 1 3상 3레벨 T-형 인버터 사양
Table 1 The specification of 3-phase 3-level T-type inverter

3상 부하 전력	30kVA	모듈 수	2
출력 전압	220V	모듈 출력 전류	45.4A
직류링크 전압	760V	통신 주파수	120Hz
스위칭 주파수	24kHz		

2.1절에서 설명한 주종 제어 알고리즘의 성능을 확인하기 위하여 다음 표 1에 정리된 사양을 가지는 3상 인버터의 2 모듈을 PSIM을 이용하여 구현 및 시뮬레이션을 진행하였다. 3상 인버터는 3레벨 T-형 인버터로 구성하였고, 마스터 모듈의 전압 제어기는 PR(비례공진) 제어기, 전류 제어기는 PI(비례적분) 제어기로 구현하였다.

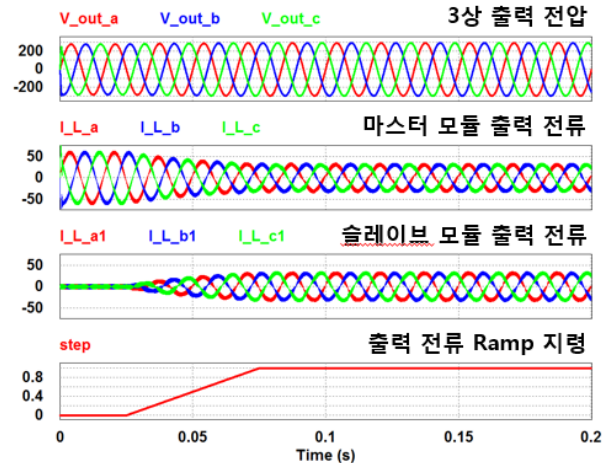


그림 3 주종 제어 알고리즘 적용 시 인버터 출력 파형
Fig. 3 The output waveforms of the inverter is applied to a master and slave control algorithm

그림 3에서 3상 출력 전압도 정상적으로 220V 실효값을 가지도록 제어가 되고, 마스터와 슬레이브 모듈 모두 출력 전류가 정상상태에서는 각각 21.2A, 22.8A로 전류 분담이 거의 비슷하게 이루어 졌고, 전력 불평형도 발생하지 않았다. 마스터 모듈에서 전송 받은 전류 지령을 스텝으로 인가하게 되면 과도 응답으로 두 모듈의 전류 왜곡현상이 발생하여 4번째 파형과 같이 ramp로 지령의 크기를 증가시켜 왜곡현상을 해결하였다.

3. 결론

본 연구에서 UPS의 병렬 운영을 위해 주종 제어 알고리즘을 제안하였다. 마스터 모듈은 출력 전압과 출력 전류를 모두 제어하고, 다른 슬레이브 모듈들은 마스터 모듈의 출력 전류를 지령값으로 하여 전류 제어를 한다. 따라서 전류 분담이 원활이 이루어 질 수 있고, 모듈간의 전력 불평형을 방지할 수 있다. PSIM을 이용하여 주종 제어 알고리즘으로 마스터 모듈과 슬레이브 모듈이 전류 분담을 원활히 하며 전력 불평형이 발생하지 않는 것을 확인하였다.

본 연구는 중소기업청의 기술혁신사업의 일환으로 수행되었습니다. (No. S222196)

참고 문헌

[1] Woo-Cheol Lee, Taek-Ki Lee, "A master and slave control strategy for parallel operation of three-phase UPS systems with different ratings," APEC '04. Nineteenth Annual IEEE, 2004, pp. 456-462 Vol.1.
[2] M.Schwezer, J.W.Kolar, "Design and Implementation of a Highly Efficient Three-Level T-Type converter for Low-Voltage Application", IEEE Transactions on Power electronics, vol.28, no. 2, pp.899-907, 2013