

3레벨 T-type 계통연계 인버터용 출력 필터 설계

안효민, 오창열, 장은수, 이병국[†]
 성균관대학교 전자전기컴퓨터공학과

Design of Output Filter for Grid Connected 3-level T-type Inverter

Hyo Min Ahn, Chang-Yeol Oh, Eun Su Jang, and Byoung Kuk Lee[†]
 Department of Electrical and Computer Engineering, Sungkyunkwan University

ABSTRACT

본 논문에서는 3레벨 T-type 계통연계 인버터의 출력 전류 리플 특성 분석을 통하여 출력 필터 설계 방법을 제시한다. 제시한 설계 방법을 이용하여 국제 고조파 기준에 부합하는 3레벨 T-type 계통연계 인버터용 출력 필터를 설계하며, 이를 시뮬레이션을 통하여 검증한다.

1. 서론

3레벨 계통연계 인버터의 경우 2레벨 인버터보다 상대적으로 작은 필터 값으로도 높은 출력 전류 품질을 확보 할 수 있다는 장점이 있다. 그러나 기존 계통연계 인버터용 필터 설계 관련 논문은 주로 2레벨 인버터에 다루고 있으며, 3레벨 인버터용 필터 설계 관련 논문에서 제시하는 방법으로 설계를 할 경우 실제 계통 전류 품질 확보에 필요한 설계치보다 크게 설계 될 수 있다^[2-3]. 따라서 2레벨 계통연계 인버터용 필터 설계 방법이나, 기존 3레벨 계통연계 인버터용 필터 설계 방법으로 출력 필터 설계를 할 경우 필터 설계 크기 증가, 자성체에서의 추가적인 손실 증가 등의 문제가 발생 할 수 있다.

따라서 본 논문에서는 3레벨 T-type 계통연계 인버터에 적합한 출력 필터 설계를 위해 인버터의 출력 전류 리플 분석을 수행하고, 분석 결과를 토대로 출력 필터 설계 방법을 제시한다. 또한 제시한 설계 방법을 이용하여 출력 필터를 설계하며, 시뮬레이션을 통하여 제시한 설계 방법의 타당성을 검증한다.

2. T-type 계통연계 인버터용 출력 필터 설계

2.1. 계통연계 인버터 출력 전류 리플 분석

계통 전압 (V_g)과 인버터 DC 링크 전압 (V_{dc})에 따른 인버터 출력 선간전압은 그림 1과 같고 그림 1에서 $D_k T$ 구간은 on 듀티 구간 ($D_a T$)에서 off 듀티 구간 ($T - D_a T$)과 동일한 전압 크기를 갖는 구간이다. 각 구간별 필터 인덕터 (L)와, 계통 전압의 관계는 (1)-(3)과 같으며, 출력 전류 리플은 (4)와 같다^[2].

$$\frac{V_{dc}}{2} = -L \frac{2\Delta i}{1 - D_a} f_s + V_g \quad (1)$$

$$V_{dc} = L \frac{\Delta i}{0.5(D_a - D_k)} f_s + V_g \quad (2)$$

$$\frac{V_{dc}}{2} = -L \frac{2\Delta i}{1 - D_a} f_s + V_g \quad (3)$$

$$\Delta i = -\frac{V_{dc}}{2Lf_s} (-2D_a^2 + 3D_a - 1) \quad (4)$$

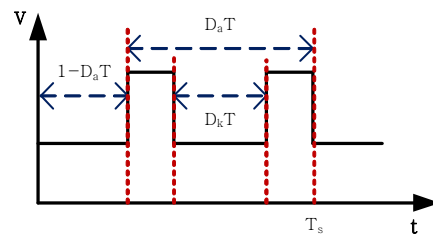


그림 1 인버터 출력 선간전압 ($0.5V_{dc} < V_{g,peak} < V_{dc}$)
 Fig. 1. Line-to-line output voltage of inverter.

(4)에서 출력 전류 리플이 최대가 되게 하는 듀티 (D_a)는 0.75이다. 2레벨 인버터의 경우 최대 전류 리플이 발생하는 듀티 (D_a)는 0.5이고 이를 3레벨 인버터의 전류 리플을 수식에 이를 적용하였기 때문에 기존 설계 방법으로 설계를 진행 할 경우, 필터 인덕터의 설계 크기가 증가한다는 문제가 있다.^[2]

2.2. 계통연계 인버터용 필터 설계 프로세스

앞에서 3레벨 T-type 인버터의 출력 선간전압과 전류 리플 관계와 3상 Y-결선을 고려하였을 때, 각 상의 필터 인덕터 (L_p)의 설계 수식은 (5)와 같고 전류 리플 최대값 (Δi_{max})은 (6)과 같다.

$$L = \frac{V_{dc}}{3\Delta i_p f_s} \frac{(-2D_a^2 + 3D_a - 1)}{D_a} = \frac{V_{dc}}{18\Delta i_p f_s} \quad (5)$$

$$\Delta i_{max} = \frac{V_{dc}}{18Lf_s} \quad (6)$$

(6)의 최대 전류 리플을 이용하여 LCL 필터의 계통 측 인덕터를 계산 할 수 있다. 우선, 최대 전류 리플을 고조파 전류원으로 등가하면, 그림 2와 같이 나타 낼 수 있다.^[3] 그림 2에서 계통측 인덕터 (L_s)는 인버터 측 전류 리플과 계통 측 전류 리플의 비율 (α)를 이용하여 (7)과 같이 계산 할 수 있다.^[2] 필터 커패시터 (C_f)는 기본파 대역에서의 무효전력 허용 비율 (β)을 이용하여 계산하며 이는 (8)과 같다.^[3]

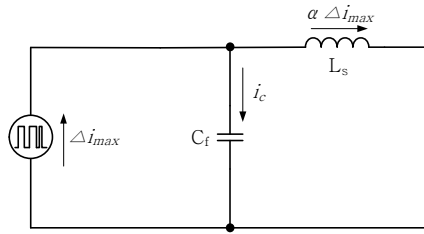


그림 2 LCL 필터 고조파 단락 모델
Fig. 2. Short circuit model of LCL filter.

$$L_s = \frac{1 + \alpha}{\alpha \omega_s^2 C_f} \quad (7)$$

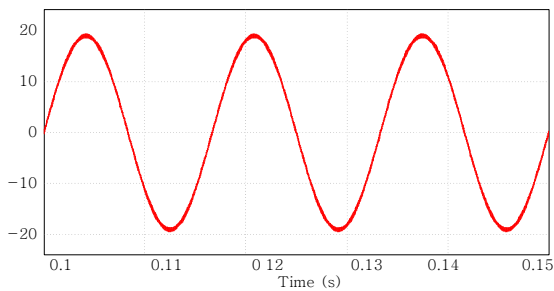
$$C_f = \beta \frac{2P_{rate}}{3\omega_g V_{LL,rms}^2} \quad (8)$$

2.3. 계통연계 인버터용 필터 설계

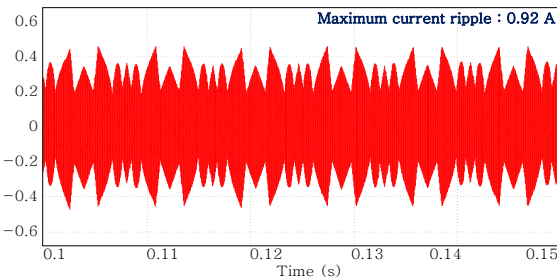
표 1은 계통연계 인버터 사양과 국제 고조파 기준에 부합하도록 설계한 L필터와 LCL 필터의 설계결과이다^[1]. 기존 3레벨 인버터의 최대 전류 리플 분석 결과를 이용 하여 설계 할 경우의 L 필터 (2.2 mH)보다 작게 설계 할 수 있으며, 이에 따라 LCL 필터 설계값을 작게 가져갈 수 있음을 확인 할 수 있다^[2].

표 1 계통연계 인버터 사양 및 필터 설계 결과
Table 1 Specifications of inverter and design results of filters

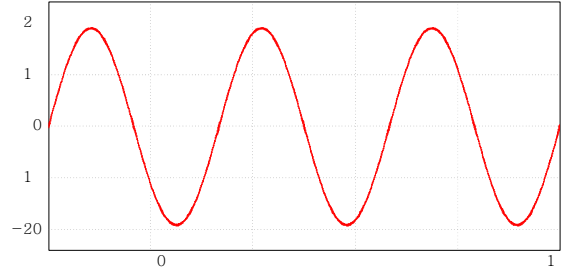
계통연계 인버터 사양			
계통 선간 전압	220 V _{LL,RMS}	입력 전압	400 V _{dc}
정격 전력	5.0 kW	스위칭 주파수	30 kHz
L 필터 설계 결과			
필터 인덕터	0.74 μH		
LCL 필터 설계 결과			
인버터 측 필터 인덕터	0.20 μH		
계통 측 필터 인덕터	0.13 μH		
필터 커패시터	1 μH		



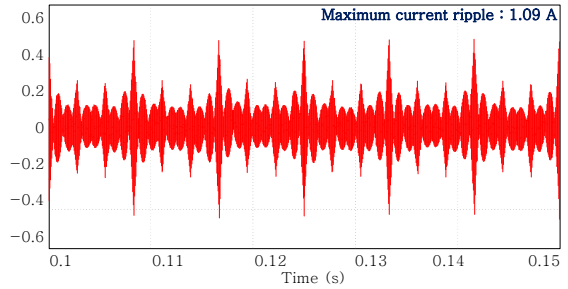
(a) U상 계통 출력 전류 (L 필터)



(b) U상 계통 출력 전류 리플 (L 필터)



(c) U상 계통 출력 전류 (LCL 필터)



(d) U상 계통 출력 전류 리플 (LCL 필터)

그림 3 설계한 출력 필터 시뮬레이션 파형
Fig. 3. Simulation waveforms of designed filters.

3. 시뮬레이션 결과 및 분석

앞서 설계한 L필터와 LCL 필터의 시뮬레이션 결과는 그림 3과 같다. 그림 3에서 최대 리플 전류는 L필터의 경우 0.92 A (-8% 오차), LCL 필터는 1.09 A (9% 오차)이다. 계산 결과와의 오차 발생 원인은 우선 전류 리플이 최대가 되는 조건에서 설계를 진행하였고, 필터 소자간의 공진을 고려하지 않았기 때문이다. 이러한 사항을 고려하더라도 전류 리플 오차는 출력 전류 품질에 미치는 영향이 미비하다 따라서, 시뮬레이션 결과는 제시한 설계 결과가 타당함을 보여준다.

3. 결론

본 논문은 T-type 계통연계 인버터용 출력 필터 설계 방법에 대해 제시하였다. 그리고 시뮬레이션을 통하여 설계 방법을 검증 하였으며, 시뮬레이션 결과는 제시한 필터 설계 방법은 실제 T-type 계통연계 인버터에 적용 가능함을 보여준다.

참고 문헌

- [1] *IEEE Recommended Practices and Requirements for Harmonic Control in Electrical Power Systems*, IEEE standard 519-192, 10 May, 1992
- [2] B. Ren, X. Sun, S. An, X. Cao, and Q. Zhang "Analysis and Design of an LCL Filter for the Three-level Grid Connected Inverter," *2012 IEEE 7th Int. Power Electron. and Motion Control Conf.*, China, Harbin, pp. 2023-2027, Jun. 2012.
- [3] P. Channegowda, and V. John, "Filter Optimization for Grid Interactive Voltage Source Inverters," *IEEE Trans. on Ind. Electron.*, Vol. 57, No. 12, pp. 4106-4114, Dec. 2010.