# 공통형 잡음 분석을 기반으로한 고전력밀도에 적합한 브리지리스 역률보상회로 토폴로지에 관한 연구

김동관, 정연호, 문건우 카이스트

## Study on Topologies of High Power Density Bridgeless PFC Using CM Noise Analysis

Dong-Kwan Kim, Yeonho Jeong, and Gun-Woo Moon KAIST

#### **ABSTRACT**

본 논문에서는 공통형 잡음 분석을 통해 고전력밀도에 적합한 브리지리스 역률보상회로에 대해 연구한다. 이를 통해, 브리지리스 역률보상회로의 EMI 특성 악화에 가장 큰 문제가 되는 공통형 잡음을 개선을 하기 위한 방법을 분석하고, 전력밀도를 저하시키지 않으면서 EMI 특성을 개선할 수 있는 브리지리스 역률보상회로 토폴로지에 대해 연구한다. 또한, 이를 바탕으로 얻어진 회로와 동일한 전력밀도 및 EMI 특성을 가지면서 실제 산업에 적용할 수 있는 브리지리스 역률보상회로를 제안한다.

#### 1. 서론

부스트 역률보상회로의 (PFC Converter; Power Factor Correction Converter) 큰 브리지 다이오드 도통 손실이 문제 가 됨에 따라. 이를 개선하기 위해 브리지 다이오드를 제거 한 브리지리스 역률보상회로가 연구되어왔다[1]. 하지만, 브리 지리스 역률보상회로에서는 입력단과 출력단 사이에 놓인 전 류 경로가 항상 도통 상태가 아니기 때문에, 입력과 출력이 항상 맞물린 상태로 유지되지 못한다. 따라서, 입력과 출력사 이에서 맥동 전압이 (Pulsating Voltage) 발생하여 공통형 잡 음 특성이 매우 악화된다. 즉, 브리지리스 역률보상회로는 기 존의 부스트 역률보상회로에 비해 EMI 특성이 매우 낮아 실 제 산업용 제품에 이를 적용하기 위해서는 공통형 잡음 개선 을 위한 매우 큰 EMI 필터와 추가적인 소자 등이 요구 된 다. 이러한 문제로 인해, 브리지리스 역률보상회로는 기존 부 스트 역률보상회로에 비해 높은 효율을 가질 수 있는 반면에 전력밀도가 크게 감소하기 때문에, 고전력밀도를 요구하는 서버용 전원장치 및 차량 탑재형 충전기와 같이 높은 효율과 높은 전력밀도를 동시에 요구하는 제품에 사용되기 어렵다.

본 논문에서는, 높은 효율을 가지면서도, 전력밀도 감소가적어 실제 산업용 제품에 적용할 수 있는 브리지리스 역률보상회로를 연구한다. 이를 위해, 브리지리스 역률보상회로의 전력밀도 저하의 가장 큰 원인이 되는 공통형 잡음에 대한모델링 및 분석을 수행 한다. 이를 통해, 전력밀도 감소가 가장 적으면서 높은 효율을 얻을 수 있는 브리지리스 역률보상회로 토폴로지를 연구한다. 마지막으로, 이렇게 얻어진 역률보상회로 토폴로지를 실질적으로 산업에 적용할 수 있도록, 동일한 성능을 갖는 새로운 브리지리스 역률보상회로를 제안한다.

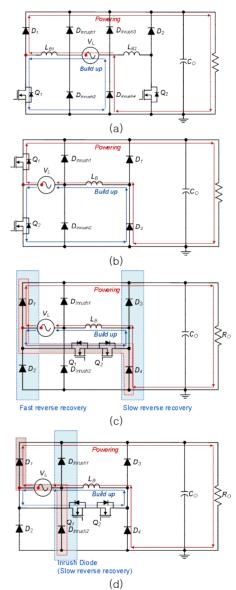


그림 1. 브리지리스 역률보상회로. (a)이중 부스트 역률보상회로. (b)토템폴 역률보상회로. (c)기존 양방향 역률보상회로. (d)제안된 양방향 역률보상회로.

#### 2. 브리지리스 역률보상회로의 공통형 잡음 분석

브리지리스 역률보상회로의 EMI 특성악화의 주된 원인이 되는 공통형 잡음은 회로의 각 결절과 (Node) 접지 사이에 놓인 기생 커패시턴스와 입력단과 출력단 사이에 존재하는

표 1. 브리지리스 역률보상회로의 공통형 잡음 및 이를 개선 하기 위한 추가 소자 수.

	입력-출력 간 맥동 전압		추가
	개선 전	개선 후	소자수
부스트 PFC	$0.01V_O$		_
이중 PFC	$0.5V_O$	$0.01V_{O}$	3
토템폴 PFC	$0.01V_{O}$		_
양방향 PFC	$0.5V_O$	0.01V <sub>O</sub>	=

맥동 전압의 크기를 통해 그 크기를 분석할 수 있다<sup>[2]</sup>. 이 때, 입력단 및 출력단에 놓인 큰 커패시터는 공통형 잡음이 발생하는 150kH에서 3MHz 사이의 대역에서는 단락된 것으 로 보이므로, 낮은 공통형 잡음을 갖기 위해서는 입력단의 한 결절과 출력단의 한 결절이 항상 연결이 되어야 함을 알 수 있다.

그림 1의 (a)~(c)와 같이, 일반적으로 널리 알려진 브리지 리스 역률보상회로 토폴로지인, 이중 부스트 역률보상회로 (Dual Boost PFC Converter), 토템폴 역률보상회로 (Totem-pole PFC Converter), 그리고 양방향 역률보상회로 의 (Bidirectional PFC Converter) 공통형 잡음을 분석하였다. 또한, 이러한 토폴로지들의 공통형 잡음을 개선하기 위해 제 안되었던 방법을 적용했을 때 개선되는 공통형 잡음의 크기 와 증가되는 소자의 수를 분석하였다. 또한, 비교를 위해 부 스트 역률보상회로의 공통형 잡음도 함께 분석하였다. 이를 정리하면 표 1과 같다. 표 1에서 볼 수 있듯, 위 3가지 브리 지리스 역률보상회로는 추가적인 공통형 잡음 개선 방법을 통해 공통형 잡음을 기존 부스트 역률보상회로와 동등하게 개선 할 수 있다. 이 때, 개선된 이중 부스트 역률보상회로는 입력과 출력 사이에 추가적인 다이오드 2개를 사용하여 입력 전압 방향에 따라 도통 경로가 달라지기 때문에 2개의 부스 트 인덕터가 사용되어야 함으로 전력밀도가 크게 감소한다. 또한, 토템폴 역률보상회로는 추가적인 소자없이 낮은 공통 형 잡음을 가지지만, 큰 역회복 손실로 인해 고전력용 제품 에 필수적인 전류연속모드 동작이 불가능하다. 한편, 양방향 역률보상회로의 경우, 도통 경로에 놓인 다이오드의 역회복 특성을 달리하여 공통형 잡음을 개선하기 때문에 전력밀도를 감소시키지 않고 EMI 특성을 개선할 수 있다.

## 3. 제안하는 고전력밀도 브리지리스 역률보상회로

위 2의 분석을 통해 양방향 브리지리스 역률보상회로가 높은 전력용량 제품에 적용할 시, 높은 EMI 성능을 가지면 서 전력밀도를 가장 크게 가져감을 알 수 있다. 하지만, 이 회로의 공통형 잡음을 개선하기 위한 방식은 기존에 등록되 어 있는 특허로 인해 실제로 사용하기 어렵다. 따라서, 본 논 문에서는, 그림 1 (d)에서 볼 수 있듯이, 이와 동일한 공통형 잡음 감소 효과 및 소자수를 가지는 새로운 브리지리스 역률 보상회로를 제안한다. 제안된 회로는 도통 경로에 놓인 다이 오드의 특성을 달리함으로써 공통형 잡음을 개선하던 기존의 방식과 달리 도통 경로에 놓인 다이오드의 특성을 모두 같게 하더라도 돌입 전류를 막기위한 다이오드의 (돌입 다이오드, Inrush Diode) 역회복 느린 특성을 이용한다. 이를 통해, 동 일한 공통형 잡음 개선 효과를 가질 수 있고, 높은 산업응용 성을 가진다

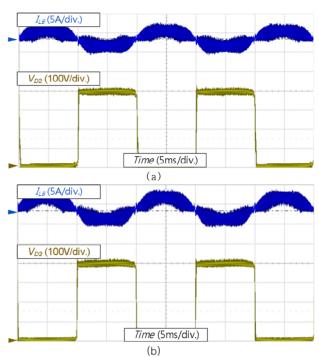


그림 2. 양방향 역률보상회로의 실험파형. (a)기존 양방향 역률보상회로. (b)제안된 양방향 역률보상회로.

#### 4. 실험 결과

제안된 회로의 효용성을 입증하기 위해 그림 2와 같이 기존 양방향 역률보상회로와 제안된 양방향 역률보상회로의 실험파형을 나타내었다. 두 회로 모두 항상 입력과 출력이 맞물리는 구조임을 알 수 있다. 따라서 제안된 회로는 높은 전력밀도 및 EMI 특성을 요구하는 높은 전력용량을 갖는 제 품에 널리 적용할 수 있음을 알 수 있다.

### 5. 결론

본 논문에서는 브리지리스 역률보상회로 토폴로지의 공 통형 잡음 분석을 통해 높은 EMI 특성을 가지면서도 높은 전력밀도를 가질 수 있는 토폴로지 형태에 대해 연구하였다. 또한, 이미 적용된 특허로 인해 실제 산업응용성이 떨어지는 양방향 브리지리스 역률보상회로와 동일한 EMI 특성 및 소 자수를 가지는 새로운 회로를 제안하였다. 이를 통해, 서버용 전원장치, 차량 탑재형 충전기와 같이 높은 EMI 특성을 요 구하면서도 고전력밀도와 고효율을 가지는 제품에 적합한 회 로를 제안하였다.

이 논문은 2016년도 정부(미래창조과학부)의 재원으로 한국 연구재단의 지원을 받아 수행된 연구임(No.2010-0028680).

#### 참 고 문 헌

- [1] W. Choi, J. Kwon, E. Kim, J. Lee, and B. Kwon, "Bridgeless Boost Rectifier With Low Conduction
- Losses and Reduced Diode Reverse-Recovery Problems," vol. 54, no. 2, pp. 769 780, 2007.

  [2] H. Ye, Z. Yang, J. Dai, C. Yan, X. Xin, and J. Ymg, "Common Mode Noise Modeling and Analysis of Dual Boost PFC Circuit."