

Nonlinear Block을 이용한 새로운 방식의 SiC Mosfet Desaturation Detection Circuit

김성진, 남광희
포항공과대학교

Novel Method for SiC Mosfet Desaturation Detection Circuit using Nonlinear Block.

Kim Sung Jin, Nam Kwang Hee
Postech

ABSTRACT

본 논문은 SiC Mosfet Gate Driver에서 Overcurrent 상황 발생시 Mosfet 양단의 전압을 검출함으로써 스위칭 소자를 보호하는 Desaturation detection circuit에 대해 다룬다. IGBT와 다르게 SiC Mosfet의 경우 ohmic 영역과 saturation 영역의 구분이 명확하지 않기 때문에 과전류 발생시 Mosfet 양단 전압을 검출하는데 어려움이 있다. 따라서 이를 보완하기 위하여 Mosfet drain측에 새로운 회로를 추가로 설계함으로써 이를 보완하여 효과적으로 양단전압을 검출한다.

1. 서 론

지난 수십 년간 대부분의 전력반도체 소자는 Si를 사용하였다. 하지만 최근 다양한 연구를 통해 Wide Band Gap (WBG) 소자의 높은 항복전압, 열전도성 및 낮은 스위칭손실과 같은 장점이 밝혀짐에 따라 WBG 소자는 기존의 Si를 대체할 차세대 반도체소자로 각광받고 있다. 이 중에서도 특히 SiC Mosfet같은 경우 기존의 대 전력 스위칭에 사용되던 Si IGBT에 비해 더 높은 항복전압을 가지는 동시에 더 낮은 스위칭 손실과 전도 손실을 가지기 때문에 Si IGBT를 대체할 소자로 다양한 연구가 진행 중이며 또한 Rohm, Cree 사는 이미 다양한 application에 적용 가능한 SiC Mosfet를 생산하고 있다. 하지만 더욱 폭넓은 SiC Mosfet application을 위해서 반드시 소자의 안정성이 확보되어야 한다. 그 대표적인 예로 fault 신호로 인해 회로가 단락되어 과전류가 흐르는 일명 shoot through 상황이다. 대표적인 Si IGBT의 fault 상황에서 과전류 검출 및 회로보호를 위해 사용하는 회로는 IGBT소자의 desaturation 현상을 이용한 desaturation detection circuit이 있다. 하지만 SiC Mosfet에 대해서 desaturation detection 회로를 적용할 경우 Si 소자와 달리 SiC Mosfet은 Ohmic region과 Active region의 구분이 명확하지 않기 때문에 즉 Knee Voltage가 존재하지 않기 때문에 회로의 fault 상황을 판정할 뒤 이를 검출하기 위한 기준전압 $V_{desat(th)}$ 을 정하는데 어려움이 있다. 또한 특정 fault 상황에서 비교기에 기준전압인 $V_{desat(th)}$ 전압에 Oscillation이 발생 하여 $V_{desat(th)}$ 이 상승하는 경우 SiC Mosfet의 $V_{ds(on)}$ 에 Linear 특성에 따라 Si IGBT에 비해 검출시간이 더욱 많이 소요되며 이 시간 동안 소자의 인가되는 Power가 소자의 Maximum allowable Power를 초과하는 경우 소자의 failure

현상이 발생할 수 있다. 따라서 이러한 단점을 보완하기 위해 이 논문에서는 Nonlinear block을 사용하여 Linear한 V_{desat} 전압을 마치 Si IGBT처럼 Nonlinear하게 만들어서 즉 전류에 대한 saturation 특성을 가지게 함으로써 이를 보완하는 새로운 topology를 제안한다.

2. SiC Mosfet Desaturation Circuit

2.1. Desaturation 회로 구성 및 동작.

회로구성은 그림1과 같다. 일반적인 Si IGBT 과전류 검출회로인 Desaturation 기법을 사용하는 회로이며 Switch on시에만 동작하며 Switch off시에는 Mosfet 양단의 DC link 전압만큼의 전압이 보이기 때문에 high voltage diode인 desat diode에 역방향 bias가 걸리게 되므로 desaturation circuit 동작은 일어나지 않는다.

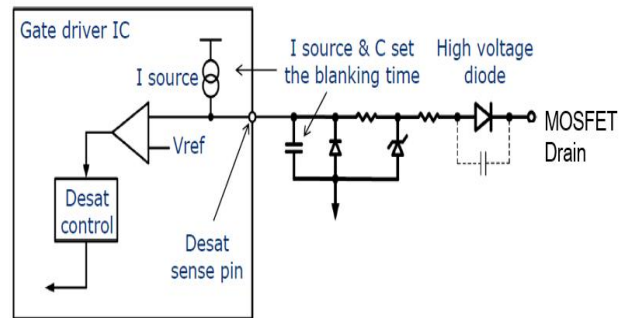


그림 1 Desaturation detection 회로^[2].
Fig. 1 Desaturation detection circuit.

과전류 상황에서 Switch 양단의 $V_{ds(on)}$ 전압은 전류 I_d 에 따라서 증가 하게 되는데 Si IGBT와 다르게 SiC Mosfet은 ohmic 영역과 saturation 영역의 구분이 명확하지 않기 때문에 비교기의 V_{ref} 즉 과전류 상황에서 desat control 신호(fault)를 발생시키는 기준전압 값인 $V_{desat(th)}$ 값을 선정하는데 어려움이 있다. Si IGBT의 경우는 일반적으로 Knee voltage인 7V이내에서 선정한다.

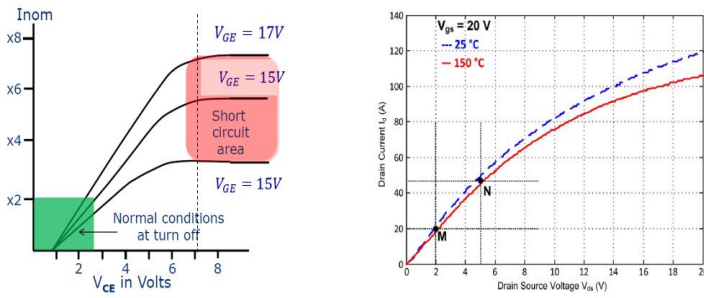


그림 2 Si IGBT와 SiC Mosfet의 Drain 특성곡선.
 Fig. 2 Drain characteristic curve of Si IGBT^[2] and SiC Mosfet^[1].

2.2. $V_{desat(th)}$ 전압 선정 및 Nonlinear circuit.

Si Mosfet의 경우 Si IGBT와 다르게 Knee voltage가 존재하지 않으므로 $V_{desat(th)}$ 전압을 선정하는 것이 쉽지 않다. 이 논문에서는 사용하는 Switch에 maximum allowable power dissipation 지점에서 $V_{desat(th)}$ 전압을 선정하였다. 그림3은 Nonlinear Block을 추가 하였을 때 desaturation circuit에 block diagram이다.

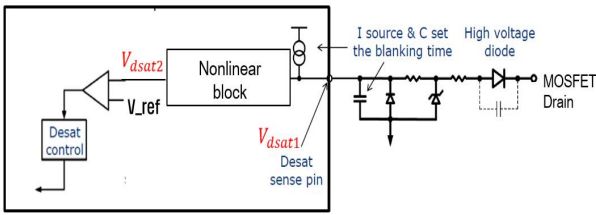


그림 3 Nonlinear block을 추가한 desaturation circuit.
 Fig. 3 Desaturation circuit with nonlinear block.

그림3 회로의 목적은 $V_{desat(th)}$ 이상에 전압에서 Fault 검출을 더욱 확실하게 하기 위해서 V_{desat2} 에 전압이 전류 I_d 에 대해 포화되어 급격하게 증가시키는 것에 있다 (그림4참조).

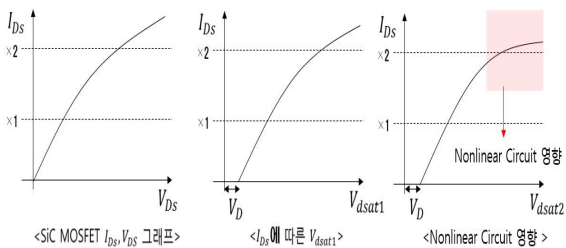


그림 4 Nonlinear block 추가 시 전압변화추이.
 Fig. 4 Voltage change due to Nonlinear block .

그림5와 같이 Comparator와 Nonlinear Voltage Adder를 이용하여 회로를 구성한다. Comparator1에서는 V_{desat1} 전압이 $V_{desat(th)}$ 이상 증가한 경우 Fault신호를 발생킨다. 이러한 Fault 신호는 Non inverting voltage adder를 통해 다시 V_{desat1} 전압과 가산되며 이 전압 값이 V_{desat2} 가 된다. V_{desat2} 의 전압은 전압레벨이 $V_{desat(th)}$ 이하에서는 V_{desat1} 과 같지만 $V_{desat(th)}$ 이상에서 전류에 대해 급격하게 증가하는 전압으로 즉 전류에 대해 포화되어 그림4와 유사한 형태로 구성된다.

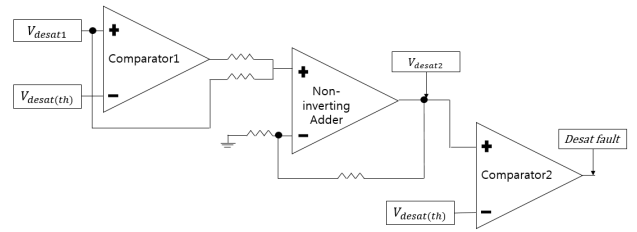


그림 5 Comparator와 Adder를 이용한 Nonlinear Circuit의 구성.
 Fig. 5 Nonlinear Circuit with Voltage adder and Comparator .

2.3. 시뮬레이션 결과

다음은 OrCAD PSPICE를 이용한 시뮬레이션 결과이다. 시뮬레이션에서 $V_{desat(th)}$ 의 값은 12V이며 앞서 언급한 바와 같이 V_{desat2} 전압은 $V_{desat(th)}$ 이상에서 급격하게 증가한다.

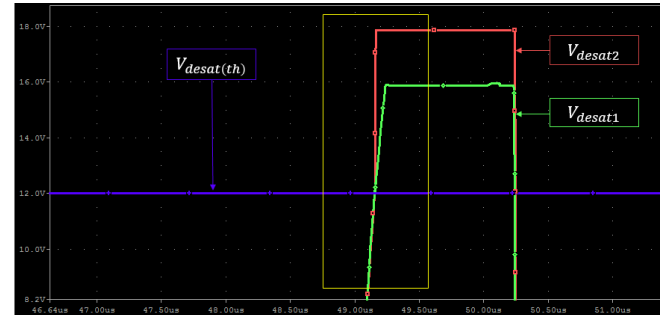


그림 6 PSPICE를 이용한 시뮬레이션 결과.
 Fig. 6 Simulation result using PSPICE.

Si IGBT를 대체할 차세대 소자로 각광받는 SiC MOSFET의 과전류 보호 회로에 대해서 살펴보았다. 기존의 Si IGBT의 동작과 같이 Nonlinear circuit을 추가함으로써 $V_{desat(th)}$ 이상의 레벨에서 전류에 대해 포화하도록 하였다.

이 논문은 포항공과대학교의 연구비 지원에 의하여 연구되었음

참고 문헌

[1] Zhiqiang Wang, Xiaojie Shi, Yang Xue, Leon M. Tolbert, Fei Wang, Benjamin J. Blalock, "Design and Performance Evaluation of Overcurrent Protection Schemes for Silicon Carbide (SiC) Power MOSFETs", IEEE TRANSACTION ON INDUSTRIAL ELECTRONICS, VOL. 61, NO. 10, OCTOBER 2014

[2] David Levett and Tim Frank, Infineon Technologies. Suresh Chandran, EPCOS. "Reliable Converter Design with IGBT Based Power Modules", APEC 2014 TEXAS March 16 20, 2014