

5-레벨 H-브리지 인버터의 출력전류 품질 향상을 위한 보상 기법

김용휘, 김홍주, 조금배, 김재홍
 조선대학교 전기공학과, 한국전기연구원

Reduction of Current Distortion in a Five-Level Cascaded H-Bridge Inverter for Medium Voltage Drives

Yonghui Kim, Hongju Kim, Geum Bea Cho, Jeahong Kim,
 Department of Electrical Engineering, Chosun University.,
 Korea electrotechnology research institute

ABSTRACT

본 논문에서는 5 레벨 H 브리지 인버터에서 DC 링크 전압 변화로 인하여 야기되는 출력전류 왜곡을 보상하는 기법에 대하여 연구하였다. 제안된 방식에서는 인버터로 모터를 구동할 때 일반적으로 사용되는 모터 상전류 정보를 이용하여 보상 알고리즘을 구성하였다. 또한 제안된 보상 기법은 저속운전에서 전류왜곡을 줄이고 고속운전에서 과변조 영역을 확장하기 위하여 3차 고조파를 주입하는 방식과 함께 사용되었다. 시뮬레이션 테스트 결과, 제안된 간단한 보상기법을 이용하여 전류왜곡이 상당히 줄어드는 것이 확인되었다.

1. 서론

지난 20년간 멀티레벨 인버터의 성능의 개선을 위한 많은 연구들이 행해져왔지만^{[3][4][5]} 대부분 새로운 캐리어 기반의 펄스폭변조(PWM) 알고리즘이나, 가능한 스위칭 조합으로부터 최적화된 공간벡터변조(SVM)방법을 제안하였다.

이와 달리 본 연구에서는 DC 링크단의 전압변화에 의해 발생하는 전류왜곡과 5 레벨 H 브리지 인버터의 전력회로에서 발생하는 기생성분들을 저감시키는 고조파 보상 알고리즘 연구에 그 초점을 맞추었다. 게이트 시그널 생성에 있어서 고조파 왜곡상승이 가장 낮은 PD PWM 기법이 활용되었다^{[1][2][5]}

본 논문에서는 5 레벨 H 브리지 인버터의 전류왜곡분석과 제안된 간단한 구조의 왜곡저감방법에 대해 검증한다.

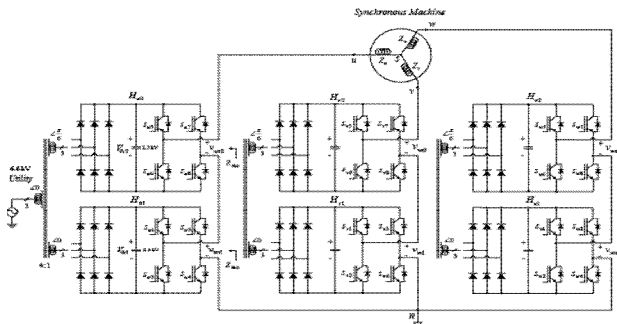


그림 1 6.6kV 급 모터 구동을 위한 5-레벨 H-브리지 인버터

Fig. 1 Five-level three-phase cascaded H-bridge inverter for 6.6kV motor drive.

2. 시스템의 구성

그림 1은 6.6kV 급 모터 구동을 위한 5 레벨 H 브리지 인버터이다^{[6][7]}. 12펄스 저주파 변압기가 그림 1과 두 변압기의 전압변동을 줄이기 위해 각각 H bridge의 윗부분과 아랫부분에 서로 30도의 위상차를 둔 Y Δ 결선으로 구성되었다.

3. 시스템의 구성 및 전류 왜곡의 분석

계통의 전류와 모터 전류로부터 발생하는 DC 전압의 변동인 H_{u1} 과 H_{u2} 는 각각 다음과 같다.

$$\Delta v_{dc1-in}(t) = \frac{V_{gLL} - v_{dc}}{\Delta Z_g C_{dc}} \int \max(|\cos \omega_g t|, |\cos(\omega_g t - \frac{2\pi}{3})|, |\cos(\omega_g t - \frac{4\pi}{3})|) dt \quad (1)$$

$$\Delta v_{dc1-out} = -\frac{I_s}{C_{dc}} \int |i_{u,s}| dt = -\frac{I_s}{C_{dc}} \int |\cos \omega_e t + \theta| dt \quad (2)$$

DC 링크단 전압 변화인 H_{u1} 은 $\Delta V_{dc1} = \Delta V_{dc1-in} + \Delta V_{dc1-out}$ 이 된다.

그림 2 (a) 5)의 전류 왜곡은 DC 링크 전압 변동에 의해 발생된다. 측정된 DC전압 값에 의해 정해지는 스위칭 듀티는, 수식 (1)의 60Hz의 계통주파수에서 6배인 360Hz의 높은 주파수 전압변화를 가져오게 되고, 이는 모터 상전류에 영향을 끼친다.

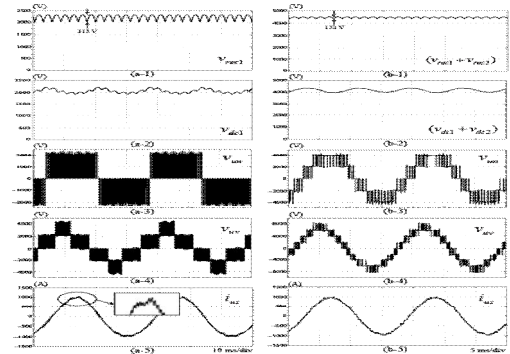


그림 2 정격 부하 인가시 전압과 전류 파형 (a) 변조영역 0.3(30Hz), (b) 변조영역 0.9(60Hz)

Fig. 2 Voltage and current waveforms at rated load operation: (a) Modulation index is 0.3 (fe =30Hz), (b) Modulation index is 0.9 (fe =60Hz).

그림 3은 그림 1의 시스템에서 환상에 해당하는 등가 회로를 나타낸다. 저항 임피던스가 지배적이기 때문에, 단상 H bridge의 출력 임피던스는 다음과 같이 근사화 된다.

$$Z_{H_{u1}} = Z_{H_{u2}} \approx r_{H_{u1}} = r_{H_{u2}} = r_{esr} + 2 \cdot r_{on} + r_{par} \quad (3)$$

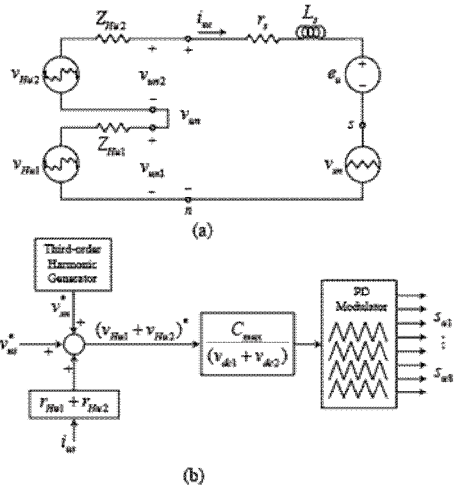


그림 3 5-레벨 H-브리지 인버터와 등가회로. (a)각의 상 등가회로 (b)한 상의 왜곡저감 알고리즘

Fig. 3 Equivalent circuit and proposed distortion reduction method for the five-level three-phase cascaded H-bridge inverter: (a) Per-phase equivalent circuit (b) Distortion reduction algorithm for one phase.

그림 3. 의 전압방정식은 다음과 같이 계산된다.

$$v_{Hu1} + v_{Hu2} - 2r_{Hu1}i_{us} + r_s i_{us} + L_s \frac{di_{us}}{dt} + e_u + v_{sn} \quad (4)$$

오프셋 전압인 v_{sn}^* 은 기준 폴 전압 값에 더해지고 $(v_{Hu1} + v_{Hu2})^*$, $v_{sn}^* = v_{sn}$ 이라고 가정한다.

윗 수식으로부터 소신호 모델은 다음과 같이 나타낸다.

$$\frac{\Delta i_{us}(s)}{\Delta v_{dc}(s)F(s)} = \frac{1}{L_s s + (r_s + 2r_{Hu1})} \quad (5)$$

s와 F(s)는 라플라스 연산자이며 각각 인버터 스위칭 함수의 라플라스 변환이다. 이를 통해 r_{Hu1} 이 (5)의 대역폭을 증가시키고 더 많은 전류 왜곡을 발생시킨다는 것을 알 수 있다.

4. 전류 왜곡 저감

(1)이 모터 전류에 미치는 영향을 줄이기 위해, 전류 피드백을 그림 3. (b)와 같이 사용하였다. $(r_{Hu1} + r_{Hu2}) \cdot i_{us}$ 은 기생 저항 성분으로부터 발생하는 전압 강하를 보상한다. C_{max} 는 최대 반송파의 절대 값을 나타낸다. 변조 범위를 높이기 위해 3차 고조파 전압을 주입시킨다.

3차 고조파는 다음과 같이 만들어진다.

$$V_{sn} = \frac{\max(v_{us}^*, v_{vs}^*, v_{ws}^*) + \min(v_{us}^*, v_{vs}^*, v_{ws}^*)}{2} \quad (6)$$

5. 실험 결과

모델의 실험은 Opal real time simulator OP5600과 Matlab / simulink SimPowerSystem 을 사용하여 시뮬레이션 되었다.

그림 4. 는 모터 상전류의 파형과 모터 정격부하 동작 시 DC링크 전압을 보여준다. 그림 4. 에서와 같이 전고조파왜율 (THD)은 기준방식의 2.25%보다 1.45%로 낮게 측정되었다. 전압 변동 또한 그림 4.(a)를 보다시피 줄어들었다. 3차 고조파 전압을 포함한 증가된 폴 전압은 C_{dc} 으로 흐르는 상전류의 주기를 줄였다.

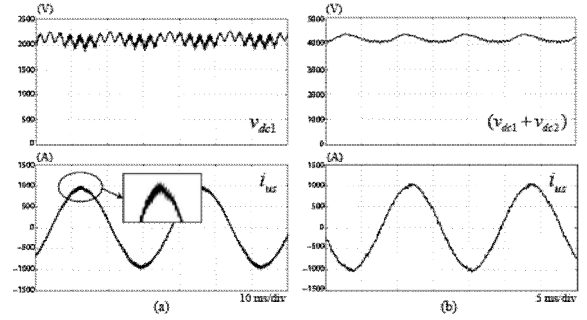


그림 4 보상이 들어간 전압과 전류의 파형 ($C_{dc}=100mF$)

(a) 변조영역 0.3(30Hz) (b) 변조영역 0.9(60Hz)

Fig. 4 Voltage and current waveforms at rated load operation when the proposed compensation is adopted($C_{dc}=100mF$): (a) Modulation index is 0.3 ($f_e=30Hz$) (b) Modulation index is 0.9 ($f_e=60Hz$).

5. 결론

본 논문에서는 5 레벨 H 브리지 인버터의 출력전류 품질 향상을 위한 보상 기법을 제안하였다.

제안된 방법은 모터 상전류 피드백과 저속영역에서 전류왜곡을 줄이기 위한 3차 고조파 주입에 방식과 함께 사용되었다.

간단한 보상기법을 이용하여 전류왜곡이 상당히 줄어드는 것이 확인되었다.

이 연구는 2016년도 정부(미래창조과학부)의 재원으로 국가과학기술연구회의 지원을 받아 수행된 한국전기연구원 주요사업임 (No. 16 12 N0101 51)

This work was supported by the Human Resource Training Program for Regional Innovation and Creativity through the Ministry of Education and National Research Foundation of Korea (NRF 2014H1C1A1066713).

참고 문헌

- [1] G. Carrara, S. Gardella, M. Marchesoni, R. Salutari, and G. Scutto, "A new multilevel PWM method: A theoretical analysis," IEEE Trans. Power Electron., vol. 7, no. 4, pp. 497-505, July 1992.
- [2] B. P. McGrath and D. G. Holmes, "A comparison of multicarrier PWM strategies for cascaded and neutral point clamped multilevel inverters," in Proc. Conf. IEEE PESC Meeting, 2000, pp. 674-679.
- [3] N. Celanovic and D. Boroyevich, "A fast space vector modulation algorithm for multilevel three phase converters," IEEE Trans. Ind. Applicat., vol. 37, no. 2, pp. 637-641, March/April 2001.
- [4] B. P. McGrath, D. G. Holmes, "Multicarrier PWM strategies for multilevel inverters," IEEE Trans. Ind. Electron., vol. 49, no. 4, pp. 858-867, August 2002.
- [5] B. P. McGrath, D. G. Holmes, and T. A. Lipo, "Optimized space vector switching sequence for multilevel inverters," IEEE Trans. Power Electron., vol. 18, no. 6, pp. 1238-1301, Nov. 2003.
- [6] N. Hatti, K. Hasegawa, and H. Akagi, "A 6.6 kV transformerless motor drive using a five level diode clamped PWM inverter for energy savings of pumps and blowers," IEEE Trans. Power Electron., vol. 24, no. 3, pp. 796-803, March 2009.
- [7] B. P. McGrath, D. G. Holmes, and W. Y. Kong, "A decentralized controller architecture for a cascaded H-bridge multilevel converter," IEEE Trans. Ind. Electron., vol. 61, no. 3, pp. 1169-1178, March 2014.