

GaN FET을 적용한 Full Bridge DC-DC Converter의 동기정류기 손실분석

정재웅*, 김현빈*, 주동명**, 이병국**, 김종수*†
 대진대학교*, 성균관대학교**

Loss Analysis for GaN FET-based Full Bridge Converter

Jeon Woong Jeong*, Hyun Bin Kim*, Dong Myoung Joo**, Byoung Kuk Lee**, Jong Soo Kim*†

Daejin University* Sungkyunkwan University**

ABSTRACT

본 논문은 500W급 GaN (Gallium Nitride) FET을 적용한 Full Bridge Converter 의 2차측 소자에 따른 손실을 분석한다. Diode를 적용하였을 경우의 도통손실과 Si MOSFET과 GaN FET의 스위칭 손실 및 도통손실을 분석하여 최종적인 효율 및 동기정류의 필요성을 검증하고 그에 따른 방열설계를 수식을 통해 도출하여 제안한다.

1.서론

더 높은 효율, 전력밀도 향상은 전력 전자 시스템의 영원한 목표이다. 기본적인 Full Bridge Converter의 2차측 회로는 인덕터와 커패시터, 다이오드 2개로 구성되어 있는데 다이오드의 순방향 전압강하에 의해 출력손실이 매우 크게 나타난다. 이 문제를 해결하기 위해 MOSFET을 사용하여 동기정류 함으로써 효율을 크게 개선시켰다.

Si MOSFET은 지금까지 낮은 가격과 높은 신뢰성으로 많이 사용되었다. 그러나 Si MOSFET은 물성적인 한계 때문에 더 이상의 효율향상을 기대하기 어려운 상황이다. 따라서 본 논문에서는 그림 1과 같이 2차측 회로에 뛰어난 물성적 특성을 가지는 GaN FET (Gallium nitride)을 적용하여 Diode, MOSFET과의 손실을 Data Sheet를 통해 비교, 분석하여 이에 따른 방열설계를 제안한다.

2. 소자별 손실분석

2.1 Diode vs Si MOSFET vs GaN 손실 분석

표 1 은 손실분석을 하기 위한 Full Bridge Converter 설계 사양이다. 동일한 조건에서의 비교를 위해 60V , 90A 기준으로 소자를 선정하였으며 다이오드는 ST 사의 (STPS61L60C), MOSFET은 infineon사의 (BSB028N06NN3G), GaN FET은 EPC 사의 (EPC2020)을 선정하였다.

다이오드의 손실은 크게 도통손실과 역 회복 손실로 구분될 수 있고 도통 손실은 식 (1) 로 나타낼 수 있으며 표 (2)의 주요 파라미터를 이용하여 계산 가능하다. 위 소자는 쇼트키 다이오드 이기에 역 회복 손실이 매우 작기 때문에 역 회복 손실은 고려하지 않고 도통손실만 고려하였다.

표 1 Full Bridge Converter Converter 설계 사양
 Table 1 Full Bridge Converter design specifications

Parameter	Value	Parameter	Value
P_{out}	500W	$I_{F(avg)}$ $I_{D(avg)}$	35.7A
V_{in}	300V	$I_{F(rms)}$ $I_{D(rms)}$	36A
V_{out}	14V	$I_{G(on)}$	0.5A
V_{DS}	46.153V	$I_{G(off)}$	3.33A
V_{GS}	5V	f_{sw}	100kHz

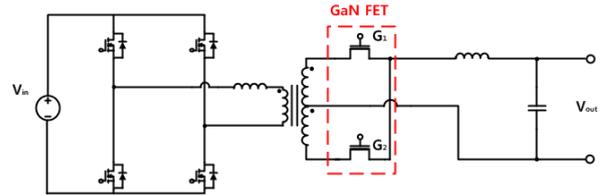


그림 1 GaN FET이 적용된 Full Bridge Converter 회로도
 Fig. 1 Circuit Diagram of Full Bridge Converter with GaN FET

$$P_{D.con} = V_F \times I_{F(avg)} + R_D \times I_{F(s)}^2 \quad (1)$$

$P_{D.con}$ 는 도통손실을 의미하며 V_F 는 순방향 전압강하, $I_{F(avg)}$ 순방향 평균전류, $1/R_D$ 는 V_F , I_F 의 특성곡선의 기울기, $I_{F(rms)}$ 는 순방향 전류 실효치를 나타낸다.

Si MOSFET (BSB028N06NN3G)의 손실은 크게 도통손실($P_{FET.con}$)과 스위칭 손실($P_{FET.sw}$), 드레인 소스 사이의 출력 기생커패시터에 의한 손실, 차단손실의 4가지로 나누어 생각할 수 있다. 이중 드레인 소스 사이의 출력 기생커패시터에 의한 손실과 차단손실은 고려하지 않았다. Si MOSFET의 도통손실은 식 (2)으로 나타낸다.

$$P_{FET.con} = R_{DS(on)} \times I_{D(rms)}^2 \quad (2)$$

MOSFET의 도통손실은 도통저항 $R_{DS(on)}$, 드레인 전류 실효치($I_{D(rms)}$)로 결정된다.

Si MOSFET의 스위칭 손실은 V_{DS} 와 I_D 의 교차에 의한 성분에서 턴온 구간에서 발생하는 손실(E_{on})과 턴오프 구간에서 발생하는 손실 (E_{off})로 나타낼 수 있고 식 (3),(4)을 이용하여 계산할 수 있다.

표 2 Diode vs Si MOSFET vs GaN FET 주요 파라미터
Table 2 Diode vs Si MOSFET vs GaN FET main Parameter

Parameter	Diode	Si MOSFET	GaN FET
V_F	0.55V		
$R_{D} / R_{DS(on)}$	13mΩ	6.25mΩ	1.4mΩ
t_r / t_f		9ns/6ns	7.4ns/1.11ns
Q_{GS2} / Q_{GD}		15ns/8ns	1.5ns/2.2ns

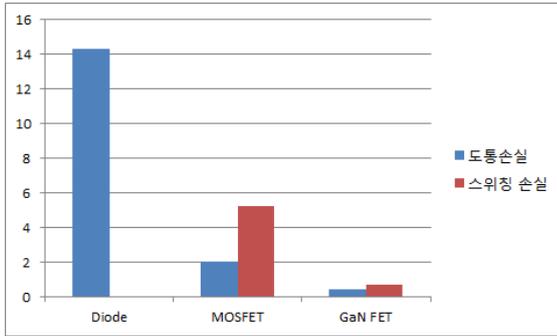


그림 2 소자별 손실 분석
Fig. 2 Loss for each element.

$$E_{FET(on)} = \int_0^{tr+tf} V_{DS}(t) \times i_D(t) dt \quad (3)$$

$$= V_{DS} \times I_D \times \frac{Q_{GS2} \times Q_{GD}}{I_{G(on)}}$$

$$E_{FET(off)} = \int_0^{trv+tfi} V_{DS}(t) \times i_D(t) dt \quad (4)$$

$$= V_{DS} \times I_D \times \frac{Q_{GS2} \times Q_{GD}}{I_{G(off)}}$$

MOSFET의 스위칭 손실은 드레인 소스 전압 (V_{DS}), 드레인 전류 (I_D)의 교차에 의한 성분, Gate to Drain Charge (Q_{GD}), 전류 상승, 하강 구간동안 Gate Charge at Threshold를 뺀 전하량 (Q_{GS2}) 으로 계산 가능하다.

GaN FET도 MOSFET과 마찬가지로 식 (2)를 이용하여 도통 손실을 구할 수 있고 식 (3), 식 (4)를 이용해 스위칭 손실을 구할 수 있다.

그림 2은 출력전력 500W 기준에서 Diode, Si MOSFET, GaN FET의 손실을 나타낸 것으로 최종 손실이 GaN FET은 Diode의 12배, MOSFET의 628배 감소할 것이라 예상된다.

3.1 Si MOSFET vs GaN FET 방열 비교

앞서 분석한 손실을 토대로 방열온도를 검증하기 위해서는 최종 열 저항을 식 (5)와 같이 계산하여야 한다.

$$R_{\theta ja} = ((T_{jmax} - T_{amax}) / P_{loss}) - R_{thJC} - R_{thcs} \quad \text{식 (5)}$$

최종 열 저항은 Junction 온도부터 Ambient 온도까지의 열이 이동할 때 방해하는 저항 값을 나타내며 손실이 작을수록, 접합면 외함간 열저항이(R_{thJC}) 작을수록, 외함 방열판 열저항 (R_{thcs}) 이 작을수록 커지며 최종 열저항이 커질수록 방열판의

표 3 Diode vs Si MOSFET vs GaN FET 열 특성
Table 3 Diode vs Si MOSFET vs GaN FET Thermal Characteristics

Parameter	Diode	Si MOSFET	GaN FET
R_{thJC}	1.1°C/W	1.6°C/W	0.4°C/W
R_{thcs}	0.4°C/W	0.4°C/W	0.4°C/W

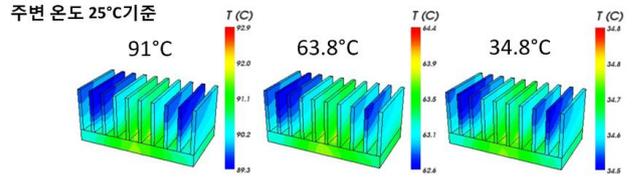


그림 4 Diode vs Si MOSFET vs GaN FET 방열 온도비교
Fig. 4 Diode vs Si MOSFET vs GaN FET heat sink temperature comparison

부피는 작아진다.

그림 4는 표 3을 참고하여 Diode와 Si MOSFET과 GaN FET의 방열량을 최대 접합면 온도 ($T_{j,max}$) 150°C/W, 최대 주변온도 ($T_{a,max}$) 25°C/W, MERSEN사의 66280패키지, 길이 40mm, 자연냉각방식의 조건에서 비교하여 시뮬레이션으로 검증한 것으로 손실에 따라 온도차이가 매우 크다는 것을 알 수 있다.

4. 결론

본 논문은 GaN FET을 적용한 Full Bridge Converter 의 2차측 소자에 따른 손실을 이론적으로 분석하고 방열설비를 설계하였다. 손실분석한 내용으로 보아 GaN FET은 다이오드, Si MOSFET에 비해 손실이 매우 적으며 이는 차량용 LDC와 같은 저전압 대전류 특성을 가진 회로에서 다이오드 및 MOSFET을 사용하는것 보다 GaN FET을 사용하여 동기정류를 하는것이 효율향상에 큰 영향을 미칠 것이라 예상된다. 또한 손실을 통한 방열설계 결과 GaN FET을 적용한 500W급 Full Bridge Converter 에서는 스위치에 추가적인 방열 설비를 하지 않아도 무방할 것이라 예상되며 추후 실험을 통한 검증을 진행할 예정이다.

이 논문은 2014년도 정부(미래창조과학부)의 재원으로 한국 연구재단의 지원을 받아 수행된 기초 연구 사업임.(NO.NRF 2013R1A1A1076109)

참고 문헌

- [1] 김민국, 우동균, 이병국, 김남준, 김중수 "전력 변환 장치 효율 개선을 위한 손실 분석 연구", 전력전자 학회, Vol. 19, No. 1, pp. 80-90, 2014, February.