

AOI 검사기의 경로 계획 최적화 처리 시간 단축 방안

백선우*

*고려대 컴퓨터정보통신대학원 소프트웨어공학과
e-mail : jakempapa@korea.ac.kr

A Method to reduce time of path planning optimization for AOI machines

Sunwoo Baek*

*Dept. of Software Engineering, Korea University Graduate School of Computer & Information Technology

요 약

AOI 검사기는 SMT 공정 상에서 PCB (Printed Circuit Board) 상의 부품들을 카메라로 촬영하고 촬영된 영상을 2D 혹은 3D 형태의 이미지로 재구성하고 분석하여 이상 여부를 판단하는 장비이다. 검사를 하고자 하는 PCB 의 크기가 카메라가 촬영할 수 있는 영역 보다 큰 경우가 대부분이기 때문에 PCB 상에 마운트 되어 있는 부품들을 모두 촬영하기 위해서는 여러 차례 나누어 촬영해야 할 필요가 있으며 이 때문에 PCB 상에 촬영해야 하는 부품들을 가능한 FOV 에 많이 포함될 수 있도록 여러 FOV 영역으로 나누고 이렇게 나누어진 FOV 영역들을 최적의 경로로 이동하며 촬영할 수 있도록 하기 위한 알고리즘이 필요하다. 기존 논문들은 대부분 이 문제를 해결하기 위한 알고리즘에 대해 다루어 왔다. 일반적으로 생산이 진행되는 시점에서는 검사해야 할 PCB 에 대한 정보 (PCB 의 크기, 부품의 위치, 크기, 종류 등)는 이미 정해져 있기 때문에 경로 계획 최적화 수행은 PCB 정보에 변동이 없다면 한차례만 하면 된다. 하지만 검사를 할 수 있도록 Teaching 하는 단계에서는 PCB 정보가 지속적으로 변경될 수 있으며 이에 따라 최적화를 여러 차례 수행해야 할 필요성이 있다. 최적화를 위한 처리 시간은 부품의 개수, PCB 상에서의 분포정도등에 따라 증가하기 때문에 PCB 정보가 변경될 때 마다 최적화를 수행하게 되면 비효율적으로 처리 시간이 증가하게 된다. 본 논문에서는 이 문제에 대해 연구하고 해결책을 제시하였다.

1. 서론

스마트폰, 태블릿, 스마트 TV 등 다양한 IT 제품 수요 확대와 반도체 패키징의 고집적화, 부품의 소형화 등으로 인하여 AOI 장비 수요가 증가하고 있다. AOI 는 Automated Optical Inspection 의 약자로 AOI 검사기는 SMT 공정 상에서 PCB (Printed Circuit Board) 상의 부품 장착 결함 상태를 검사하는 장비이다.

AOI 장비에서는 검사를 하고자 하는 PCB 의 크기가 카메라가 촬영할 수 있는 영역 (FOV: Field Of View)보다 큰 경우가 대부분이기 때문에 PCB 상에 마운트 되어 있는 부품들을 모두 촬영하기 위해서는 여러 차례 나누어 촬영해야 할 필요가 있다. 이렇게 부품들의 위치와 영역에 따라 FOV 영역으로 나누어 주기 위해 클러스터링 알고리즘을 적용하여 사용하고 이렇게 나누어진 FOV 영역들을 최단 경로를 가진 순서로 이동하며 촬영하기 위해서 TSP (Travelling Salesman Problem) 알고리즘을 사용한다.

그림 1 은 일반적인 PCB, PCB 상의 부품들과 이를 촬영하기 위한 FOV 영역들 그리고 검사 경로를 보여

준다.

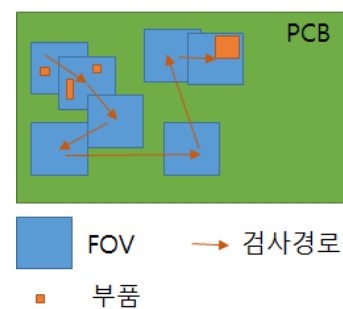


그림 1 PCB 와 FOV

검사하는데 소요되는 시간은 각 FOV 를 촬영하기 위해 카메라가 이동하는 시간, 촬영하고 이를 이미지 처리하는 시간, 검사 알고리즘 처리 시간에 의해 결정된다. 이 때문에 전체적인 검사 시간을 소프트웨어 측면에서 줄이기 위해서는 FOV 개수를 최소화하고 최적의 이동 경로로 각 FOV 로 카메라를 이동해야 한다.

표 1 에서는 기존 유전자 알고리즘, 두번째는 검사

시간편차를 줄인 알고리즘, 세번째는 새로운 유전 연산을 통해 클러스터링과 경로 계획 문제를 동시에 진행하는 통합 알고리즘의 계산 시간을 보여준다. 더 나은 알고리즘은 일반적으로 검사 시간의 감소를 나타내는 알고리즘으로 더 나은 알고리즘일 수록 계산 시간이 증가하고 있다. 또한 계산 시간은 부품의 수와 분포 영역이 증가할 수록 더 증가하게 된다.

<표 1> 알고리즘 별 계산 시간 [3]

번호	계산 시간 (초)		
	기존	균등화	통합
1	31.8	35.5	36.8
2	43.5	45.9	50.9
3	32.2	36.5	39.6
4	33.6	35.8	38.5
5	38.1	41.3	42.9

대부분의 검사기는 이 때문에 최적화를 다시 하지 않기 위해 특정 PCB 에 대해서 계산된 경로 계획 정보를 저장하여 가지고 있다가 해당 PCB 의 검사 시에 해당 정보를 가져와 이를 이용하여 검사를 수행한다.

그러나 PCB 를 검사하기 위한 준비 단계인 Teaching 시에는 부품 정보가 추가, 삭제, 수정 될 수 있으며 검사기에 따라서 최적화를 다시 해주어야 하는 경우가 빈번하게 발생하여 이로 인한 처리 시간이 증가하는 문제가 발생한다. 본 논문에서는 이 문제에 대한 해결책을 제시한다.

2. 본론

부품 정보에 대한 데이터에 변경 사항이 발생하는 경우 다음과 같이 처리한다. 단 이때 경로 계획 최적화가 최소 1 회 수행된 상태로 가정한다.

<검사할 PCB 정보를 가져올 때>

해당 PCB 에 부품들이 존재하고 기존 최적화 데이터가 존재하지 않는 경우에는 클러스터링과 TSP 알고리즘을 이용하여 최적화를 수행하여야 한다.

<부품이 추가되는 경우>

우선 새로운 부품이 추가 되는 경우에는 크게 두 가지 경우가 발생할 수 있다. 첫째, 부품이 기존 FOV 영역 밖에 생성되는 경우이다. 이때는 해당 부품을 중심으로 FOV 영역을 새로 생성한다.

이때 새로 생성된 FOV 영역은 검사 경로에서 빠져 있기 때문에 TSP 알고리즘을 재 적용하여 경로 최적화를 다시 해주거나 처리 시간을 줄이기 위해 추가된 FOV 의 중심점과 기존 FOV 들의 중심점 간의 직선 거리를 비교하여 가장 가까운 FOV 의 앞에 삽입해준다. 경우에 따라서는 추가된 부품이 FOV 보다 큰 경우가 있을 수도 있다. 이때는 해당 부품에 대한 FOV 를 생성하지 않는다. 물론 FOV 보다 큰 부품에 대한

처리가 가능한 경우라면 해당 부품에 대해 여러 개의 FOV 를 생성해줄 수도 있으나 이 부분은 특수한 경우로 본 논문에서는 다루지 않는다. 둘째로 기존 FOV 영역 내에 추가되는 경우이다. 이때는 기존 FOV 영역에 해당 부품 정보를 입력해준다. 이때 검사 경로는 기존대로 유지한다.

<부품이 삭제되는 경우>

부품이 삭제되는 경우에는 해당 부품을 포함하고 있는 FOV 정보가 존재하는 경우 해당 FOV 영역에서 삭제된 부품 정보를 제거한다. 부품 정보를 FOV 정보에서 제거한 뒤 해당 FOV 영역에 포함된 부품이 존재하지 않는다면 검사 경로 상에서 해당 FOV 를 삭제하고 FOV 정보를 제거해준다.

<부품이 수정되는 경우>

부품이 수정되는 경우 (위치 혹은 크기가 변경되는 경우)에는 해당 부품이 속한 기존 FOV 영역을 벗어나는지를 확인하여 벗어나지 않는 경우에는 처리하지 않는다. 만약 부품의 위치가 기존 FOV 영역을 벗어난 경우에는 해당 FOV 정보에서 해당 부품 정보를 제거한다. 제거한 후에는 앞의 부품이 추가되었을 때와 동일하게 처리한다.

3. 결론

본 논문에서는 AOI 검사기에서 경로 계획 최적화 수행을 최소화 하기 위한 방안을 제시하였다. 앞서 표 1 에서 보이는 바와 같이 최적화 처리에는 상당한 시간이 소요되며 부품의 수와 분포 영역이 커질 수록 시간은 더 증가한다. 이 문제에 본 논문에서 제시한 방법을 적용할 경우 최적화를 수행을 최소화 할 수 있어 검사기의 성능을 향상 시킬 수 있다. 그러나 최적화를 수행하지 않고 이 방법을 계속 적용하면 단편화가 생겨 성능이 저하될 수 있으므로 해당 시점에 자동으로 최적화를 해주거나 단편화 부분에 대해서만 최적화를 수행하여 계산 시간을 줄일 수 있는 방법에 대한 연구 진행되어야 한다.

참고문헌

- [1] Hwa-Jung Kim, Tae-Hyeong Park, "A Clustering Algorithm for Path Planning of SMT Inspection Machines", Korean Institute of Intelligent System, Vol. 13, No. 4, pp. 480-485, 2003
- [2] Ho-Byeong Chae, Hwan Yong Kim, Tae-Hyeong Park, "A Path Planning Method for Automatic Optical Inspection Machines with Line Scan Camera", The Korean Institute of Electrical Engineers. 2007-10 :333-334, 2007
- [3] Chul-Hee Lee, Tae-Hyung Park, "Unified Approach to Path Planning Algorithm for SMT Inspection Machines Considering Inspection Delay Time", Journal of Institute of Control, Robotics and System, Vol. 13, No. 4, pp. 480-485, 2015