

TF-P007

플래시 메모리의 구조 변화를 통한 전기적 특성 향상 메커니즘

안준성, 김태환

한양대학교 전자컴퓨터통신공학과

높은 집적도를 가진 소자에 대한 요구가 커지면서 낸드 플래시 메모리에 대한 연구가 많이 이루어지고 있다. 그러나 소자의 크기가 작아지면서 게이트 누설 전류, 셀간 간섭, 단 채널 효과 등과 같은 문제들이 발생한다. 이에 따라 제한된 공간에서의 coupling ratio 값을 증가시켜야 하는 문제가 주목 받으면서 얇은 절연층에 대한 많은 연구가 진행되고 있다.

본 연구에서는 절연층 구조를 비대칭으로 사용한 낸드 플래시 메모리의 전기적 특성을 멀티 오리엔테이션 모델을 포함한 3차원 TCAD 시뮬레이션을 이용하여 계산하였다. 메모리 소자가 각 셀 간의 절연층을 가질 때 낮은 셀 간 간섭과 높은 coupling ratio 값을 가진다. 절연층 구조의 높이와 방향의 두께가 증가할수록 게이트 누설 전류의 값이 감소하였다. 또한 비대칭 절연층 구조의 플래시 메모리에서 플로팅 게이트의 on-current 레벨과 전위 값이 기존의 플래시 메모리에 비해 크게 나타나는 시뮬레이션 결과값을 관찰하였다. 비대칭 절연층 구조를 가지는 플래시 메모리는 게이트 누설 전류에 영향을 미치는 절연층 주위의 전기장의 값이 기존 구조에 비해 약 30 % 감소하였고 같은 프로그램 동작 전압에서 플로팅 게이트에 주입되는 전하의 양 또한 증가하였다. 이 연구 결과는 낸드 플래시 메모리 소자에서 게이트 누설 전류 문제를 감소시키고 프로그램 특성을 증진시키는데 도움이 된다.

Keywords: 낸드 플래시 메모리, coupling ratio, 비대칭, 누설 전류

TF-P008

유기물 내의 트랩이 전자 이동도에 미치는 전기적 영향

박재현, 김태환

한양대학교 전자컴퓨터통신공학과

유기물을 사용한 차세대 전자 소자는 간단한 공정과 3차원의 고집적, 그리고 플렉서블한 특성을 가지고 있다. 이러한 유기물을 사용한 차세대 전자 소자를 설계하기 위해서는 유기물 내에서의 전하 전송을 이해하는 것이 중요한데, 특히 유기물의 전하이동도에 대한 연구가 필요하다. 본 연구에서는 시뮬레이션을 위하여 소자의 길이를 30-300 사이트로 설계하였고, 사이트간 거리를 3 Å 으로 설정하였다. 유기물 내의 트랩을 가우시안 분포로 분포시켰고, 트랩이 퍼져있는 정도와 총량을 조절하였다. 그리고 몬테카를로 시뮬레이션 방법으로 계산하여 유기물 내에서 트랩이 전하이동도에 미치는 영향을 분석하였다. Miller and Abrahams 식을 이용하여 천이확률을 계산하였는데, 트랩분포가 일정할 경우 전계가 증가함에 따라 전자의 이동도가 증가하였다. 이때 전계의 증가에 따라 유기물 내 트랩 간 천이 확률이 증가하였는데, 이 때문에 전자의 이동도가 증가함을 알 수 있었다. 그러나 전계가 일정 값 이상으로 증가 할 때는 전자의 이동 속도 또한 거의 변하지 않아 전자의 이동도는 오히려 줄어들었다. 트랩의 분산도를 증가시켰을 경우 낮은 전계 영역에서는 전자 이동도가 작고, 트랩의 분산도가 30 meV로 작을 경우에는 일정온도 이상에서는 전자 이동도가 일정하게 유지되었다. 그리고 분산도와 무관하게 전계가 증가하였을 때 전자 이동도의 변화는 거의 없었다. 이와 같은 시뮬레이션을 통하여 유기물 내에서 트랩과 온도가 전자 이동도에 미치는 영향을 확인할 수 있었다. 이러한 결과를 토대로 전하전송을 이해하면 유기물질을 이용한 소자 설계 시 소자 특성 향상에 도움을 줄 수 있을 것으로 기대된다.

Keywords: 유기물, 트랩, 전하이동도, 몬테카를로