

# 반도체 단위소자의 펄스방사선 영향분석

정상훈\* · 이남호\* · 이민웅\*\*

\*한국원자력연구원 · \*\*전북대학교

The analysis on the Pulsed radiation effect for semiconductor unit devices

Sang-hun Jeong\* · Nam-ho Lee\* · Min-woong Lee\*\*

\*Korea Atomic Energy Research Institute · \*\*Chonbuk National University

E-mail : shjeong@kaeri.re.kr

## 요 약

본 연구에서는 반도체 집적회로에 사용되는 단위소자인 nMOSFET, pMOSFET, NPN 트랜지스터를 0.18um 반도체공정으로 제작하고 펄스방사선 영향 분석을 수행하였다. 펄스방사선 조사시험 결과 nMOSFET의 경우  $2.07 \times 10^8$  rad(si)/s 이상의 선량에서 수십 nA의 광전류가 발생되었으며, pMOSFET의 경우  $3 \times 10^8$  rad(si)/s 이상의 선량에서도 광전류가 발생되지 않는 결과를 확인하였다. NPN 트랜지스터의 경우 MOSFET과는 다르게 광전류가 약 1uA 발생되었다. 따라서 내방사선 IC 설계시 BJT 보다는 MOSFET을 사용하여야 한다.

## ABSTRACT

In this paper presents an analysis of pulsed radiation effects of unit devices. Unit devices are the nMOSFET, pMOSFET, NPN Transistor and those fabricated by the 0.18um CMOS process. Pulsed radiation test results in nMOSFET, the photocurrent of tens nA was generated in  $2.07 \times 10^8$  rad(si)/s. For the pMOSFET, a photocurrent generation was not observed in  $3 \times 10^8$  rad(si)/s. For the NPN transistor, the photocurrent was generated with about 1uA. Therefore, the MOSFET must be used than BJT transistor when radhard IC design.

## 키워드

펄스방사선, 집적회로, 단위소자, 광전류, Upset

## I. 서 론

실리콘 기반의 반도체 소자에 고준위의 펄스방사선이 인가되면 EHP(Electron Hole Pair)가 급격히 생성되며 생성된 EHP는 바이어스에 따라 이동하며 반도체 소자에 Upset 현상 또는 내부의 Thyristor를 동작시켜 Latch-up과 같은 오류를 발생시킨다.[1]

위와 같은 펄스방사선으로 인한 문제를 방지하기 위해서는 반도체 집적회로 설계시 펄스방사선에 강인한 단위소자를 기반으로 반도체 소자를 설계하거나 SOI 공정과 같이 Latch-up이 발생할 수 없는 구조로 설계하여야 한다. 다만 SOI 공정의 경우 아직 일반화되지 않아 제작단가가 높다는 단점이 있다.

상용 반도체 단위소자의 경우 전기적 특성만을

제공하고 내부구조는 알 수 없기 때문에 정밀한 분석이 어렵다. 따라서 0.18um 반도체 공정으로 nMOSFET, pMOSFET, NPN 트랜지스터를 제작하여 내부구조를 파악하고, 제작된 단위소자에 대해서 펄스방사선 영향분석 시험을 진행하여 내성을 알아보고자 한다.

## II. 펄스방사선 시험용 단위소자

펄스방사선 시험용 단위소자는 0.18um 상용반도체 공정으로 제작을 진행하였으며 크기는 표 1에서 정리하였다. 그림 1은 단위소자에서 발생하는 광전류의 측정을 위해 회로도 구성한 것이다. Common Source 증폭기를 기반으로 MOSFET 내부에서 동작전류가 발생하지 않도록  $V_{GS}$  전압

을 0V로 고정시켰다. NPN 트랜지스터도 마찬가지로 Base에 의해 전류가 흐르지 않도록 회로를 구성하였다.

표 1. 반도체 단위소자 크기

단위소자(0.18um)			
	NMOS	PMOS	NPN
크기(W/L)	10um/1um	10um/1um	10um

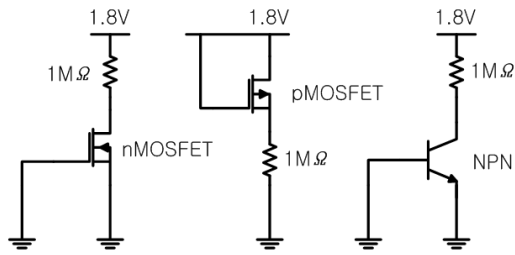


그림 1. 단위소자 펄스방사선 시험용 회로도

### III. 단위소자 펄스방사선 시험

앞서 제작한 단위소자의 펄스방사선 영향을 분석하였다. 펄스방사선 실험은 포항가속기연구소(PAL)의 Test LINAC 시설을 이용하여 진행하였으며  $2.94 \times 10^7 \sim 3.16 \times 10^8 \text{ rad(Si)/sec}$ 의 방사선량에서 2us 동안 조사시험을 진행하였다.[3] 그림 2는 단위소자 펄스방사선 시험구성을 보여준다.

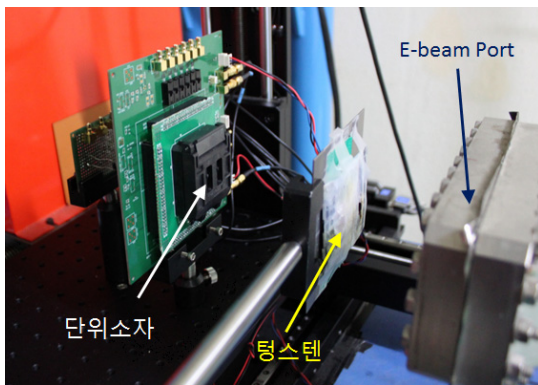


그림 2. 단위소자 펄스방사선 시험구성

### IV. 시험결과 및 고찰

그림 3은 nMOSFET의 펄스방사선 조사결과를 보여준다. 그림에서 보는바와 같이  $2.07 \times 10^8$

rad(si)/s의 선량에서 출력전압이 미세하게 흔들리는 것을 볼 수 있다. 그림 4는 pMOSFET의 펄스방사선 조사결과를 보여준다. 그림에서 보는바와 같이  $3.16 \times 10^8 \text{ rad(si)/s}$ 의 선량에서 출력전압이 미세하게 흔들리는 것을 볼 수 있다. 그림 5는 BJT 트랜지스터의 펄스방사선 조사결과를 보여준다. MOSFET과는 다르게 출력전압이 0.897V가 변하는 것을 확인할 수 있다. 부하저항이 1MΩ 이므로 전류가 약 1uA 가량 발생함을 알 수 있다. 출력전압이 1V가까이 변하게 되면 이 BJT가 사용된 집적회로가 오동작할 수 있으므로 MOSFET을 사용하여야 내방사선 기능을 갖을 수 있다.

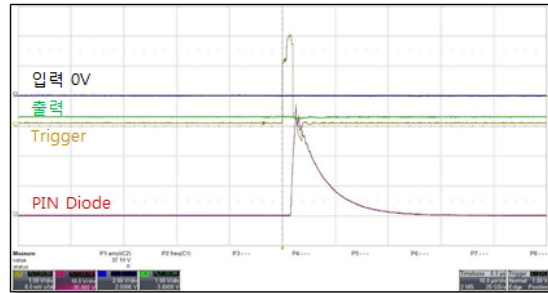


그림 3. nMOSFET 펄스방사선 조사결과 ( $2.07 \times 10^8 \text{ rad(si)/s}$ )

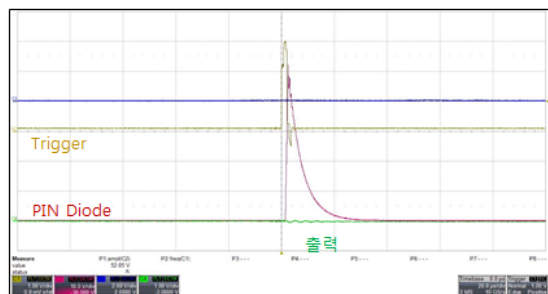


그림 4. pMOSFET 펄스방사선 조사결과 ( $3.16 \times 10^8 \text{ rad(si)/s}$ )

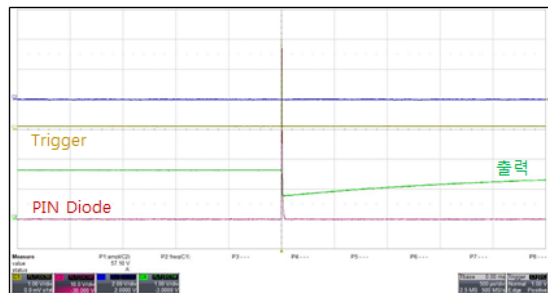


그림 5. BJT 펄스방사선 조사결과 ( $3.1 \times 10^8 \text{ rad(si)/s}$ )

#### IV. 결 론

본 반도체 단위소자의 펄스방사선 영향을 분석하였다. nMOSFET, pMOSFET, NPN 트랜지스터에 대해서 포항기속기연구소의 Test LINAC에서 조사 시험을 수행하였다. 시험결과 nMOSFET의 경우  $1 \times 10^8$  rad(si)/s 이상의 선량에서 수백 nA의 광전류를 관측하였고, pMOSFET의 경우  $3 \times 10^8$  rad(si)/s 이상의 선량에서 정상임을 확인하였다. 다만 BJT의 경우 MOSFET과 달리 누설전류가 약 1 $\mu$ A 발생함을 확인하였다. 이는 BJT가 MOSFET에 비해 면적이 넓고 집합면이 MOSFET에 크기 때문에 펄스방사선에 취약한 것으로 생각된다. 그리고 이 누설전류로 인해 집적회로 내부의 상태가 변하게 되고 이로 인하여 오동작을 유발할 수 있으므로 내방사선 집적회로 설계시 BJT 보다는 MOSFET을 사용하여야 한다.

#### 참고문헌

- [1] George C Messenger, "The effects of radiation on electronic systems", New York : Van Nostrand Reinhold, cop., 1992.
- [2] 정상훈, 이남호, "과도방사선 피해 영향 분석을 위한 CMOS 논리 소자 설계 및 제작", 한국정보통신 종합학술대회 16(1), 880-883(2012)
- [3] S.H. Jeong, N.H. Lee, S.C. Oh, Y.G. Hwang, "Calibration of Pulse Radiation dose using a PIN diode", ITC-CSCC 2013, 1119-1121