AVX2 명령어 집합을 이용한 고속 HEVC 역-변환 구현

목정수, 마종현, 안용조, 심동규
광운대학교
{jsmok, mday519, yongjoahn, dgsim}@kw.ac.kr

Implementation of Fast HEVC Inverse Transform using AVX2 Instruction Set

Jung-Soo Mok, Jonghyun Ma, Yong-Jo Ahn, Donggyu Sim
Kwangwoon University

요 약

본 논문은 AVX2 (Advanced Vector eXtension 2) 명령어 집합을 이용하여 HEVC (High Efficiency Video Coding) 복호화기의 역-변환 모듈을 고속화하는 방법을 제안한다. AVX2 명령어 집합은 256 비트 레지스터를 사용하여 다수의 데이터를 한번의 명령을 통해 병렬적으로 연산할 수 있으며 반복적인 산술 연산 혹은 논리 연산 구조에서 효율적이다. 제안하는 방법은 AVX2 명령어 집합을 이용하여 8×8 ~ 32×32 크기의 TU (Transform Unit) 단위로 수행되는 역-변환 연산을 행렬의 곱 형태로 연산하여 고속화하였다. 실험 결과 AVX2 명령어 집합을 이용한 역-변환 연산은 Chen 알고리즘에 비해 평균 51% 속도 향상을 보였으며 SSE (Streaming SIMD Extension) 명령어 집합을 이용한 연산에 비해 평균 20%의 속도 향상 결과를 얻을 수 있었다.

1. 서론

최근 사용자들의 고화질, 고해상도의 영상에 대한 요구와 다양한 멀티미디어 기기의 보급으로 인하여 ISO/IEC MPEG (Moving Picture Experts Groups)과 ITU-T VCEG (Video Coding Expert Group)이 JCT-VC (Joint Collaborative Team on Video Coding)을 결성하여 기존 H.264/AVC 대비 동일 화질에서 2 배 이상의 부호화 효율을 갖는 차세대 비디오 압축 기술인 HEVC(High Efficiency Video Coding)를 표준화 하였다[1][2]. HEVC 는 쿼드 트리 구조, 가변 블록 크기, 다양한 예측 모드 등의 최신 기술을 적용하여[3] 부호화 효율이 크게 증가하였지만, 동시에 복잡도 또한 크게 증가하여 실시간 부호화 및 복호화에 대한 어려움이 존재한다. 이러한 문제점을 해결하기 위하여 병렬화 및 최적화 등의 다양한 방법으로 HEVC 부호화기 및 복호화기를 위한 고속화 연구가 활발히 진행 중이다[4][5]. 특히 SIMD (Single Instruction Multiple Data)는 단일 명령으로 다중 데이터를 처리할 수 있는 데이터 수준의 병렬화 기법으로 반복적인 산술 연산 혹은 논리 연산을 수행하는 구조를 효율적으로 고속화할 수 있다. 또한, CPU 및 GPU 를 이용한 멀티 스레딩 (multi threading) 방법에 비해 하드웨어의 영향을 적게 받기 때문에 다양한 애플리케이션에 활용될 수 있다는 장점이 있어 비디오 코덱 및 멀티미디어 처리 분야에서 SIMD 명령어를 이용한 고속화 및 최적화에 대한 다양한 연구가 진행 중이다[6][7].

본 논문은 HEVC 실시간 복호화를 위한 연구의 일환으로 SIMD 명령어인 AVX2 (Advanced Vector eXtension 2) 명령어 집합을 이용한 역-변환 모듈의 고속화 방법을 제안한다. 제안하는 방법은 8×8 ~ 32×32 크기의 TU (Transform Unit)에서 수행되는 역-변환 연산에 대해 행렬의 곱 형태를 이용하여 AVX2 명령어 집합의 256 비트 레지스터를 충분히 활용하여 다수의 데이터를 단일 명령으로 연산한다.

본 논문의 구성은 다음과 같다. 2 장에서는 역-변환 모듈을 고속화하기 위한 기존 연구를 살펴본다. 3 장에서는 AVX2 명령어 집합을 이용하여 역-변환 모듈을 고속화하는 방법을 소개하며 4 장에서는 구현된 기술에 대한 평가 및 분석을 한다. 마지막으로 5 장에서는 본 논문에 대한 결론을 맺는다.

2. 역-변환 고속화를 위한 기존 연구

HEVC 복호화기는 4×4~32×32 가변 크기 TU 에 대해 IDCT (Inverse Discrete Cosine Transform) 커널을 이용하여 공간 주파수 영역의 신호를 영상 신호로 변환하며 4 × 4 TU 의 경우엔 IDCT 또는 IDST(Inverse Discrete Sine Transform) 커널을

사용할 수 있다. HEVC 의 역-변환 모듈은 역-양자화된 신호와 정수변환 커널과의 행렬 곱 형태로 연산될 수 있지만 복호화기의 복잡도를 고려하여 Chen 알고리즘을 사용하여 구현되어 있다[8]. 하지만 SIMD 명령어를 이용한 고속화를 수행하기 위해선 행렬 곱 형태의 연산이 보다 효율적이며 이에 대한 다양한 연구가 수행되었다. 그 중 SIMD 명령어 기반 HEVC REXt 복호화기 고속화[9]는 다양한 모듈에 SSE (Streaming SIMD Instruction) 및 AVX2 명령어 집합을 이용하여 고속화 연구를 수행하였으며 역-변환 모듈에 SSE 명령어 집합을 적용하여 평균 47%의 속도 향상 결과를 얻었다. 또한, AVX2 명령어 집합을 이용한 HEVC 역 이산여현변환 고속화[10]는 4×4 TU 에 대해 AVX2 명령어 집합의 레지스터를 충분히 사용하기 위해 4 개의 4×4 TU 를 동시에 처리하는 방법을 제안하였으며 해당 연산에 대하여 평균 9.50 배의 속도 향상 결과를 얻었다.

3. AVX2 명령어 기반의 IDCT 고속화

AVX2 명령어 집합은 인텔 아키텍쳐 x86 명령어 집합의 확장으로 최대 256 비트 레지스터를 사용하여 정수/부동소수점 SIMD 연산이 가능하기 때문에 기존의 SSE 명령어 집합 대비 최대 2 배의 속도 향상 효과를 얻을 수 있다. 따라서 본 논문은 기존의 SSE 명령어 집합을 이용한 역-변환 연산 고속화를 AVX2 명령어 집합을 이용하여 보다 효율적으로 고속화하는 방법을 소개한다.

전술한 바와 같이 SIMD 명령어를 이용하여 역-변환 모듈을 고속화하기 위해선 정수변환 커널과 행렬 곱 형태로 연산하는 것이 유리하다. AVX2 명령어 집합은 레지스터의 크기가 확장 됨에 따라 일부 SIMD 연산이 변경되었다. 특히 데이터의 오버플로우 및 언더플로우를 방지하기 위해 사용되는 pack 확장 및 축소 연산이 상위 128 비트와 하위 128 비트가 독립적으로 수행되기 때문에 이에 대한 충분한 고려가 필요하다.

본 논문은 이를 고려하여 데이터를 AVX2 명령어 집합에 맞추어 선택적으로 로드하였다. 그림 (1)과 그림 (2)는 AVX2 명령어 집합을 이용하여 16×16 TU 에 대하여 역-변환 연산을 수행하기 위해 데이터를 선택적으로 로드하여 연산하는 예를 나타낸다. 데이터의 오버플로우 혹은 언더플로우를 고려하여 상위 128 비트와 하위 128 비트 레지스터에 대해 역-양자화된 신호를 8×8 크기의 블록 단위로 로드하였으며 변환 행렬과 커널의 연산은 vpmaddwd 와 vphaddd 명령어를 이용하여 수평 및 수직 방향에 대한 행렬 곱 연산을 수행하였다. 또한 변환 행렬의 메모리 접근을 효율적으로 수행하기 위해 전치 행렬을 추가하여 전치 연산에 대한 계산량을 감소시켰다.

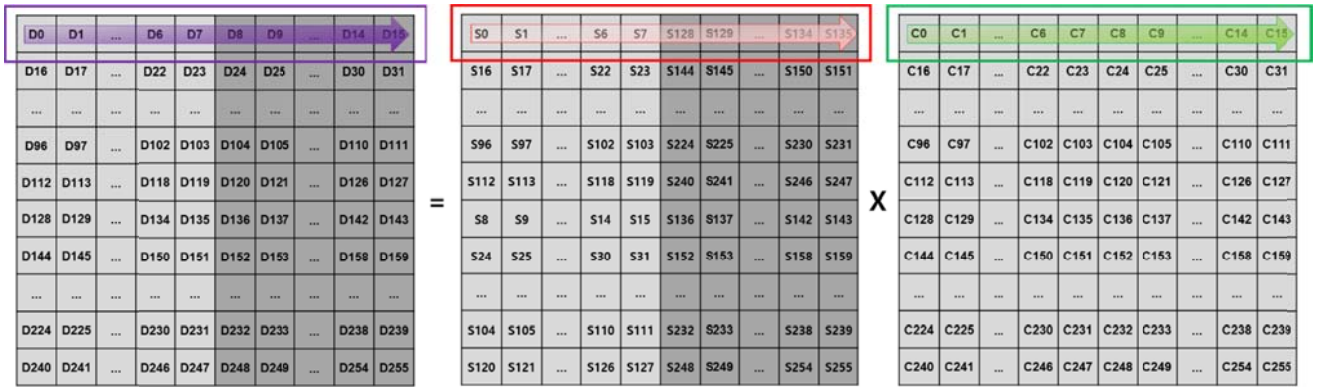

그림 1. AVX2 명령어 집합을 이용한 수평 방향 역-변환

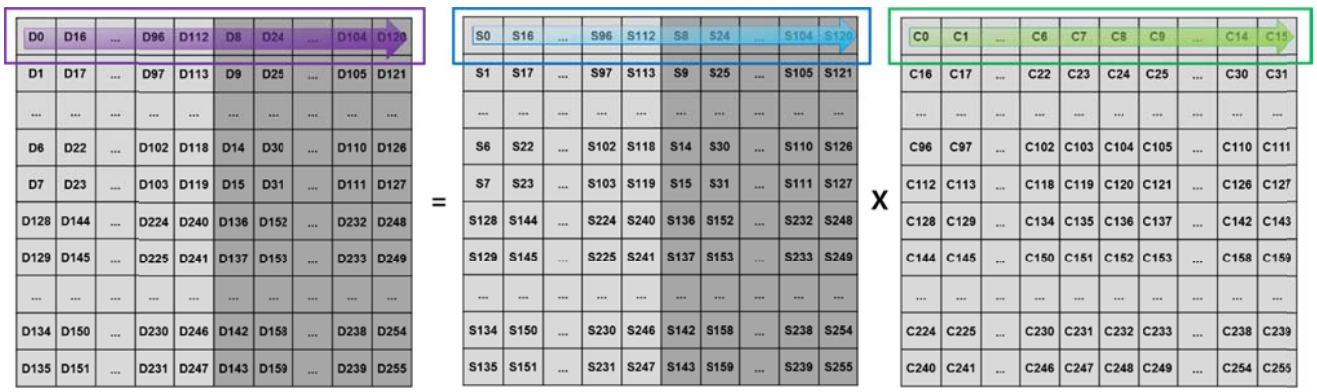

그림 2. AVX2 명령어 집합을 이용한 수직 방향 역-변환

4. 실험 결과

본 장에서는 제안하는 AVX2 명령어 집합을 이용한 역변환 모듈의 고속화 방법의 성능 측정 결과를 소개한다. 실험은 HM 16.0 에 기반을 둔 ANSI C 기반 자체 개발 HEVC 복호화기 소프트웨어를 사용하였으며 실험 환경은 표 1 과 같다. 실험에 사용된 영상은 HEVC common test sequence 의 Claas B 영상을 부호화한 비트스트림을 사용하였다[11]. 고속화에 따른 역-변환 모듈의 성능 향상 비율은 수식 (1)의 ATS (Average Time Saving)을 사용하였으며 $DecTime_{anchor}$ 은 AVX2 명령어 집합을 적용하기 전의 역-변환 모듈의 수행 시간을 나타내며, $DecTime_{prop}$ 은 AVX2 명령어 집합을 적용한 후의 역-변환 모듈의 수행 시간을 나타낸다.

표 1. 실험 환경

Component	Description
CPU	Intel Core™ i7 4770K (Haswell)
Clock speed	3.5GHz
Memory	32Gb
OS	MS Window 7 64bits
Compiler	Intel C++ 15.0

$$ATS(\%) = \frac{DecTime_{anchor} - DecTime_{prop}}{DecTime_{anchor}} \times 100(\%) \quad \cdots(1)$$

표 2 는 AVX2 명령어 집합을 적용하여 측정한 역-변환 연산의 속도 향상 비율을 나타내며 복호화 시간의 오차를 줄이기 위해 각각의 비트스트림에 대해 복호화를 10 번씩 수행하여 시간을 측정하였다. 실험 결과, 제안하는 방법은 Chen 알고리즘에 비해 평균 51%의 속도 향상 결과를 얻었으며, SSE 명령어 집합에 비해 평균 20%의 속도 향상 결과를 얻을 수 있었다.

표 2. 제안하는 방법을 사용한 역-변환 연산의 성능

TU size	Chen vs. AVX2	SSE vs. AVX2
8×8	37%	17%
16×16	66%	24%
32×32	51%	20%
Average	51%	20%

5. 결론

본 논문은 AVX2 명령어 집합을 이용하여 8×8~32×32 크기의 TU 에서 수행되는 역-변환 모듈을 효율적으로 고속화시키는 방법을 제안하였다. 제안하는 방법은 역-변환의 연산 시간을 Chen 알고리즘 대비하여 평균 51%의 속도를 향상시켰으며 SSE 명령어 집합에 대비하여 평균 20%의 속도를 향상시켰다. 추후에는 AVX2 명령어 집합을 이용하여 화면 내 예측의 고속화 연구를 진행 할 계획이다.

감사의 글

이 논문은 2014 년도 정부(미래창조과학부)으 재원으로 한국연구재단의 지원을 받아 수행된 기초연구사업임(NRF-2014R1A2A1A11052210)

참고문헌

[1] B. Bross, W. Han, G. Sullivan, J. Ohm, and T. Wiegand, "High Efficiency Video Coding (HEVC) Text Specification Draft 10," document JCTVC-L1003_v34, Geneva, CH, Jan. 2013.

[2] B. Li, G. and G. Sullivan, "Comparison of Compression Performance of HEVC Draft 10 with AVC High Profile," JCTVC-M0329, Incheon, Korea, April. 2013.

[3] G. J. Sullivan, J. Ohm, W. Han, and T. Wiegand, "Overview of the High Efficiency Video Coding (HEVC) Standard," IEEE Trans. on CSVT., vol. 22, no. 12, pp. 1649-1668, Dec. 2012.

[4] H. Jo, D. Sim, "Hybrid Parallelization for HEVC Decoder, " Image and Signal Processing (CISP). vol. 1, pp. 170-175, Dec. 2013.

[5] Y.J Ahn, T.J Hwang, D.G Sim, W.J Han "Implementation of fast HEVC encoder based on SIMD and data-level parallelism," EURASIP Journal on Image and Video Processing, Mar. 2014

[6] 황태진, 안용조, 심동규, "SIMD 명령어 기반 HEVC 부호화기 최적화," IPIU 2013, P-169, Feb. 2013.

[7] Chi, C. C., Alvarez-Mesa, M., Bross, B., Juurlink, B., and Schierl, T, "SIMD acceleration for HEVC decoding," IEEE Trans. on CSVT,. no. 99, Oct. 2014

[8] W-H. Chen, C. H. Smith, and S. C. Fralick, "A fast computational algorithm for the discrete cosine transform," IEEE Trans. on Commun., vol. 25, no. 9, pp. 1004-1009, Sep. 1977.

[9] 목정수, 안용조, 류호찬, 심동규 "SIMD 명령어 기반 HEVC RExt 복호화기 고속화," 방송공학회 논문지, vol. 20, no. 2, Mar. 2015.

[10] 김우리, 조현호, 안용조, 심동규 "AVX2 명령어를 이용한 HEVC 역 이산여현변환 고속화," 방송공학회, 하계학술대회, 2014.

[11] Bossen, "Common test conditions and software reference configurations," document JCTVC-L1100, Geneva, CH, Jan. 2013.