

# 고 전력밀도 역률 개선 AC/DC 컨버터

김수산, 김효훈, 권기현\*, 허태원\*, 류동균\*, 최흥균\*, 김희욱\*, 한상규†  
국민대학교 POESLA, \*삼성전기

## High Power Density Power Factor Correction AC/DC Converter

Su San Kim, Hyo Hun Kim, Gie Hyoun Kweon\*, Taewon Heo\*, Dongkyun Ryu\*,  
Heunggyoon Choi\*, Hugh Kim\* and Sang Kyoo Han†

Kookmin University Power Electronics Laboratory POESLA, \*Samsung Electro-Mechanics Co., LTD

### ABSTRACT

본 논문에서는 새로운 방식의 무손실 스너버를 적용한 역률 개선회로를 제안한다. 기존 역률 개선회로의 경우 구동 주파수에 비례하여 스위칭 손실이 증가하고, 연속전류모드 구동 시 출력 다이오드의 역회복 특성 문제가 존재하였다. 하지만 제안된 방식 경우 소프트 스위칭이 가능하기 때문에 고주파수 구동에 유리하며, 출력 다이오드의 역회복 특성 문제를 해결할 수 있다. 이러한 장점으로 인하여 스위칭 주파수 상향에 유리하며 스위칭 주파수 증가 시 리액티브 소자의 부피를 대폭 저감할 수 있기 때문에 고밀도 전원회로 구현 시 유리한 장점을 갖는다. 본 논문에서 제안한 방식을 250W급 시제품 제작을 통해 실험적 결과를 제시하여 이론적 타당성을 검증한다.

### 1. 서 론

최근 전원회로는 전자기기의 소형 슬림화 추세에 따라 모듈형 컨버터에 대한 요구가 증가하고 있다. 하지만 전원회로에서 사용된 큰 사이즈의 리액티브 소자들로 인해 전원회로의 소형화에 어려움이 존재하고 있으며 이를 해결하기 위해 최근 고주파 구동에 대한 연구가 활발히 진행되고 있다. 기존 역률개선회로의 경우 고주파 구동 시 주파수에 비례한 스위칭 손실의 증가 및 출력 다이오드의 역회복 특성 문제로 인해 심각한 효율 저하 및 Noise 문제가 존재한다. 본 논문은 이러한 문제점을 극복하고 고주파 구동을 통한 전원회로의 사이즈 감소를 위해 새로운 무손실 스너버를 제안하였다.<sup>[1][2]</sup> 즉, 기존 역률개선회로를 Boundary Conduction Mode(BCM)로 동작시킴으로써 스위칭 턴 온 시 스위칭 손실과 출력다이오드의 역회복 특성을 개선하고 BCM동작으로 인해 증가한 스위칭 턴 오프 손실을 저감하기 위한 무손실 스너버를 제안하며 이를 통해 고주파 구동에 따른 스위칭 손실 저감 및 주파수 증가에 따라 리액티브 소자의 크기를 감소시킬 수 있는 전원회로의 소형 및 모듈화 방안에 대해 고찰한다.

### 2. 제안 무손실 스너버

#### 2.1 제안 무손실 스너버의 배경

기존의 부스트 컨버터의 경우 일반적으로 스위칭 양단에 큰 전압이 걸리는 예에서는 턴 온 손실이 우세하다. 때문에 스위칭 주파수 상향 시 증가하는 스위칭 손실을 줄이기 위하여 턴 온 시 Zero Voltage Switching(ZVS) 또는 Valley Switching(VS)이 가능한 BCM 구동을 한다. BCM 구동 시 스위칭 양단전압은  $V_{in} \leq V_o/2$

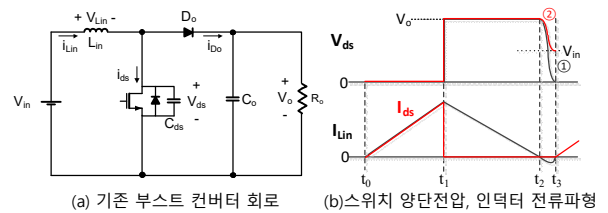


그림 1 기존 부스트 컨버터 회로 및 스위치 전압, 인덕터 전류 파형

일 때 그림 1 (b) ①과 같고  $V_{in} \geq V_o/2$ 일 때는 그림 1 (b) ②와 같다. 그림 1 (b)의 ( $t_2 \sim t_3$ )구간에서 입력 인덕터의 전류가 0이 된 이후 입력 인덕터  $L_{in}$ 과 출력캐패시터  $C_{ds}$ 간의 공진으로 인하여 스위칭 양단 전압이 감소한다. 스위칭 양단전압이 감소하였을 때 스위치를 턴 온하게 되면 ZVS 또는 VS 동작이 가능하기 때문에 턴 온 손실을 대폭 줄일 수 있다. 하지만 BCM 동작 시 증가하는 인덕터의 큰 침투전류로 인해 스위칭 턴 오프 손실이 증가하며 이는 출력전력이 큰 예의 경우 더욱 심각해진다. 이를 위해 본 논문에서는 그림 2 (b)와 같은 무손실 스너버가 추가된 부스트 컨버터를 제안한다. 제안된 회로의 스위칭 특성은 그림 2 (a)와 같이 턴 온 시 ZVS 동작을 통해 스위치의 턴 온 손실을 감소시키고 턴 오프 시 Soft Switching 동작을 통하여 스위치의 턴 오프 손실을 감소시킨다.

#### 2.2 제안 무손실 스너버 동작 원리

제안회로의 경우 BCM 구동 시 입력전압에 따라 스위칭 턴 온 시 ZVS또는 VS을 한다. 본 논문은 ZVS가 가능한 입력전압 영역에 대해 설명하겠으며, 그에 대한 동작파형은 그림 3과 같다. 스위치의 온 오프에 따라 크게 에너지 저장모드와 에너지 전달모드로 구분된다. ( $t_0 \sim t_3$ )구간동안 스위치는 턴 온 되어 입력 인덕터  $L_{in}$ 에 전류형태로 에너지를 저장한다. 이후 스위칭 턴 오프 시 ( $t_3 \sim t_4$ )구간동안 입력 인덕터  $L_{in}$ 전류는 별도로 추가된 스너버 캐패시터  $C_{s2}$ 를 충전하기 때문에 스위칭 양단전압이 기존보다 낮은 기율기로 상승한다. 이러한 동작으로 인해 스위치의 양단전압과 전류의 곱치는 부분이 기존보다 대폭 감소되어 스위치의 소프트 턴 오프가 가능하다. 이후 스너버 캐패시터  $C_{s1}$ , 스너버 인덕터  $L_s$  및 입력 인덕터  $L_{in}$ 에 저장된 에너지를 출력 측으로 전달한다. 에너지를 모두 전달한 이후 구간( $t_6 \sim t_8$ )에 보이듯이 입력 인덕터  $L_{in}$ 과 스위치의 출력 캐패시터  $C_{ds}$ 의 공진에 의해 스위칭 양단전압은 감소하게 되며 이후 스위칭 턴 온 시 ZVS 또는 VS 동작을 가능하게 한다. 또한 이와 동시에 다음 스위칭 주기에서 스위칭 턴 오프 시 소프트 스위칭을 보장하기 위해 스너버 캐패시터  $C_{s2}$ 의 에너지를 스너버 캐패시터  $C_{s1}$ 으로 모두 전달한다.

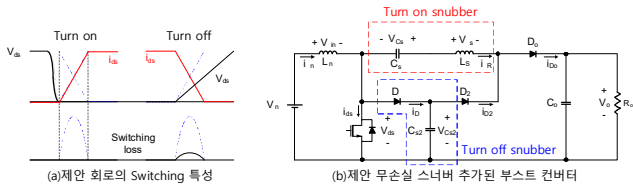


그림 2 제안 회로 및 제안회로의 전압 전류 파형

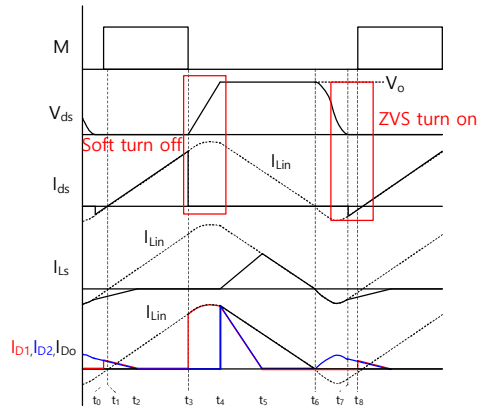


그림 3 제안 회로의 동작파형

### 3. 실험결과

제안회로의 250W급 시작품의 실험사양은 다음과 같다. 입력전압 =  $90V_{rms} \sim 264V_{rms}$  이며 출력전력은 250W(390V/641mA)이다. 실험에 사용된 소자의 파라미터는  $L_m = 29\mu H$ ,  $C_{s1} = 100nF$ ,  $C_{s2} = 440pF$ ,  $L_s = 4.7\mu H$ 가 사용되었으며, 스위치 = IPD60R380P6, 다이오드( $D_1$ ,  $D_2$ ,  $D_0$ ) = STPSC10H065가 사용되었다. 그림 4는 상기 사양을 가지며 ZVS가 가능한 입력전압에서의 파형을 나타내었다. 회로 내 주스위치 M의 게이트 전압, 스위치 양단전압 및 입력 인덕터  $L_m$ 의 전류 파형을 나타낸 것이다. 스위치 전류파형을 측정하여야 하나 고주파 구동 시 리드 길이에 따른 기생 인덕턴스가 크게 발생한다. 이러한 기생 인덕턴스에 의하여 Noise 성분이 많이 발생하기 때문에 스위치 전류 파형을 입력 인덕터  $L_m$ 의 전류 파형으로 대체하였다. 실험결과 스위치 턴 온 시 그림 4 (a)와 같이 스위치 양단전압이 0으로 감소한 후 인덕터 전류가 상승하므로 스위치 양단 전압과 전류의 겹치는 부분이 매우 작을 것으로 판단된다. 또한 턴 오프 시 그림 4 (b)와 같이 스위치 양단 전압이 낮은 기울기를 가지고 서서히 증가하기 때문에 스위치 양단 전압과 전류가 겹치는 부분이 매우 작을 것으로 판단된다. 제안회로의 효율은 동일한 인덕턴스를 가지며 스너버를 제외한 동일조건하에서 구동한 부스트 컨버터에 비하여 입력전압이 낮은  $90V_{rms}$ 시 1.26% 낮은 효율을 측정할 수 있었다. 하지만 입력전압이  $264V_{rms}$ 시 기존 회로대비 1.6%의 높은 효율을 측정할 수 있었다. 역률의 경우 그림 5에 보인 바와 같이 Universal Line에 대하여 95.8% ~ 99.47%의 역률을 얻을 수 있었다.

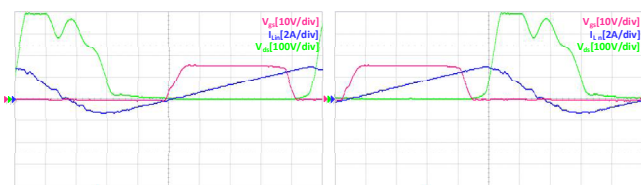


그림 4 회로 동작 시 스위치 전압 및 인덕터 전류 파형

표 1 제안 회로가 적용된 역률개선회로의 크기

면적	44.2[cm <sup>2</sup> ]	
높이	2.1[cm]	
체적	92.82[cm <sup>3</sup> ]	

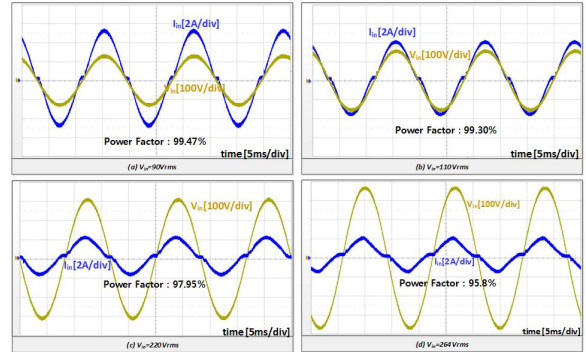


그림 5 제안 회로의 입력전압 및 입력전류 파형

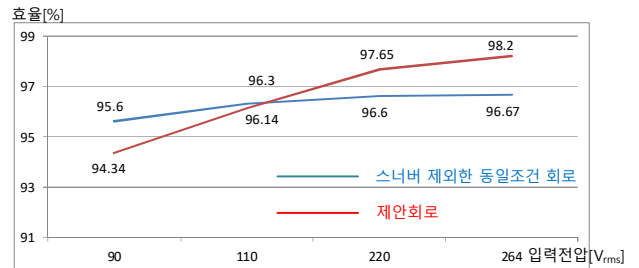


그림 6 고주파 구동 시 기존 회로 대비 제안 회로 효율 그래프

### 4. 결론

본 논문은 고주파 구동에 적합한 새로운 무손실 스너버가 적용된 역률개선회로를 제안하였다. 무손실 스너버를 적용함으로써 스위칭 시 발생하는 손실을 저감하였다. 그 결과 스너버를 제외한 동일한 사양의 역률개선회로 대비 최대 1.6%의 효율을 증가시킬 수 있었으며, Universal Line 에 대하여 95.8% ~ 99.47%의 역률을 얻을 수 있었다. 또한 주파수 상향을 통한 리액티브 소자의 크기를 줄여 250W급의 역률개선회로를 표 1과 같은 크기로 설계할 수 있었다.

이 논문은 삼성전기(주) 연구비 지원에 의하여 연구되었음

### 참고 문헌

- [1] Bodur, H "An improved lossless passive snubber cell for PFC boost converter", Electric Power and Energy Conversion Systems (EPECS), 2013 3rd International Conference pp. 1 6, 2013
- [2] Ho Sung Kim "A boost PFC rectifier with a lossless snubber circuit using coupled inductors methods", Electronics Conference and Exposition (APEC), 2012 Twenty Seventh Annual IEEE pp 1148 1152, 2012