

모드 4 [t_3, t_4] : D_2 가 꺼지면 이 모드가 시작된다. L_b 와 L_{kl} 에 걸리는 전압은 각각 $-2L_b(V_{dc}+nV_o/2-V_{in})/(2L_b+L_{kl})$, $L_{kl}(V_{dc}+nV_o/2-V_{in})/(2L_b+L_{kl})$ 이 되어 i_{Lb} 는 감소하고, i_{Lkl} 은 증가한다.

모드 5 [t_4, t_5] : t_4 에서 i_{Lb} 가 0이 되고 D_1 은 영전류 스위칭 조건에서 꺼진다. i_{Do} 는 $-n2V_o/(2L_{m1})$ 의 기울기로 감소한다.

모드 6 [t_5, t_6] : t_5 에서 i_{Lm1} 과 i_{Lm2} 는 0이 되고 D_0 는 영전류 스위칭 조건에서 꺼진다. v_{sw} 는 C_{oss} 와 $L_{m1}+L_{kl}(=L_{m2}+L_{k2})$ 의 공진에 의해 비선형으로 감소한다.

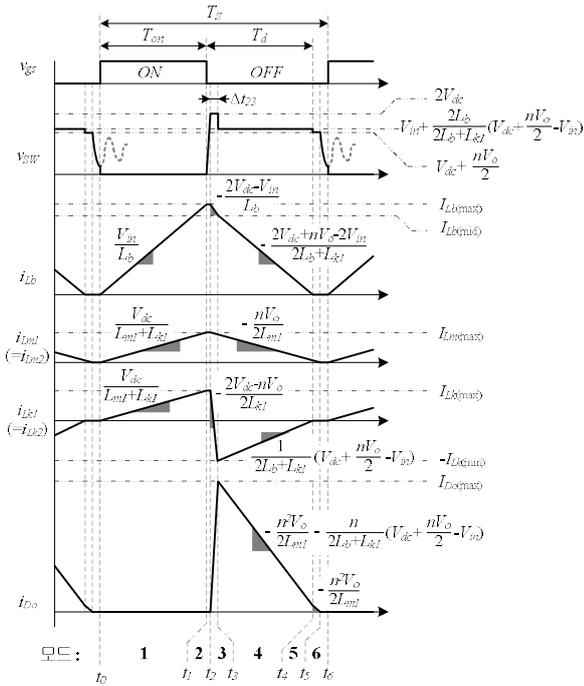


그림 2. 제안하는 컨버터의 이론적 파형

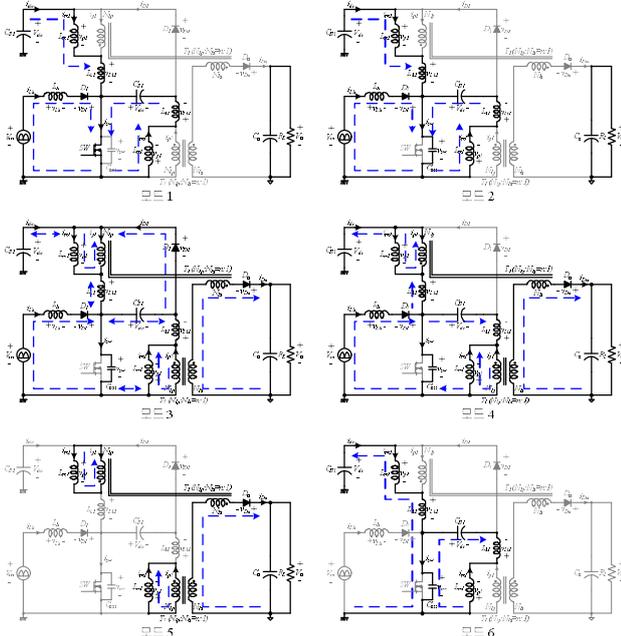


그림 3. 제안하는 컨버터의 동작 모드

표 1. 실험에 사용한 컨버터의 설계사양

V_{in}	100~230[V _{ac}]	V_o	48[V _{DC}]
$f_{sw(min)}$	30[kHz]	P_o	100[W]
L_b	438[μ H]	L_{m1}, L_{m2}	907[μ H]
n	3[Turn]	C_{B1}, C_{B2}	47[μ F]
C_o	1410[μ F]		

3. 실험 결과

표 1은 실험에 사용된 제안된 컨버터의 설계 사양이다. 그림 4와 5는 입력전류가 각각 100, 230[V_{ac}]일 때의 입력전류와 동작파형을 측정된 것이다. 입력전류 파형이 정현파와 비슷하면서 입력전압과 위상이 같기 때문에 높은 역률이 만족된다. 스위치 전압의 경우에는 게이트 파형이 입력되기 전에 드레인-소스 전압이 감소하여 스위칭 손실이 크게 줄어들었다. 최대부하에서 제안하는 컨버터의 효율은 100[V_{ac}]에서 90.7[%], 230[V_{ac}]에서 91.92[%], 그리고 역률은 0.956 이상으로 측정되었다.

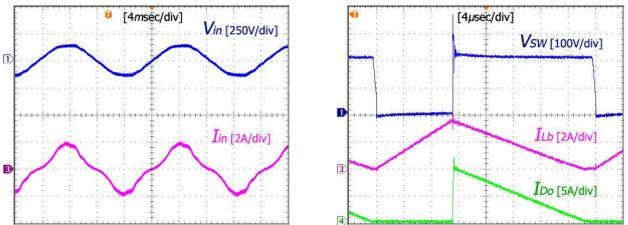


그림 4. $v_{in}=100[V_{ac}]$ 일 때, 입력전류와 동작파형

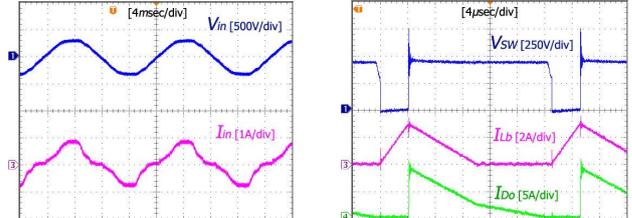


그림 5. $v_{in}=230[V_{ac}]$ 일 때, 입력전류와 동작파형

4. 결론

본 논문에서는 보조 스너버 회로가 없는 고효율의 1단 부스트-플라이백 역률개선 컨버터를 제안하고 동작특성과 성능을 실험을 통하여 알아보았다. 부스트 셀의 불연속 모드 동작으로 높은 역률이 만족되었고, 플라이백 모듈의 임계모드 동작으로 스위칭 손실이 감소하였다.

참고 문헌

- [1] Y.-C. Li and C.-L. Chen, "A Novel Primary-Side Regulation Scheme for Single-Stage High-Power-Factor AC-DC LED Driving Circuit," IEEE Trans. Ind. Electron., vol. 60, no. 11, pp. 4978-4986, Nov. 2013.
- [2] H. S. Athab, D. D.-C. Lu, A. Yazdani, and B. Wu, "An Efficient Single-Switch Quasi-Active PFC Converter With Continuous Input Current and Low DC-Bus Voltage Stress," IEEE Trans. Ind. Electron., vol. 61, no. 4, pp. 1735-1749, April. 2014.