

d-q축에서 반복제어기를 적용한 3상 계통연계형 인버터연구

임정우, 조영훈, 최규하
 건국대학교 전기기계 및 전력전자연구실

Research on grid connected 3-phase inverter applying repetitive controller in d-q axis

J.W. Lim, Y.H. Cho, G.H. Cheo
 Power electronics laboratory, Konkuk Univ.

ABSTRACT

This paper is research on design controller of grid connected 3 phase inverter. It confirms effects of high harmonics on controller and imposes repetitive controller to minimize effects on the high harmonics. The result of test in this paper is drawn by simulation tool.

1. 서론

본 논문은 계통연계형 3상인버터의 제어기설계를 연구한 논문으로 실제 계통에 존재하는 고조파성분이 제어기에 미치는 영향을 확인하였고 고조파성분의 영향을 최소화하기 위하여 반복제어기를 도입하였다. 실험결과는 시뮬레이션툴을 이용하여 도출하였다.

2. 소개

2.1 회로

아래 그림 1은 실험에 사용된 전체 회로구성이며, 각각의 V_{xn} 은 기본파 전압을 \tilde{v}_{xn} 실제 계통에 포함되어 있는 고조파성분을 모사한 것이다. I_{x_sen} 과 V_{xy_sen} 은 각각의 상에서의 센싱한 전류, 전압값을 나타낸다. 논문에 기재된 모든 실험은 계통에 전력을 전달하는 모드로 진행하였다.

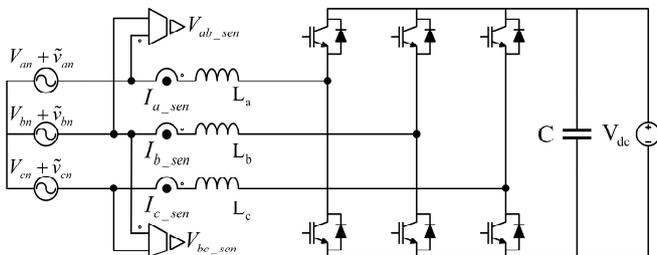


그림 1 실험에 사용된 계통연계형 3상인버터와 회로구성
 Fig. 1 Grid connected 3-phase inverter and circuit composition

표 1 그림 1의 세부내용

Table. 1 Specifications of Fig. 1

구분	크기
스위칭 주파수	40kHz
계통기본과선간전압	311sin(120πt)
고조파	20sin(600πt)+4.0482sin(πt)
L_x	2mH +0.2Ω
C	1.5mF
Vdc	450V

2.1 제어기

본 논문에서 사용된 3상 인버터는 계통과 연계하여 전압 및 전류제어가 가능해야 하므로 계통의 위상을 찾는 알고리즘이 필수적이다. 그림 2의 상위에 있는 d q 변환 블록은 계통의 위상을 찾는 PLL알고리즘 블록도이며 PCS는 계통에 있는 외란을 제거하여 정상분만을 추출하는 블록이다. PLL알고리즘을 이용하여 찾아낸 계통의 위상으로 센싱한 3상 전류를 d q 변환하여 직류성분으로 제어하게 된다. 여기서 I_{x_ref} 은 각각 d,q의 전류지령이고, V_{xn}^* 은 제어기의 출력을 교류성분으로 변환한 값이다.

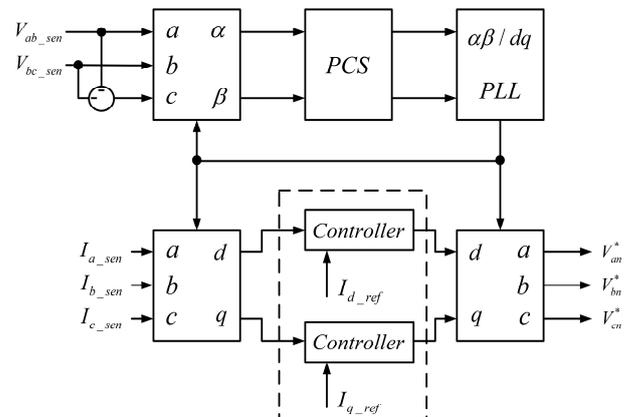


그림 2 실험에 사용된 3상 인버터의 전체 제어기 블록도
 Fig. 2 Whole controller block diagram of the 3-phase inverter used in test

2.1.1 전류제어기와 반복제어기

그림 3은 그림 2의 제어기 부분을 보다 자세하게 표현한 블

록도이다. PI_x 와 REP_x 는 각각 PI제어기와 반복제어기를 나타내고 있다. 그림 4의 반복제어기는 그림 3의 REP_x 블록을 나타낸 것으로 K_{REP} , $F(z)$ 은 반복제어기의 이득과 필터이다. z^{-M} 은 시지연함수로 제어기의 샘플링타임과 반복제어를 원하는 주파수를 선택하여 지연함수의 차수를 선택해야 한다.^[1]

$$M = \frac{2\pi}{T_{samp} * \omega_{REP}} \quad (1)$$

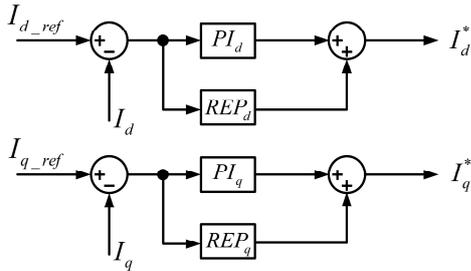


그림 3 PI제어기와 반복제어기 블록도
Fig. 3 Block diagram of PI and repetitive controller

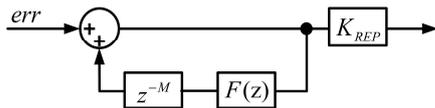


그림 4 반복제어기
Fig. 4 Repetitive controller

3. 실험결과

3.1 이상적인 전압원

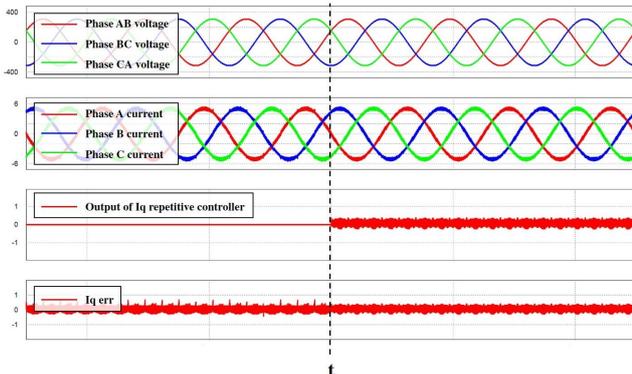


그림 5 이상적인 계통전압에서의 인버터 출력
Fig. 5 Inverter output in ideal condition of grid voltage

표 2 그림 5의 인버터 출력전류 THD비교
Table. 2 Inverter output current THD compare at Fig. 5

	THD		%
	without REP	with REP	
Ia	4.11e 2	3.87e 2	5.84
Ib	4.12e 2	3.86e 2	6.31
Ic	4.13e 2	3.86e 2	6.54

그림 5는 계통전압 이상적일 때 t이전에서는 PI제어기 단독으로 제어하다가 t가 지나가는 시점부터 반복제어기와 PI제어기가 같이 작동하도록 설계한 인버터의 출력파형이다. 상단부터 각상의 선간전압과 상전류 q축 반복제어기의 출력 그리고 q축 전류지령과 실제값의 오차를 나타내고 있다.

3.2 실제 전압원을 모의

아래 그림 6은 실제 계통에 존재하는 홀수 고조파를 모사하여 진행한 시뮬레이션 결과이다. 결과파형은 그림 5와 같은 방식으로 나열하였다.

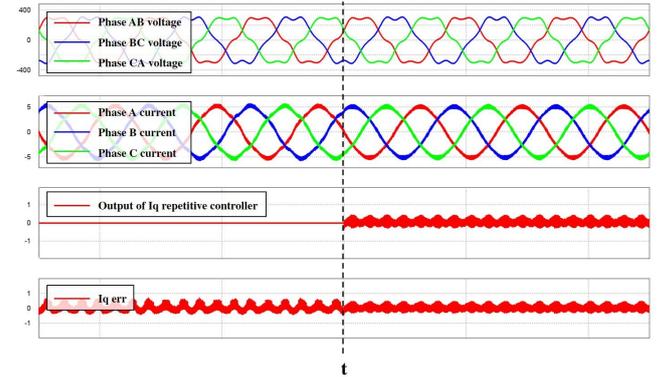


그림 6 실제계통전압을 모사한 조건에서의 인버터 출력
Fig. 6 inverter output in condition emulating real grid voltage

표 3 그림 6의 인버터 출력전류 THD비교
Table. 3 Inverter output current THD compare at Fig. 6

	THD		%
	without REP	with REP	
Ia	5.53e 2	3.90e 2	29.5
Ib	5.61e 2	3.96e 2	29.4
Ic	5.76e 2	3.96e 2	31.3

3. 결론

PI제어기를 단독으로 사용할 경우, 계통전압에 고조파가 함유되어 있을 때와 아닐 때의 출력전류 THD가 차이는 것을 확인하였으며, 반복제어기를 도입함으로써 출력전류의 전체 THD를 향상시킬 수 있었다. 특히 고조파가 함유되어 있는 계통에서는 단독으로 PI제어기를 사용했을 때보다 30% 이상의 출력전류 THD가 향상되는 것을 확인하였다.

본 연구는 중소기업청의 융복합기술개발사업 이전기술 과제의 일환으로 수행하였음. [S2136777]

참 고 문 헌

[1] Mattavelli, Paolo, Luca Tubiana, and Mauro Zigliotto. "Torque ripple reduction in PM synchronous motor drives using repetitive current control." Power Electronics, IEEE Transactions on 20.6 (2005): 1423-1431.