

GaN HEMT를 이용한 동기 벅 컨버터의 스위치 동작 파형분석

채훈규, 김동희, 김민중, 박상민 이병국†
성균관대학교 전자전기컴퓨터공학과,

Analysis of GaN HEMT Switching Wave at Synchronous Buck Converter

Hun Gyu Chae, Dong Hee Kim, Min Jung Kim, Sang Min Park, and Byoung Kuk Lee†
Department of Electrical and Computer Engineering, Sungkyunkwan University

ABSTRACT

본 논문에서는 GaN HEMT를 이용하여 동기 벅 컨버터 구동 시 기생 커패시턴스, 기생 인덕턴스 등에 의해 발생하는 노이즈를 분석한다. 노이즈 분석을 통해, dv/dt 의 크기에 따라 발생하는 전류가 각 게이트 소스 단 전압 노이즈의 원인이 되는 것을 확인하였다. 노이즈의 원인인 dv/dt 를 줄이기 위한 외부 회로를 제안하여 GaN HEMT의 안정적인 동작을 실험을 통해 검증한다.

1. 서론

차세대 스위칭 소자로 각광받고 있는 질화 갈륨으로 만들어진 스위치 GaN HEMT (Gallium nitride high electron mobility transistor)는 기존 Si MOSFET에 비해 낮은 도통저항, 작은 기생 커패시턴스, 짧은 스위칭 시간과 우수한 온도 특성으로 인해 최근 전력변환 회로에서 많은 연구가 진행되고 있다^[1]. 하지만 스위치가 구동되기 시작하는 최소의 전압인 문턱 전압이 낮아 의도치 않은 턴 온 현상이 발생하기 쉽고, 게이트 소스의 Break down voltage 또한 낮아 소자의 파괴가 일어날 수 있다. 따라서 GaN HEMT를 구동하기 위해서는 게이트 소스 전압을 안정적으로 출력 할 수 있는 회로가 필요하다.

본 논문에서는 GaN HEMT를 이용한 동기 벅 컨버터를 구현하였으며 스위칭 동작 시 나타나는 게이트 소스 전압의 노이즈를 분석하였다. GaN HEMT의 큰 dv/dt 가 노이즈를 유발하였고, 노이즈를 줄이기 위해 dv/dt 의 크기를 감소하기 위한 회로를 제안한다. 드레인 소스 전압의 최대치를 줄이거나 스위칭 시간을 늘림으로써 GaN HEMT를 안정적으로 동작 시킨다.

2. 동기 벅 컨버터 동작

2.1 기존회로의 V_{ds} 전압 노이즈 개선

GaN HEMT를 이용한 동기 벅 컨버터회로에서 추가적으로 스위치 기생 커패시턴스, PCB로 인한 기생 인덕턴스를 그림 1과 같이 나타내었다. 50V/20V, 부하전류는 2A, 8kHz의 스위칭 주파수로 GaN HEMT를 구동한다. 그림 2는 동기 벅 컨버터에서 각각의 스위치 S_1 , S_2 에 인가되는 전압 (S_1 의 gs 전압 V_{gs1} , S_2 의 gs 전압 V_{gs2})과 그에 따른 스위치에 걸리는 전압 (S_2 의 ds 전압 V_{ds2})의 파형이다^[2].

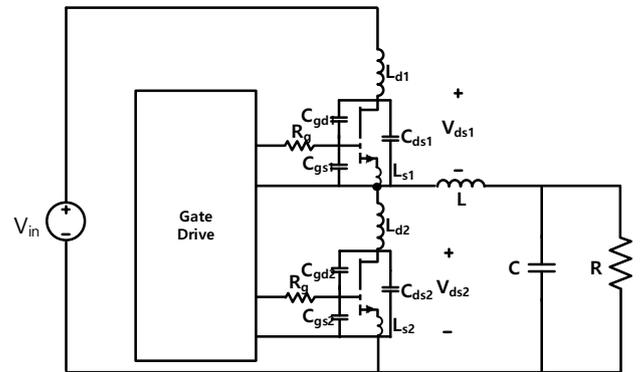


그림 1 기생성분을 포함한 동기 벅 컨버터 회로
Fig. 1 Structure of Synchronous Buck Converter

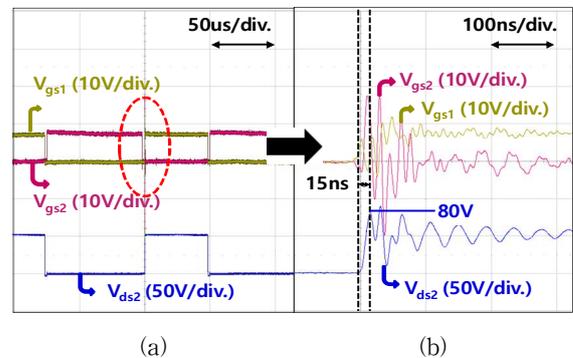


그림 2 (a) 동기 벅 컨버터의 스위칭 전압 파형
(b) 그림 2(a)의 확대파형

Fig. 2 (a) Switching Voltage Wave of Synchronous Buck Converter
(b) Closed up wave fig. 2(a)

그림 2(b)에 의해 게이트 전압이 가장 많이 변화하는 구간은 V_{ds2} 가 급하게 증가하는 시점이라는 것을 알 수 있다. 이 구간은 V_{gs} 가 밀러전압을 만족 할 때의 구간이며 GaN HEMT의 빠른 스위칭 속도에 의해 dv/dt 는 약 80V/15ns로 큰 값을 가지며 식 (1)에 의해 C_{gd} 에 전류가 흐르게 된다. 기생성분이 큰 PCB 환경에서 이 전류는 각 기생 인덕턴스를 통해 전압을 형성하고 노이즈를 인가시킨다. 따라서 dv/dt 의 크기를 줄이기 위해서 Overshoot 전압의 최대치를 줄이거나 밀러평면구간의 시간 (t_{miller})을 늘리는 개선이 필요하다.

$$i = C_{gd} \frac{dv_{ds}}{dt} \quad (1)$$

V_{ds} 의 최대치를 줄이기 위해 RC스너버를 사용한다^[3]. 식 (2)에 의해 공진 주파수 f_{ring} 이 정의되고 기생성분 L_{LK} , C_{LK} 는 각각 파워라인에 있는 L_{cb} , L_{sr} , C_{oss} 로 표현된다. 이 때 C_{oss} 는 데이터 시트, f_{ring} 는 기존의 파형을 참고하여 알아내고, 식 (2)에 대입하여 L_{LK} 를 유추할 수 있다. 계산한 L_{LK} 를 이용하여 식 (3)에 $\zeta=1$ (Critical damping)을 만족하는 저항을 선정할 수 있다.

$$f_{ring} = \frac{1}{2\pi\sqrt{L_{LK} \cdot C_{LK}}} \quad (2)$$

$$\zeta = \left(\frac{1}{2R_{sn}} \right) \sqrt{\frac{L_{LK}}{C_{LK}}} \quad (3)$$

차단주파수 (F_C)를 공진주파수 (f_{ring})로 하여 식 (4)을 만족하는 커패시턴스 값을 선정한다. 앞서 선정된 저항 R_{sn} 과 식 (4)을 통해 계산한 커패시터 C_{sn} 을 직렬 연결하여 스위치 드레인 소스에 병렬로 연결한다. 이를 통해 파형에서 나타나는 공진 주파수가 차단되며 V_{ds} 의 Overshoot 또한 감소한다.

$$F_C = \frac{1}{2\pi R_{sn} C_{sn}} \quad (4)$$

다음으로 밀러평면의 시간을 증가시킨다. t_{miller} 는 식 (5)과 같으며, 식에 의해 밀러평면의 시간을 늘리기 위한 방법은 게이트 전류를 감소시키는 것이다.

$$t_{miller} = \frac{C_{gd,av} \times V_{ds}}{i_{gate}} \quad (5)$$

게이트 전류는 식 (6)에 의해 게이트 저항에 반비례 하므로 게이트 저항을 증가시켜 밀러시간을 증가 시킨다.

$$i_{gate} = \frac{V_{gg} - V_{gs,miller}}{R_g} \quad (6)$$

그림 3는 앞서 제안한 스너버, 턴 온 저항의 증가를 반영하여 추가적으로 실험한 파형이며 이때 dv/dt 의 값은 줄어드는 것을 볼 수 있었지만 V_{gs1} 파형이 음의 전압(10V)으로 감소한다.

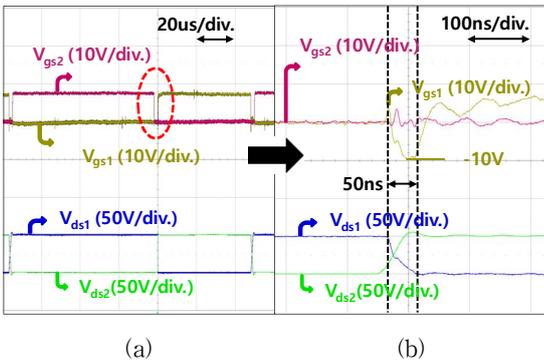


그림 3 (a) 스너버 및 게이트 저항 증가로 인한 개선된 회로 파형
(b) (a)에서 S_7 턴-온 확대파형
Fig. 3 (a) Improvement circuit wave
(b) Closed up S_7 turn on voltage wave (a)

2.2 V_{gs} 음전압 증가 개선

S_7 턴 온시 생기는 큰 dv/dt 에 의해 그림 4(a)의 경로로 전류가 흐른다. 턴 온 게이트 저항의 전압강하로 인해 순간적으로 음의 전압이 발생한다. 그림 4(b)와 같이 클램프 다이오드를 연결하여 dv/dt 에 의한 전류를 저항이 아닌 다이오드로 흐르게 하여 전압강하를 최소화 한다.

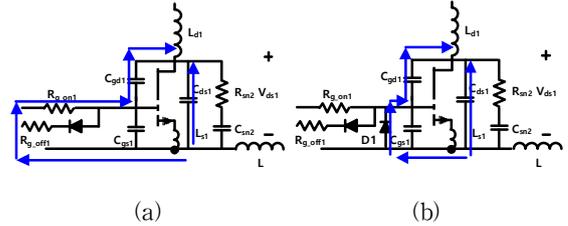


그림 4 (a) S1 turn on시 기생 회로
(b) 클램프 다이오드 추가회로
Fig. 4 (a) Circuit with parasitic parameter at S1 turn on
(b) Circuit with clamping diode

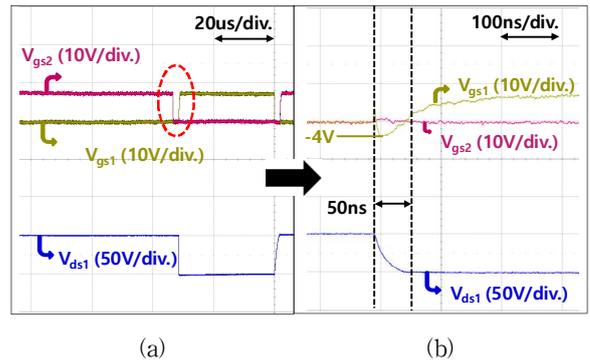


그림 5 (a) 클램프 다이오드 추가로 인한 개선파형
(b) (a)에서 S_1 의 턴-온 확대 파형
Fig. 5 (a) Switching wave with clamping diode
(b) Closed up wave (a)

클램프 다이오드를 통해 턴 온 저항의 전압강하 성분이 줄어들어 그림 5(b) V_{gs1} 음의 전압 최대치가 4V로 그림 3(b)에서 나타났던 V_{gs1} 최대치인 10V보다 작은 파형을 나타냈다.

3. 결론

본 논문에서는 GaN HEMT를 이용하여 동기 벽 컨버터를 동작 시켰다. 기생성분이 큰 회로에서 고주파 스위칭에 따른 노이즈가 인가되었다. 이 노이즈를 파형 분석을 통해 원인을 파악하였고 노이즈를 감소시키기 위한 회로(스너버, 게이트 저항 증가, 클램프 다이오드)를 추가하였다. 이러한 개선사항을 통해 스위치 전압의 노이즈가 감소하였다.

참고 문헌

- [1] UMESH K.MISHRA, PRIMITKH, YI FENG WU "AlGaIn/GaN HEMT's An Overview of Device Operation and Application,"PROCEEDINGS OF IEEE, VOL, NO.6, JUNE 2002
- [2] Wilson Eberle, Zhiliang Zhang, Yan Fei Liu, Paresh C.Sen., "A Practical Switching Loss Model for Buck Voltage Regulators." IEEE Trans. Power Electronics. vol.24, no.3 March 2009
- [3] NXP semiconductors, "Designing RC Snubbers" Application Note, AN11160 Rev.1 25 April 2012