

1차측 제어 Flyback 컨버터용 출력전압 정보 검출회로 설계

김기현, 남상국, 김형우, 이경호, 서길수
한국전기연구원

Design of a indirect output voltage sensing circuit for PSR Flyback converter

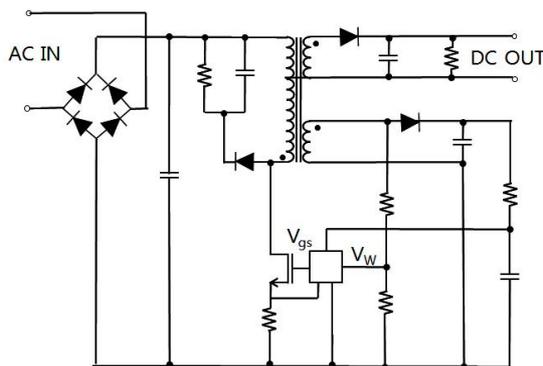
Kihyun Kim, Sangguk Nam, Hyeongwoo Kim, Kyoungho Lee, Kilssoo Seo
Korea Electrotechnology Research Institute (KERI)

Abstract - 본 논문은 최근 에너지 절약의 중요성이 커지면서 많은 관심을 가지고 있는 1차측 제어(PSR : Primary Side Regulation) Flyback 컨버터에 관한 연구이다. 낮은 부하 상태에서의 전원장치의 전력변환 효율을 증가시키기 위해서는 전력손실회로의 제거 및 대체가 중요하다. 본 논문에서는 낮은 부하 상태에서 상대적으로 전력소모가 큰 2차측 제어회로를 제거하고 보조권선 전압에 반영된 출력전압의 정보를 검출, 보존하도록 하여 Flyback 컨버터의 제어기 구현이 가능하도록 하는 출력전압 정보 검출회로를 설계하였다. 회로의 설계 및 검증은 Magnachip 0.35um, 700V CMOS 공정을 이용하였다.

1. 서 론

최근 휴대용 전기기기의 보급이 확대되면서 가정용 보유하고 있는 전기기기의 수의 증가와 함께 소모전력 또한 함께 증가되고 있으며, 전력공급에 비해 수요가 증가하면서 전력수급 불균형 등의 문제가 발생되고 있다. 이러한 문제로 인하여 에너지 효율에 대한 관심이 커져가고 있으며, 환경적인 문제점 때문에 에너지 소비를 줄이기 위한 많은 연구가 이루어지고 있다. 국내의 효율등급제도 및 대기전력저감프로그램을 비롯하여 미국의 에너지 스타 프로그램, 유럽의 에너지 레이블 프로그램, 일본의 Top runner 프로그램 등이 국내외적으로 현재 시행되고 있는 대표적인 에너지 저감 정책들이며, 자발적 또는 강제적인 규제를 통해 에너지 저감을 유도하고 있다.[1-3]

중소형 가전기기에서 많이 사용되는 Flyback 컨버터의 경우 회로구조가 간단하고 가격이 저렴하여 많이 사용되는 전원장치이다. 최근 대기전력의 관심이 커지면서 전원장치의 손실을 줄이기 위한 연구가 많이 진행되고 있는데 기존 Flyback 컨버터 제어에서 포토 커플러(Photo coupler)와 정전압 레귤레이터 소자를 이용한 2차측(Secondary side) 제어회로를 제거하고 보조권선을 이용하여 1차측(Primary side)에서 출력정보를 검출하고 제어를 수행하는 1차측 제어(PSR : Primary Side Regulation) 기법에 대한 연구가 활발히 진행되고 있다.[2,3]



<그림 1> 1차측 제어 Flyback 컨버터 구조

본 논문에서는 1차측 자화 인덕터의 전류의 방전시간동안 보조권선으로 반영되어 나타나는 출력전압 정보를 제안하는 출력전압 정보 검출회로를 이용하여 검출하는 방법을 제시하였으며, Magnachip 0.35um 700V CMOS 공정을 이용하여 설계 및 검증하였다.

2. 본 론

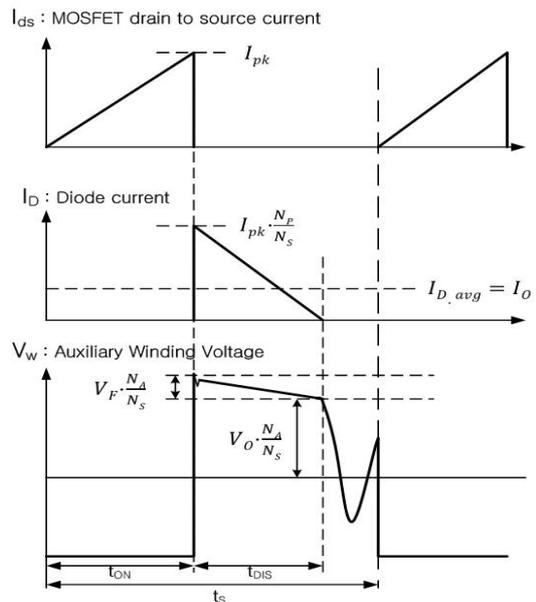
2.1 출력전압 정보 검출 방법

1차측 제어 Flyback 컨버터는 출력전압 및 전류의 정보를 2차측 제어

회로를 이용하여 직접 센싱하지 않고 1차측에서 간접적으로 정보를 얻어 제어하는 방식을 사용한다. 2차측 제어 회로를 제거함으로써 제어회로에 의한 소모전력을 저감하고, 전력변환 효율 및 대기전력을 저감시킬 수 있어 최근 많이 이용되어 지고 있다. 출력정보를 얻기 위한 방법으로 MOSFET에 흐르는 드레인 소스 전류(I_{ds})의 최대값인 I_{pk} 값을 이용하여 식 (1)과 같이 출력전류(I_o)를 간접적으로 검출할 수 있게 되며, 출력전압은 그림 2와 같이 보조권선 전압으로 반영된 출력전압의 정보를 검출하는 방법이 주로 사용되어진다. MOSFET 온 시간인 t_{ON} 이후의 t_{DIS} 동안 보조권선으로 반영된 출력전압 정보에는 2차측 정류다이오드의 순방향 전압정보가 식 (2)와 같이 반영되어 나타난다. 정밀한 전압 제어를 위해서는 보조권선에 반영되어 나타나는 2차측 정류다이오드 흐르는 전류가 0이 되어 V_F 전압이 0이 됨으로써 보조권선전압에 출력전압 정보만 포함되어 나타나는 t_{DIS} 끝 시점에서 출력전압 정보를 검출하고 그 값을 Flyback 컨버터의 제어기에 적용하여야 한다.

$$I_o = \frac{1}{2} \cdot \frac{t_{DIS}}{t_s} \cdot \frac{N_p}{N_s} \cdot I_{pk} \quad (1)$$

$$V_w = V_F \cdot \frac{N_A}{N_s} + V_o \cdot \frac{N_A}{N_s} \quad (2)$$



<그림 2> 1차측 제어 Flyback 컨버터 주요 신호 파형

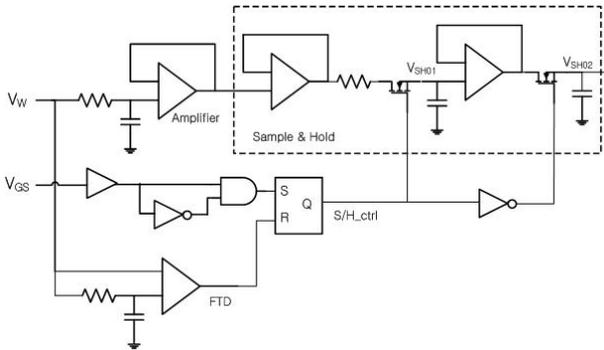
2차측 정류다이오드에 흐르는 전류가 0이 되는 시점을 찾아내는 방법에 따라 다양한 1차측 제어 Flyback 컨버터 구현이 가능해진다. Flyback 컨버터에서 트랜스포머를 이용하여 1차측에서 2차측으로 전력이 전달되는 과정은 그림 2와 같이 MOSFET이 턴 온되는 t_{ON} 시간동안 MOSFET에 흐르는 전류 I_{ds} 가 0에서부터 I_{pk} 로 점차 증가하여 1차측 자화 인덕터에 저장된 후 MOSFET이 턴 오프된 시점부터 1차측 자화 인덕터 전류가 방전되는 시간인 t_{DIS} 시간동안 2차측으로 전달되게 된다.

전달된 전류는 2차측 정류다이오드 전류(I_D)의 파형과 같이 $I_{pk} \cdot \frac{N_p}{N_s}$

값으로 나타나며, 부하의 전류소모 비율에 따라 점차적으로 0으로 감소하게 된다. MOSFET이 턴 오프된 후 인덕터의 전류가 0으로 방전되는 t_{DIS} 시간동안 보조권선으로 컨버터의 출력전압(V_O)+정류다이오드 순방향 전압강하(V_F)값이 보조권선과 2차측 권선비율 ($N_A:N_S$)로 반영되어 나타난다. 1차측 자화 인덕터 전류가 방전되어 0이 되는 시점을 정확히 알 수 있다면 보조권선 전압을 통해 출력전압 정보를 1차측에서 간접적으로 검출할 수 있게 된다.[2]

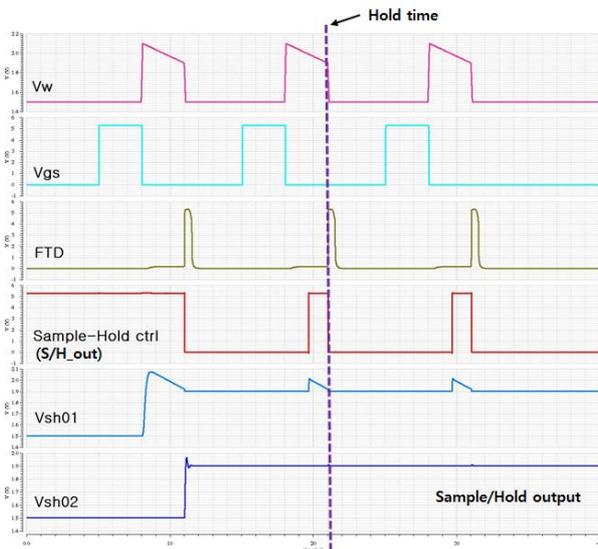
2.2 제안하는 회로

본 논문에서 제안하는 1차측 제어 Flyback 컨버터용 출력전압 정보 검출회로는 그림 3과 같이 증폭기를 이용한 위상지연회로와 2개의 버퍼와 2개의 스위치, 2개의 커패시터가 적용되어 구현된 2단 샘플홀드 회로를 이용하여 검출하게 된다. 샘플홀드 내의 2개의 스위치에 대한 제어신호는 게이트 구동신호와 보조권선 전압을 입력으로 하는 래치, 증폭기, 기본 논리회로에 의해 생성된다. 정확한 출력전압 정보를 검출하기 위해서는 2차측 정류 다이오드 전류가 0이 되는 시점에서 보조권선의 전압을 검출하고, 보존해야 한다. 제안하고자 하는 검출회로는 정류 다이오드 전류가 0이 되는 시점에서 자화 인덕터의 충전전류도 0이 되어 보조권선의 전압이 급격하게 떨어진다라는 점을 이용하여 출력전압 정보 검출 시점으로 활용하였다. 보조권선 전압의 급강하 지점 검출은 보조권선 전압과 지연된 보조권선 전압을 입력으로 하는 증폭기에 의해 FTD(Falling Edge Detection) 신호로 출력되도록 하였다. 샘플홀드 제어신호인 FTD 신호는 그림 4와 같이 생성된다.



〈그림 3〉 제안하는 출력전압 간접 검출 회로

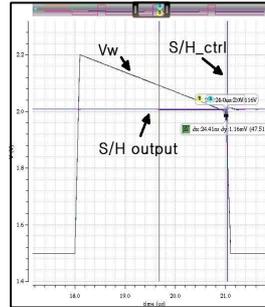
기존의 하나의 스위치와 하나의 커패시터로 구성된 샘플홀드로 출력전압 정보 검출회로를 구현할 경우 출력정보를 샘플링 하는 구간인 제어신호(S/H-out) High 구간에서 2차측 정류 다이오드의 전압정보가 반영되어 V_{sh01} 과 같이 나타나기 때문에 저항과 커패시터로 구성된 보정회로가 추가로 필요하였으나 제안하는 검출회로의 샘플홀드 회로는 2개의 스위치를 적용하여 2차측 정류 다이오드의 정보가 제거된 출력전압(V_O) 정보만 출력되도록 설계하였으며, 보정회로 또한 제거하였다.



〈그림 4〉 출력전압 검출회로 시뮬레이션 결과

2.3 시뮬레이션 결과

제안한 출력전압 정보 검출회로를 Magnachip 0.35um, 700V CMOS 공정을 이용하여 시뮬레이션 한 결과 그림 5와 같이 2V의 출력전압 정보를 최대 0.015V, 0.75% 오차로 검출하여 보존하는 것을 확인하였다. 검출전압 오차는 검출하고자 하는 원 신호 전압과 검출하여 샘플홀드 회로에서 보존하고 있는 전압의 차이이며, 제어신호의 지연시간은 검출회로 내에서 보조권선전압의 급강하를 감지한 후 홀드 제어신호를 발생하는데까지의 지연시간을 의미한다. 그림 5의 시뮬레이션 결과 정리표는 0~100°C 구간에서의 온도변화 및 공정 라이브러리 변경에 따른 시뮬레이션 결과를 반영하였으며, 이를 표로 정리하였다.



항목	시뮬레이션 결과 (corner simulation)			비고
	min.	typ.	max	
검출 전압 오차 (mV, %)	1.9, 0.10	-	15, 0.75	
제어신호 지연시간 (ns)	19	-	33	

〈그림 5〉 시뮬레이션 결과파형 및 결과 정리표

3. 결 론

본 논문에서는 1차측 제어 Flyback 컨버터에 적용되어지는 출력전압 정보 검출회로를 위상지연회로, 2단 샘플홀드 회로 및 연산증폭기를 이용한 비교기로 설계하였으며, 시뮬레이션을 통해 검증하였다. 보조권선을 이용한 출력전압 정보 검출방법에 있어 중요한 부분은 보조권선 전압에 출력전압 정보만 있는 시점에서 샘플링하고, 그 값을 오차 없이 보존하는 것이다. 본 논문에서 제안한 검출회로를 Magnachip 0.35um 700V CMOS 공정을 이용하여 설계하여 온도와 라이브러리 조건에 따른 크너 시뮬레이션 한 결과 전압오차 최대 0.75%, 제어신호 지연시간 최대 33ns의 결과를 얻을 수 있었다. 제안한 출력전압 정보 검출회로의 적용을 통해 2차측 제어회로 제거에 의해 저하된 1차측 제어 Flyback 컨버터의 레귤레이션 특성 및 전력변환 효율을 개선시킬 수 있을 것으로 사료된다.

본 연구는 2014년도 산업통상자원부의 지원으로 한국에너지기술연구원(KETEP)의 지원을 받아 수행한 연구과제입니다.
(No. 20132010101950)

[참 고 문 헌]

- [1] Y.Ting Lin, "IC design of primary-side control for flyback converter", Future Energy Electronics Conference (IFEEC), 449 - 453, 2013
- [2] 김기현 외, "PSR Flyback Converter용 출력전압 감전 센싱 회로 설계" 2014년도 대한전자공학회 하계학술대회 제 37권, pp425-426
- [3] 김우섭 외, "1차측 제어 Flyback 컨버터에 관한 연구", 대한전기학회 전기기기 및 에너지변환시스템부문회 추계학술대회 논문집, 209 - 210, 2014
- [4] 정봉근 외, "대기전력저감을 위한 SMPS", 전력전자학회 전력전자학술대회 논문집, pp. 146-149, 2008