

고전압 펄스 모듈레이터의 고속 인터록 제어

김상희*, 박성수*, 권세진*, 이흥수*, 강흥식*, 고인수*, 김동수**, 서민호**, 이수형, 문용조**
 포항공대 가속기연구소*, 다원시스(주)**

The Fast Interlock Controller for High Power Pulse Modulator at PAL-XFEL

S.H. Kim*, S.S. Park*, S.J. Kwon*, H.S. Lee*, H.S. Kang*, I.S. Ko*, D.S. Kim**, M.H. Seo**, S.Y. Lee**, Y.J. Moon**
 POSTECH, Pohang Accelerator Laboratory*, Dawoon Sys. corp.**

Abstract - PAL-XFEL 장치에 사용 할 고전압 펄스 모듈레이터 출력 파워는 수 μ s 범위의 짧은 고전압(400 kV), 대전류(500 A) 펄스를 요구한다. 이러한 펄스파워를 얻기 위해서 PFN(Pulse Forming Network)에 에너지를 축적하고, 플라즈마 스위치인 싸이클로트론을 통하여 에너지를 신속하게 클라이스트론 쪽으로 전달한다. 클라이스트론은 모듈레이터에서 공급하는 펄스 전원을 이용하여 RF를 증폭하는 대출력 고주파 증폭 장치이다. 고전압 펄스 모듈레이터 제어기는 고속펄스 신호처리 모듈(Fast Pulse Signal Conditioning Module), PLC(Programmable Logic Controller)로 구성되어 있다. 고전압 펄스 모듈레이터에 사용하는 대용량 싸이클로트론은 고전력을 스위칭 할 때 발생하는 스위칭 노이즈는 매우 크다. 이러한 노이즈는 모듈레이터의 출력 시그널인 빔 전압, 빔 전류, EOLC(End of Line Clipper) 전류, DC high voltage에 섞여 있으면서 신호 왜곡 및 제어장치의 고장을 유발시킨다. 이처럼 노이즈가 많이 포함되어 있는 아날로그 신호를 깨끗한 신호(a clean signal)로 바꾸어주는 노이즈 필터링 장치인 고속펄스 신호처리 모듈을 제작하여 실험한 결과를 알아보고 모듈레이터 인터록 시스템인 PLC에서 Dynamic Interlock의 응답시간을 빠르게 하기위한 회로 수정에 대한 결과에 관하여 기술하고자 한다.

1. 서 론

4세대 방사광 가속기는 10 GeV의 에너지를 얻기 위하여 고전압 펄스 모듈레이터와 RF를 증폭하는 장치로 클라이스트론을 사용한다. 4세대에 요구되는 200 MW 모듈레이터 사양은 빔 전압 400 kV, 빔 전류 500 A, 펄스폭 7.5 us, 반복횟수 60 Hz, 빔 전압 안정도 50 ppm 이하이다. 고전압 펄스 모듈레이터는 DC 입력 전원으로 인버터전원장치(CCPs)를 사용하여 PFN(Pulse Forming Network)의 커패시터(1.4 uF)에 에너지를 충전 한다. PFN에 충전된 에너지는 고전압 싸이클로트론 스위치가 turn-on되면 모듈레이터의 부하인 클라이스트론(Klystron)에 공급된다. 모듈레이터의 최대 펄스전압은 400 kV로 매우 높고 펄스전류 또한 수 KA가 되어 플라즈마 스위치인 싸이클로트론이 turn on & off 시 스위칭 노이즈가 매우 심하다. 이러한 스위칭 노이즈가 제어 회로에 바로 유입되면 신호왜곡 및 제어장치 고장의 원인이 된다. 이처럼 노이즈가 많이 포함되어 있는 아날로그 신호를 깨끗한 신호(a clean signal)로 바꾸어주는 노이즈 필터링 장치인 고속 펄스 신호 처리 모듈(Fast Pulse Signal Conditioning Module)의 실험 결과 및 모듈레이터 인터록 시스템인 PLC에서 Dynamic Interlock의 응답시간을 빠르게 하기위한 회로 변경에 관련된 내용도 알아본다.

2. 본 론

2.1 클라이스트론과 모듈레이터 사양

S-band 80 MW 클라이스트론은 Toshiba E37320을 사용하며 사양은 표 1과 같다. E37320 클라이스트론은 입력 캐비티와 출력 캐비티를 포함하여 5개의 캐비티로 구성 되어있으며 마이크로 퍼비슨스는 1.85-2.0을 갖는 전자총으로 구성되어있다.

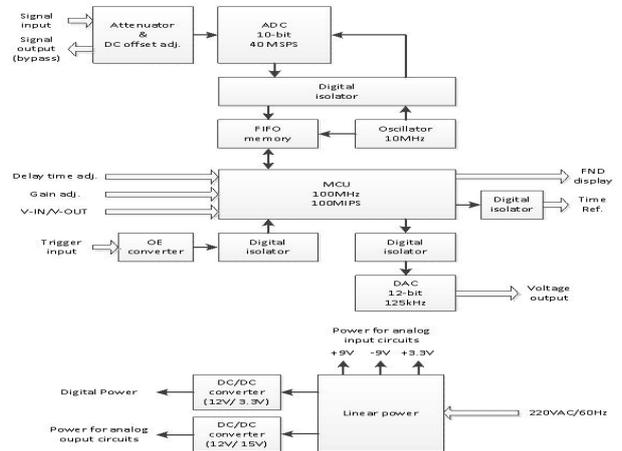
PAL-XFEL에서 요구되고 있는 모듈레이터의 빔 전압의 안정도는 rms 0.005%(50 ppm) 까지 요구되고 있다. 이 요구조건을 만족하기 위하여 인버터 type의 고정밀 고전압 전원공급장치를 이용하여 모듈레이터의 고전압 안정도를 얻을 수 있으며 모듈레이터 사양은 펄스 전압 400 kV, 펄스 전류 500 A, 펄스폭 7.5 us, 펄스 반복율은 60 Hz이다. 고전압 인버터 전원공급장치는 4대로 약 120 kJ/s이며 펄스 반복율 60 Hz를 달성하기 위해서는 최소한 16 ms 이내의 충전 및 제어동작이 이루어 져야 한다.

<표 1> S-band 클라이스트론과 모듈레이터 사양

Description	Unit	Toshiba E37320
Frequency	MHz	2,856
Pulse-width	μ s	4
Beam Voltage	kV	400
Beam Current	A	500
Modulator Power	MW Max.	200
Repetition Rate	Hz Max.	60
μ -perveance		1.85-2.0
RF Output Power	MW	80
Drive Power	W Max.	500
Gain	dB Max.	53
Efficiency	%	43

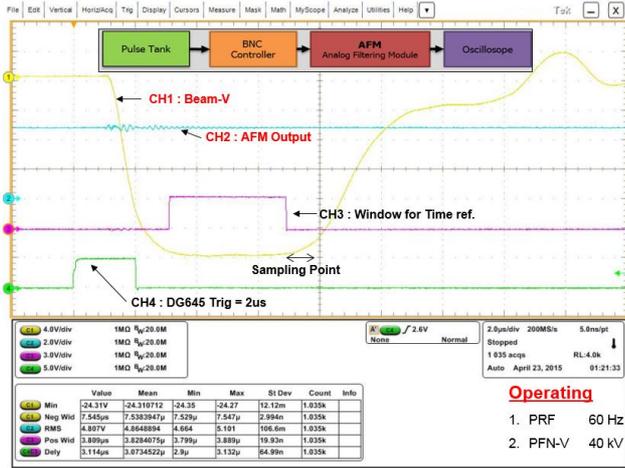
2.2 고속펄스 신호처리 모듈

고속펄스 신호처리 모듈에서는 고전력을 스위칭 할 때 발생하는 스위칭 노이즈와 빠르게 변화하는 펄스 및 DC 아날로그 신호를 필터링 처리한다. 고전압 펄스 모듈레이터에서 생성되는 노이즈(noisy)하고 짧은 펄스 신호는 빔 전압, 빔 전류, EOLC 전류이다. 신호는 매우 동적이기 때문에 제어기는 실시간으로 데이터를 관리 할 수 있어야한다. 또한 정상적인 신호에 섞여있는 높은 노이즈레벨 때문에 제어장치 고장을 방지하기 위해 아날로그 필터링 모듈에서 노이즈를 필터링 한 후 제어회로에 신호를 공급한다. 그림 1은 고속펄스 신호처리 모듈의 블록도를 나타낸다. 필터링 모듈에 입력되는 신호(H.V, 빔 전압, 빔 전류, EOLC 전류)를 ADC가 읽을 수 있는 범위로 입력신호의 왜곡 없이 크기만 감쇄시킨다. ADC에서는 감쇄된 입력 신호를 고속으로 디지털 데이터화를 한다. Digital Isolator에서는 외부에서 제어 로직으로 유입되는 노이즈를 차단하여 시스템의 안정성과 신뢰성을 확보한다. FIFO Memory에서는 ADC를 통해 고속으로 변환된 데이터는 MCU에서 바로 처리하기에는 속도가 너무 빨라 임시적으로 FIFO memory에 저장하고 있다가 변환이 모두 완료되는 MCU에 전달하여 신호를 처리한다. MCU(Micro Processor Unit)에서는 전체 시스템을 제어하고 운전하기 위하여 사용되는 처리장치이다. DAC에서는 트리거 신호와 동기화하여 검출된 입력신호를 아날로그 신호로 변환하여 외부로 전달한다.



<그림 1> 고속펄스 신호처리 모듈 블록 다이어그램

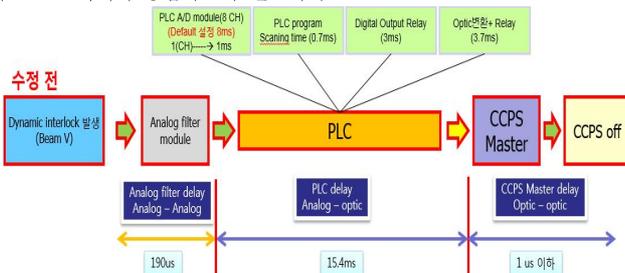
그림 2는 빔 전압(CH1)을 아날로그 필터링 모듈을 통과한 후 측정한 파형(CH2)으로 Beam-V 분압된 최대 펄스 전압 -40(V)에서 아날로그 필터 모듈의 출력단자는 최대 dc +10(V)의 전압을 표시한다. 아날로그 필터 모듈은 입력 트리거 신호의 상승 에지를 기준으로 전면 패널의 Time ref. 설정시간 이후 1 us동안 10개의 입력신호를 샘플링하여 평균을 취한다. Time ref.(CH3)의 트리거 폭은 가변된다. 빔 펄스 전압의 flat top이 약 4 us이므로 Time ref.의 트리거 하강시간(falling time)을 최대한 빔 펄스 전압의 중간지점 앞쪽에 위치시켜야 펄스 전압, 전류의 실제 값을 정확한 dc 전압으로 변환하여 인터록 시그널로 사용한다.



〈그림 2〉 빔 전압, 아날로그 필터 모듈의 dc 출력 파형

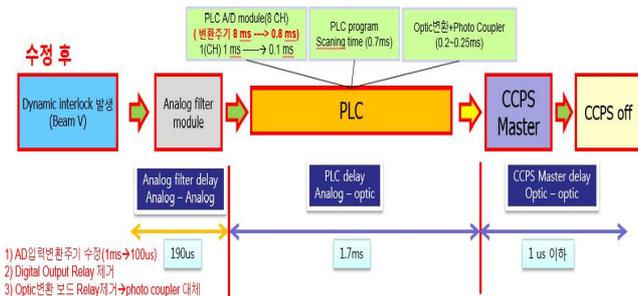
2.3 PLC의 Dynamic 인터록 회로 변경

고전압 펄스 모듈레이터 제어기로 사용하는 PLC는 크게 두 가지 인터록 범주인 Static Interlock과 Dynamic Interlock으로 구분한다. Static Interlock의 경우 릴레이접점(Heater, Cooling, Door) 같이 수 ms 이내 비교적 느리게 인터록이 발생 하더라도 펄스모듈레이터 장치에서 충분히 용인 가능한 경우이다. Dynamic Interlock의 경우 진공 폴터(Klystron Vacuum, Gallery Vacuum, Tunnel Vacuum), 빔 전압, 전류 폴터, EOLC 전류 폴터등 매우 빠른 시간동안 인터록을 처리해야 할 필요가 있는 경우에 해당된다. 그림 3은 PLC에서 interlock delay time을 측정하는 것으로 Analog Input Module, PLC Output Relay Board, Optic 변환용 Relay를 거친 후 인터록 응답속도가 약 15.5 ms가 걸렸다. 고전압 펄스모듈레이터의 경우 60 Hz로 운전되므로 Dynamic Interlock의 경우 2 ms 이내의 응답속도가 필요하다.



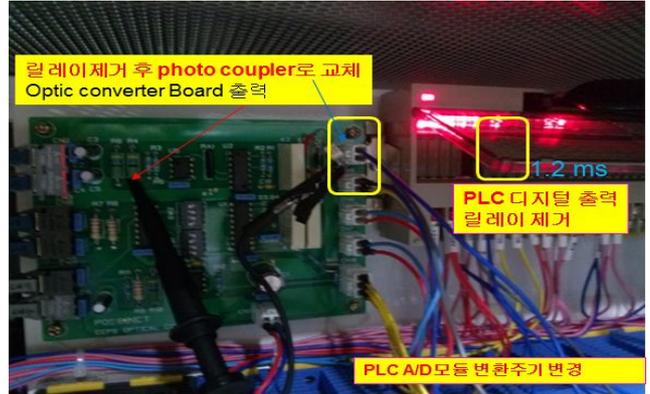
〈그림 3〉 회로 수정 전 PLC에서 Interlock Delay

개선방안으로 PLC 내부출력 디지털릴레이 board에서 relay 제거, PLC A/D input 모듈 변환주기 프로그램 변경, PLC 제어기 내부에 설치되어있던 optic 변환 board에 있는 relay를 photo coupler로 변경했다.



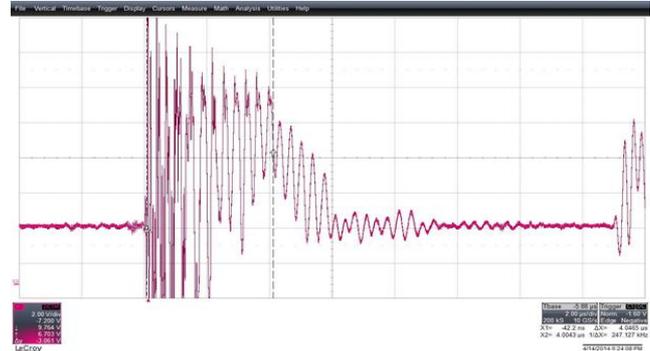
〈그림 4〉 회로 수정 후 PLC에서 Interlock Delay

그림 5는 PLC 내부의 digital output relay 제거 후 photo coupler로 교체한 후 optic converter board의 출력을 측정한 사진이다. 그림 3에서처럼 회로 변경 전에 측정된 인터록 반응속도는 15.5 ms 정도 걸렸다. 그러나 그림 4에서처럼 회로 수정 후 인터록 반응속도는 약 1.7 ms 이내로 dynamic interlock에서 요구하는 응답속도에 만족하였다.



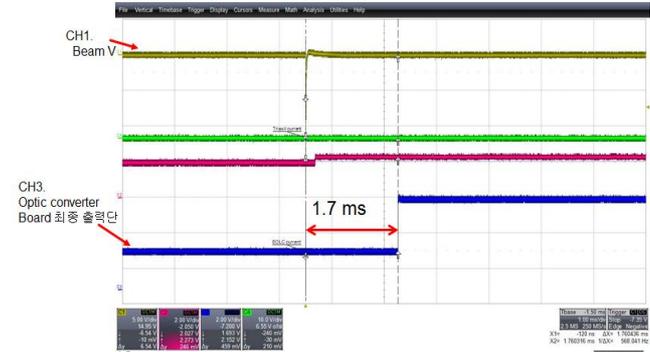
〈그림 5〉 회로 수정을 한 PLC 내부 사진

그림 6은 PLC A/D 입력 모듈 변환주기를 50 us로 변경한 후 측정된 파형이다. A/D 입력 모듈 변환주기를 50 us로 변경한 후 PLC 동작을 시켜보니 dynamic interlock이 노이즈에 동작하였다. 이러한 오작동을 제거하기 위하여 analog input module 변환 주기를 50 us에서 100 us로 프로그램을 변경하여 노이즈에 의한 interlock 현상을 제거 하였다.



〈그림 6〉 A/D 입력모듈 프로그램 변경 후 파형

그림 7은 인터록 발생 후 optic converter board의 출력을 측정한 파형이다. 아날로그 input module, PLC output relay board, optic 변환 module relay를 모두 제거한 후 photo coupler로 대체한 결과 15.5 ms의 인터록 응답속도에서 1.7 ms이내의 인터록 응답속도를 얻었다.



〈그림 7〉 Optic Converter Board에서 측정 한 출력 파형

3. 결 론

모듈레이터의 출력 시그널인 빔 전압, 빔 전류, 그리고 EOLC 전류, DC high voltage에 스위칭 노이즈가 많이 포함되어 있는 아날로그 펄스 신호를 dc 전압으로 바꾸어주는 노이즈 필터링 장치를 실험한 결과를 살펴보았다. PLC의 dynamic interlock의 회로 변경으로 dynamic interlock 속도를 15.5 ms에서 약 1.7 ms로 줄임으로서 추가로 별도의 고속 인터록 시스템을 꾸미지 않고도 PLC 자체에서 고속 인터록을 처리하여 해결 할 수 있어 비용 절감을 할 수 있었다.