

# 피드백 샘플 반복 활용을 이용한 디지털 전치 왜곡 방안

이광표 · 홍순일 · 정의림\*

국립한밭대학교

Digital Pre-Distortion Technique Using Repeated Usage of Feedback Samples

Kwang-Pyo Lee · Soon-Il Hong · Eui-Rim Jeong\*

Hanbat National University

E-mail : kplee@hanbat.ac.kr · sihong@hanbat.ac.kr · erjeong@hanbat.ac.kr (\*교신저자)

## 요 약

디지털 전치 왜곡기법은 비선형 전력증폭기의 역함수에 해당하는 디지털 전치왜곡 특성을 찾아 송신신호를 미리 왜곡 시켜줌으로써 비선형 전력증폭기를 선형화시키는 기술이다. 일반적으로 전력증폭기는 시간과 전력 그리고 온도에 따라 비선형 특성이 변하기 때문에 디지털 전치왜곡기법에서는 송신신호와 되먹임 신호를 주기적으로 메모리(RAM)에 저장하여 전력증폭기 특성 함수의 역함수인 전치 왜곡 계수를 찾게 된다. 하지만 적응형 알고리즘이 원하는 전치왜곡 계수에 수렴하기 위해서는 긴 샘플이 요구되는데 이는 많은 메모리를 요구한다. 본 논문에서는 전치왜곡 엔진부에서 짧은 길이의 메모리를 사용하지만 이 메모리의 샘플을 재활용하여 반복 연산 수행을 통해 긴 용량의 메모리를 이용하여 구현하였을 경우와 유사한 성능을 얻는 방법을 제안하며 이를 컴퓨터 모의실험을 통해 성능 비교 분석한다.

## ABSTRACT

Digital Pre-Distortion (DPD) is a linearization technique for nonlinear power amplifiers (PAs) by implementing inverse function of the PA at baseband digital stage. To obtain proper DPD parameters, a feedback path is required to convert the PA output to a baseband signal, and a memory is also needed to store the feedback signals. DPD parameters are usually found by an adaptive algorithm from the feedback samples. However, for the adaptive algorithm to converge to a reliable solution, long feedback samples are required, which increases convergence time and hardware complexity. In this paper, we propose a DPD technique that requires relatively short feedback samples. From the observation that the convergence time of the adaptive algorithm highly depends on the initial condition, this paper iteratively utilizes the feedback samples while keeping and using the converged DPD parameters at the former iteration as the initial condition at the current iteration. Computer simulation results show that the proposed method performs better than the conventional technique while the former requires much shorter feedback samples than the latter.

## 키워드

디지털전치왜곡(Digital-Predistortion), 전력증폭기(Power Amplifier), 선형화기법(linearization technique)

## I. 서 론

무선 통신 시스템에서 전력 증폭기는 신호를 송신하기 위한 필수적인 부품이다. 하지만 전력 증폭기의 특성은 일반적으로 비선형 특성을 가지고 있다. 이러한 전력 증폭기의 선형성은 상호변조 왜곡성분을 발생시켜 입력신호 성분을 왜곡시키고 BER(bit error rate)을 저하시킬 뿐만 아니라

스펙트럼 재생성(spectrum regrowth)으로 인해 인접채널에 간섭을 일으킨다.[1] 따라서 일반적으로 증폭기의 신호 크기가 증폭기의 선형 영역에 한정되도록 백 오프 (back-off)하여 동작시키게 되는데 이렇게 포화전력보다 낮은 전력으로 구동하게 되면 전력 증폭기가 10~20% 정도의 낮은 전력 효율을 가지게 된다.[2] 따라서 전력 증폭기의 효율을 개선하기 위해서 다양한 선형화 방식들이 제안되고 있다. 그 중에서도 디지털 전치 왜곡 방

식은 간단한 디지털 하드웨어로 구성이 가능하고 선형화 능력이 우수하여 널리 사용되고 있다. 디지털 전치왜곡은 비선형 전력증폭기의 역함수에 해당하는 디지털 전치왜곡 특성을 찾아 디지털 단에 구현함으로써 비선형 전력증폭기를 선형화하는 기술이다. 전치왜곡 특성을 찾기 위해서는 전력증폭기에 입력하는 신호와 되먹임 된 신호가 필요한데 일반적으로 디지털 전치왜곡 시스템 구성은 실시간 디지털 전치왜곡부(DPD: Digital Predistortion), 디지털 전치왜곡 엔진부(DPD engine), 디지털-아날로그 변환기(Digital to Analog Converter; DAC), 아날로그-디지털 변환기(Analog to Digital Converter; ADC), 주파수 상향 변환기(up-converter), 주파수 하향 변환기(down-converter)로 그림 1과 같이 구성된다. 구체적으로 DPD 엔진부에서는 전력증폭기의 입력신호와 되먹임 신호를 메모리(RAM)을 이용하여 저장하게 된다. 저장하는 샘플의 길이가 길수록 전치왜곡 엔진에서 더 좋은 특성의 전치왜곡 계수를 찾을 수 있고 전력증폭기를 보다 이상적으로 선형화할 수 있다. 반면 적은 메모리의 경우 저장된 샘플의 길이가 충분하지 않기 때문에 전치왜곡 특성을 찾는데 오차가 커져서 원하는 전치왜곡 계수를 구할 수 없게 된다. 하지만 긴 샘플을 저장하기 위해서는 더 큰 메모리 용량이 요구되는데 이는 하드웨어 구성의 복잡도, 비용을 증가시키는 문제가 된다.

본 논문에서는 상대적으로 작은 메모리를 이용함에도 정밀하게 전치왜곡 계수를 찾아 낼 수 있는 되먹임 샘플의 반복 활용을 이용한 새로운 디지털 전치 왜곡 기술을 제안한다.

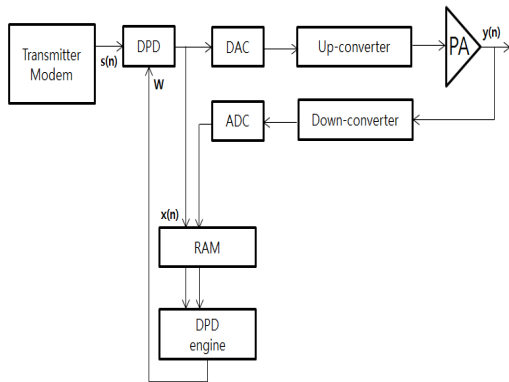


그림 1. 디지털 전치왜곡 시스템

## II. 본 론

전력증폭기의 특성은 시간과 전력, 온도에 따라 변하기 때문에 지속적으로 비선형 특성을 추적하면서 역함수를 찾아야 한다.[1] 따라서 전치

왜곡 계수는 전치왜곡 엔진부에서 적응형 알고리즘을 이용하여 계산된다. 적응형 알고리즘은 매 샘플마다 찾고자 하는 전치왜곡 계수를 갱신하여 점진적으로 우리가 원하는 전력증폭기의 역함수를 찾아가는 방식으로 전치왜곡 계수를 찾아간다.

본 논문에서는 전치왜곡 계수를 찾는 다항식 기반의 적응형 알고리즘으로 RLS(recursive least squares) 알고리즘을 적용한다. 최고 다항식 차수  $(2P+1)$ 차 다항식을 이용하여 구현하는 경우 전치왜곡부 입력 신호  $s(n)$ 과 전치왜곡부 출력 신호  $x(n)$ 은 수식 (1)과 같다.

이 알고리즘에서 전치왜곡 계수  $w$ 를 구하기 위해서는  $w$ 의 초기값과  $Q$ 의 초기값이 필요하다. 하지만 초기에 아무런 정보가 없기 때문에 최초에 이 알고리즘을 동작시킬 때, 즉  $i=1$  일 때  $w$ 는 모든 원소가 '0' 인 벡터를 초기값으로 사용하고 계수 값을 찾는데 기여하는  $Q$ 는  $(P+1) \times (P+1)$ 의 크기를 가지는 단위행렬  $I$ 로 초기화한다. 잊음 계수  $\lambda$ (forgetting factor)는 0~1 사이의 값을 가진다. 적응형 알고리즘 동작이 시작되면  $n=1, \dots, N$  동안 전치왜곡 엔진에서는 송신신호  $x(n)$ 와 되먹임 신호  $y(n)$ 을 이용하여 적응형 알고리즘이 계산되는 표1의 수식 (1)과 수식 (2)에 의해  $N$ 번째에 전치왜곡 계수  $w$ 를 출력하게 된다. 하지만  $N$ 이 충분히 길지 않은 경우 적응형 알고리즘이 수렴하지 않아 좋은 선형화 성능을 기대 할 수 없다. 제안하는 방식은 적응형 알고리즘의 경우 초기 값이 정답에 가까워지면 수렴하는데 걸리는 시간이 짧아진다는 점을 이용한다. 즉,  $i=1$ 일 때  $n=N$ 에서 얻어진 최종  $w, Q$ 를 저장하고  $i=2$ 에서 다시 적응형 알고리즘을 동작시킬 때 저장된  $w, Q$  값을 초기값으로 갱신하여 다시 적응형 알고리즘을 동작시킨다. 이러한 작업을  $i=1$ 에서  $i=\max\_iter$ 까지 반복하면 점차 정확한  $w, Q$ 에 가까워지고 최종적으로 두 값 중  $w$ 를 전치왜곡부에 사용하여 전치왜곡을 수행한다.

$$\begin{aligned}
 x(n) &= s(n) \sum_{p=0}^P w_p^* |s(n)|^{2p} \\
 &= [w_0^*, w_1^*, \dots, w_P^*] \begin{bmatrix} s(n) \\ s(n)|s(n)|^2 \\ \vdots \\ s(n)|s(n)|^{2P} \end{bmatrix} \\
 &= \mathbf{w}^H \mathbf{s}(n)
 \end{aligned}$$

(1)

표 1. RLS 알고리즘

```

Initial condition :
w = [0,0,...,0]^T, Q = I_{P+1}

for i=1,...,max_iter
{
  for n=1,...,N
  {
    u = [y(n), y(n)|y(n)|^2, ..., y(n)|y(n)|^{2P}]^T
    z(n) = w^H u
    k = \frac{\lambda^{-1} Q u}{1 + \lambda^{-1} u^H Q u}
    e(n) = x(n) - z(n)
    w = w + k e^*(n) .....(1)
    Q = \lambda^{-1} Q - \lambda^{-1} k u^H Q .....(2)
  }
}
    
```

III. 컴퓨터 모의실험

다음은 제안하는 방식의 성능을 Matlab 모의실험 결과를 통해 검증한다. 모의실험에서 입력신호는 64-QAM(Quadrature Amplitude Modulation)으로 변조되며 20MHz의 대역폭을 가지는 LTE 하향링크 신호를 사용하고 전력 증폭기 모델은 Saleh 모델을 사용한다.[3] 전력 증폭기의 특성을 결정하는 파라미터는 수식2와 같다. 디지털 전치왜곡 알고리즘은 다항식 기반의 메모리가 없는 RLS 적응형 알고리즘을 사용하고 이 때 최고 다항식 차수는  $5(P=2; 2 \times P+1)$ ,  $\lambda = 0.9999$ 를 적용한다.

$$y(n) = x(n) \times \frac{K_1}{1 + K_2 |x(n)|^2} e^{j \frac{K_3 |x(n)|^2}{1 + K_4 |x(n)|^2}} \quad (2)$$

$$K_1 = 1.1, K_2 = 0.3, K_3 = 1, K_4 = 1$$

그림2는 전치왜곡 계수가 얼마나 정확한 값에 수렴하고 있는지를 보여주는 Learning curve이다. 각 그림 대한 설명은 다음과 같다. (a)는  $N=5,000$  일 때 반복하지 않는 구조를 가지는 기존 방식의 전치왜곡 엔진을 적용한 경우, (b)는  $N=5,000$  일 때 반복 구조를 가지는 제안하는 방식의 전치왜곡 엔진을 적용한 경우이다. (a)의 경우 샘플의 개수  $N$ 이 충분히 크지 않기 때문에 정확한 계수값에 수렴하지 못하는 것을 보여준다. 반대로 샘플 반복 활용한 (b)의 경우 (a)에서 출력된 계수값을 초기값으로 다시 5,000개의 되먹임 샘플을 이용하여 반복연산하게 되고 이 동작을 max\_iter=10만큼 반복 수행함으로써  $i$ 가 증가함에

따라 조금씩 더 정확한 계수값에 수렴하고 있는 것을 보여준다.

그림3은 스펙트럼의 성능으로 각 스펙트럼에 대한 설명은 다음과 같다. (a)전력증폭기의 입력 신호 스펙트럼; (b) 어떠한 전치왜곡도 적용하지 않은 전력증폭기의 출력 스펙트럼; (c)  $N=17,000$  일 때 반복하지 않는 구조를 가지는 기존 방식의 전치왜곡 엔진을 적용한 출력 스펙트럼; (d)  $N=5,000$  일 때 기존 방식의 전치왜곡 엔진을 적용한 출력 스펙트럼; (e)  $N=5,000$  이고 max\_iter=10인 제안하는 방식의 전치왜곡 엔진을 적용한 출력 스펙트럼이다.

결과를 분석하면,  $N=5,000$ 인 상대적으로 적은 메모리를 이용한 반복구조를 사용하지 않는 기존의 방식 (d)와 반복구조를 사용하는 제안하는 방식 (e)의 출력 스펙트럼을 비교하면 제안하는 방식이 기존의 방식보다 스펙트럼 재생성이 약 6~7 dB 개선된 것을 보여준다. 또한 제안하는 방식 (e)스펙트럼과  $N=17,000$ 으로 긴 메모리를 이용한 (c)스펙트럼과 비교해보았을 때 상대적으로 적은 샘플을 이용함에도 불구하고 긴 메모리를 사용하는 경우와 거의 대등한 전치왜곡 성능을 얻을 수 있음을 확인 할 수 있다.

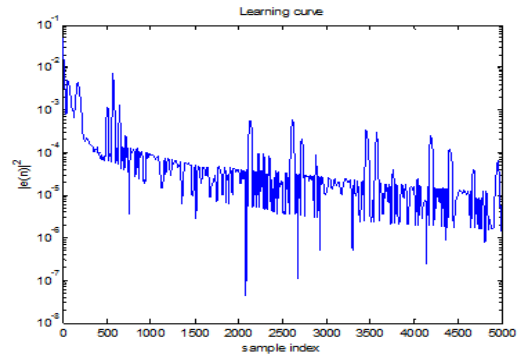


그림 2-(a) N=5,000, max\_iter=1  
DPD Learning curve

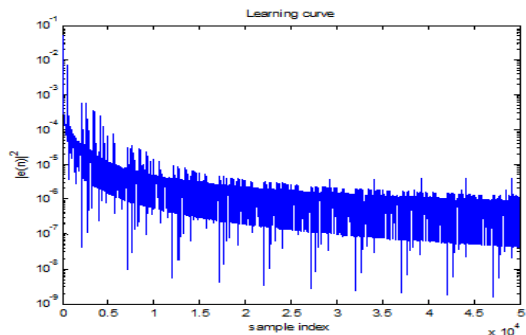


그림 2-(b) N=5,000, max\_iter=10  
DPD Learning curve

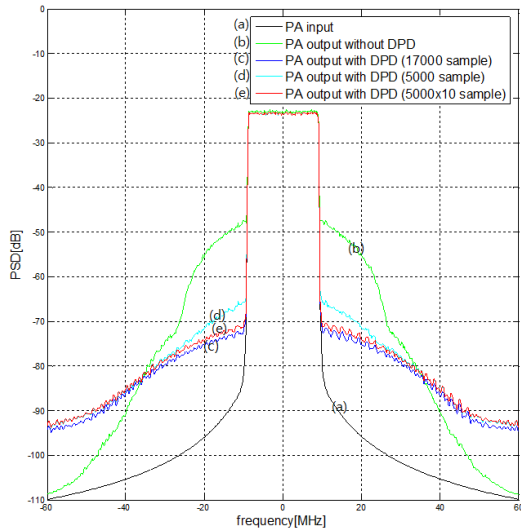


그림 3. 스펙트럼 성능 비교

#### IV. 결 론

본 논문에서는 피드백 샘플 반복 활용을 디지털 전치왜곡 엔진에 적용하는 구조의 디지털 전치왜곡기법을 제안한다. 적응형 알고리즘의 경우 초기값에 매우 의존하게 된다. 따라서 상대적으로 짧은 메모리를 구현한 경우에도 적은 샘플을 이용하여 얻은 전치왜곡 계수를 초기값으로 갱신해 가며 알고리즘 동작을 반복연산 수행함으로써 선형화에 가까운 전치왜곡 계수를 얻을 수 있다. 컴퓨터 모의실험은 스펙트럼 비교를 통해 제안하는 구조의 방식이 기존 방식의 성능보다 우수한 성능을 보여준다. 결과적으로 전치왜곡 엔진부에서 짧은 용량의 메모리만 구현하여도 샘플 재활용을 통해 긴 용량의 메모리를 구현한 경우와 유사한 성능을 얻을 수 있다.

#### 참고문헌

- [1] Lei Ding, "Digital Predistortion of Power Amplifiers for Wireless Applications." PhD Thesis, Georgia Tech University, March 2004.
- [2] WRIGHT, A. NESPER, O., "Multi-carrier WC DMA Basestation Design Considerations-Amplifier Linearization and Crest Factor Control" PMC-Sierra, Technology White Paper PMC-20 21396. August, 2002.
- [3] A. A. M. Saleh, "Frequency-independent and frequency-dependent nonlinear models of TWT amplifiers," IEEE Trans. Commun., vol. COM-29, no. 11, pp. 1715-1720, Nov. 1981.