

메모리 기술에 관한 연구동향

조중석, 유승진, 정유진, 김진주, 남제원, 조두산
순천대학교 전기전자공학부
e-mail:mew26@snu.ac.kr

Research Trends for Memory Technologies

Jungseok Cho, Seungjin You, Yoojin Jeong, Jinzoo Kim, Jaewon Nam,
Doosan Cho
Dept of Electrical & Electronic Engineering, Suncheon National University

요 약

전기전자, 정보통신 등 디지털/정보화 시대를 주도하는 산업의 핵심제품으로 혁신적 방식으로 기존의 전기신호처리 및 정보기억 기능을 대체할 새로운 메모리 반도체 개발기술이 요구되고 있다. 반도체 소자를 이용하여 디지털 정보를 기억하는 소자 가운데 기존의 DRAM과 플래시 메모리를 발전시켜 새로운 물질이나 구조를 사용하는 반도체 정보기억 소자 개발 기술이 필요하다.

1. 서론

지금까지 반도체 기술 경쟁은 '누가 더 미세하게 회로를 만들 수 있는가'를 겨루는 것이었다. 이른바 선폭의 나노(1나노는 10억분의 1m) 기술 경쟁이다. 반도체 내부 전류가 흐르는 회로의 두께가 줄면 반도체 크기가 줄어 같은 재료를 가지고 더 많은 반도체를 만들 수 있다. 선폭이 10나노 줄어들면 같은 재료를 가지고 만들 수 있는 반도체 숫자가 2배 가까이 늘어난다. 선폭이 좁으면 반도체의 크기가 작아지기 때문이다. 크기가 작으면 전력 소비도 줄고 데이터 처리 속도도 빨라진다. 삼성전자가 메모리 반도체에서 세계 최고라는 것은 나노 미세 공정 기술이 세계 최고란 의미다.

문제는 나노 공정 기술이 이제 거의 한계까지 발전했다는 것이다. 전문가들은 "10나노 이하 반도체는 물리적으로 만들기가 어렵다"고 말한다. 선폭이 10나노 이하로 줄어들면 회로를 통해 지나가는 전자들이 서로 충돌하는 간섭현상이 나타난다. 10나노 이하로 회로를 만들 기술은 있지만 실제로 선폭을 10나노 이하로 줄이면 반도체가 제대로 작동하기 어렵다는 것이다.

치열한 경쟁의 결과 2000년대 후반까지 반도체 선폭은 해마다 10나노씩 줄었다. 그러나 2010년 이후 선폭이 줄어드는 속도가 현저히 줄어들었다. 예를 들어 삼성전자는 2011년 20나노 기술을 개발해 D램 양산 설비에 적용했다. 삼성전자는 지금도 D램을 만들 때 20나노 기술을 사용한다. 해마다 10나노씩 줄던 선폭이 2년간 거의 줄어들지 않았다. 삼성전자는 "과거와 같이 선폭을 줄였다고 발표하는 것은 사실상 불가능하다"고 밝혔다.

앞으로 3~4년이 지나면 기존 반도체와 전혀 다른 신개념 반도체가 등장할 전망이다. 장기적으로는 D램과 플래시 메모리를 대체할 신개념 반도체의 이름은 P램(위상변

화메모리)·M램(자기저항메모리)·R램(비휘발성메모리)이다. 기존 메모리를 대체할 가장 유력한 후보는 P램이다. 물질에 전류를 가하면 내부 구조가 변하는 원리를 이용한 반도체다. 전원을 끊어도 데이터가 그대로 보존되는 플래시 메모리와 같은 특성을 갖고 있다. 또 플래시메모리보다 데이터를 읽고 쓰는 속도가 100배 이상 빠르다. 수명은 1000배 길고, 전력은 훨씬 덜 먹는다. 2010년 세계 최초로 삼성전자가 휴대전화용 P램 개발에 성공했다. 다음 장에서 현재의 기술을 대체할 메모리 기술의 흐름을 살펴보고자 한다.

2. 메모리 기술 현황

현재의 메모리 기술을 대체할 기술은 크게 3가지로 분류할 수 있다. 상용화에 가장 근접한 기술로 평가받는 상변화메모리, 기술혁신을 통한다면 주류 메모리로 부상할 수 있는 강자성 메모리, 그리고 강유전체 메모리가 있다.

상변화메모리 기술이란, 데이터 '1'상태는 메모리 재료의 전기저항이 큰 비정질 상태로 구성되고 데이터 '0'상태는 전기저항이 작은 결정질 상태로 구성되며 두 재료 상태간 가역적인 고속의 상변화 특성 및 큰 전기 저항 차이를 이용하여 각각 디지털 정보를 기록, 재생하는 비휘발성 메모리 기술을 말한다.

강자성 메모리 기술이란, 두 개의 자성 박막층 사이에 절연막을 끼워놓은 구조를 갖는 MTJ (자기터널접합)소자에서 두 자성층간 자화방향에 따라 절연막을 터널하는 전자의 전도도가 변화하는 TMR(터널형자기저항) 현상을 이용하는 비휘발성 메모리 기술로서 고집적화를 위해 Spin-Transfer-Talk (STT)현상을 이용한 정보기록과 MTJ용 신절연막물질을 채용한 STT-RAM 기술을 포함하여 말한다.

강유전체 메모리 개발 기술이란, 강유전체 박막의 자발 분극현상을 이용하여 정보를 저장하는 비휘발성 메모리 기술로서, DRAM의 캐패시터를 강유전체로 대체하여 비휘발성 특성을 갖게 한 종래 기술 (FeRAM)과 MOS 트랜지스터의 게이트산화막을 강유전체 물질로 대체하여 비휘발성 특성을 갖게 한 기술 (FeFET), 강유전체 박막에서 polarization 방향에 따라서 터널 전류가 변하는 특성을 이용한 기술 (Ferroelectric Tunnel Junction, FTJ), 강유전체에서 분극 방향에 따라서 다이오드의 극성이 바뀌는 현상을 이용한 기술 (Ferroelectric diode), 그리고 강유전체 혹은 강유전체막과 유전체막의 적층 구조에서 자발 분극의 방향에 따른 Electrical potential barrier의 변화를 이용하는 기술(FRRAM)을 포함하여 말한다.

우리는 위 3가지 분류에서 특히 강자성 메모리에서 STT기술에 집중하여 연구하고자 사전 조사를 진행하여 정리하였다. 내용은 다음과 같다. STT가 발견되기 전까지 자화를 조작하기 위한 유일한 수단은 자기장을 이용하는 것이었다. 자기장은 도선을 흐르는 전류로부터 얻어진다. 기존의 MRAM은 직교하는 두 도선에서 발생하는 자기장으로 자성층의 자화 방향을 바꾸어 정보를 기록한다. 이때, 정보가 기록되는 소자는 자유층/터널배리어/고정층/반자성층으로 이루어진 자기터널접합 (Magnetic Tunnel Junction)이라고 하는 구조이다. 자기터널접합에서도 하드디스크와 마찬가지로, 비자성층인 터널배리어에 인접한 두 자성층, 자유층과 고정층의 상대적인 자화방향에 따라 저항이 높고 낮은 것을 이용하여 정보를 저장한다. 고정층의 자화는, 접해있는 반자성층과의 교환상호작용 때문에 방향이 고정되어 있고, 쉽게 자화의 방향이 바뀌지 않는다. 따라서 자기장이 가해지면 자유층의 자화 방향만 바뀌게 된다. 즉, 자유층의 자화를 스위칭 시켜서, 두 자성층의 자화 방향이 평행하여 저항이 작은 상태와 반 평행하여 저항이 큰 상태를 각각 0과 1로 정하여 정보를 저장한다. 이와 같은 기존의 MRAM 기술을 이용하여, Everspin과 같은 기업에서 16 Mb 용량의 상용제품을 생산하고 있다. 하지만 기존의 MRAM에는 몇 가지 문제점이 있다.

먼저 자화를 스위칭 시키기 위해 자기장을 가했을 때, 원하지 않는 소자의 자화의 방향이 바뀌어서 정보가 소실될 수 있는 기록 선택감도(Write Selectivity) 문제를 내포하고 있다. 기존의 MRAM에서는 직교하는 전류라인의 교차점에 위치한 소자의 자화를 스위칭시킨다. 이때, 교차점에 위치한 소자 외에 각 전류라인 상에 위치한 셀들은 필연적으로 반(half) 선택된다. 각 소자를 스위칭 시키기 위해 필요한 기록전류는 완벽하게 같은 것이 아니라 어느 정도 분포를 갖게 되는데, 이 분포가 매우 좁지 않으면 반 선택된 소자에서 의도하지 않은 자화의 스위칭이 발생할 수 있다. 이는 곧 메모리의 오작동을 의미한다. 이를 해결하기 위해 모토롤라의 Savtchenko 등은 합성반자성층 (Synthetic Anti-ferromagnetic Layer) 형태의 자유층에 직교하는 도선에서 발생하는 자기장을 시간차를 두고 가

하는 toggle-writing 방식을 고안하여 기록 선택감도를 크게 개선하였으나[1], 근본적인 해결책이 되지 못했다. 하지만, STT-MRAM에서는 전류가 하나의 소자만을 흐르기 때문에, 원천적으로 반-선택된 소자가 존재하지 않는다. 따라서 기록 선택감도 문제와 관련된 기록 에러가 발생하지 않는다. 또한 기존의 MRAM에서는 소자의 크기가 작아질수록 기록 전류의 크기가 커진다. 하지만 MRAM의 기록 전류는 전형적인 CMOS 회로가 공급할 수 있는 전류보다 작아야 하므로 기존의 MRAM은 소자의 크기를 줄이는데 근본적인 한계가 존재한다. STTMRAM에서는 원리상 소자의 크기가 작아질수록 필요한 기록 전류의 크기는 작아진다. 현재 연구되고 있는 STT-MRAM 소자의 기록 전류는 아직 큰 편이지만, 다양한 소재와 기술에 관한 연구를 통해 상용화에 근접한 기록 전류로 낮추어 가고 있다.

3. 결론

반도체를 기반으로 한 전자소자 기술은 지금까지 급속한 진보를 통하여 오늘날 정보화 시대를 주도하고 있다. 하지만 반도체 기반 전자소자 기술은 물리적 기술적 한계에 다다르고 있으며, 따라서 이러한 한계를 극복할 수 있는 차세대 전자소자 기술로 큰 주목을 받고 있는 것이 바로 스핀트로닉스 기술이다. 스핀트로닉스 기술은 전자의 전하와 스핀을 동시에 제어하여, 전자의 전하만을 제어하는 기존의 전자소자 기술의 한계를 극복할 수 있을 것으로 전망되고 있다. 스핀전자 소자는 스핀의 고유특성인 비휘발성(Nonvolatility)을 기본적으로 가지고 있을 뿐 아니라, 초고속, 저전력, 고주파 등의 특성을 가지고 있기 때문에 차세대 전자소자로서의 가능성이 매우 높다. STT-MRAM은 기존 MRAM의 취약점인 확장성과 스위칭 파워 문제를 해결하는 가능성을 제시하여 대표적인 스핀트로닉스 소자로서 실용화 가능성을 더욱 밝게 하고 있다. 또한 스핀전달토크는 본격적인 연구가 이루어진 것이 10년 남짓으로 MTJ (Magnetic Tunnel Junction)에서 작용하는 스핀전달토크의 물리적 특성과 같이 스핀전달토크에 관한 연구가 계속해서 이루어지고 있다.

Acknowledgement

이 논문은 2010년도 정부 (교육부)의 재원으로 한국연구재단 기초연구사업(2010-0024529), 지방대학 특성화사업 (CK-1)의 지원을 받아 수행된 연구임.

참고문헌

- [1] L. Savtchenko, A. Korkin, B. N. Engel, N. D. Rizzo and J. A. Janesky, U.S. Patent No. 6,545,906 (2003).