

TW-P022

## 용액 공정 기반 ZrO<sub>2</sub> 절연막을 사용한 IGZO 박막 트랜지스터의 전기적 특성 향상 연구

이나영, 최병덕\*

성균관대학교 정보통신대학

본 연구에서는 용액 공정 기반 ZrO<sub>2</sub> 절연막의 우수한 특성을 확인하기 위해 SiO<sub>2</sub> 절연막을 가지는 IGZO (Indium-Gallium-Zinc Oxide) 박막 트랜지스터와 비교했다. In:Ga:Zn=1:1:1의 비율의 0.3 M IGZO 용액과 0.2 M ZrO<sub>2</sub>용액을 사용하였다. ZrO<sub>2</sub> 박막 트랜지스터는 0.2M ZrO<sub>2</sub> 용액을 5번 반복 증착하며 140nm 두께의 ZrO<sub>2</sub> 절연막을 가지는 IGZO 박막 트랜지스터와 비교대상으로 동일한 두께의 SiO<sub>2</sub>의 절연막을 가지는 IGZO 박막 트랜지스터를 제작하였다. ZrO<sub>2</sub> 박막 트랜지스터의 문턱전압은 4.3V로 SiO<sub>2</sub> 박막 트랜지스터의 -6.1V보다 낮았고, 이동도는 1.2356 cm<sup>2</sup>/V·s 로 0.0554 cm<sup>2</sup>/V·s 보다 약 20배 높았다. 실험 결과를 통해 ZrO<sub>2</sub>를 절연막으로 사용한 박막 트랜지스터의 특성이 더 향상되었음을 확인하였다.

**Keywords:** 용액 공정 기반 IGZO, 박막 트랜지스터, 고유전율, ZrO<sub>2</sub>, 절연막

TW-P023

## Improved Bias Stress Stability of Solution Processed ITZO/IGZO Dual Active Layer Thin Film Transistor

Jongmin Kim<sup>1</sup>, Byoungdeog Choi\*

Department of Electrical and Computer Engineering, Sungkyunkwan University, Suwon, Korea

We fabricated dual active layer (DAL) thin film transistors (TFTs) with indium tin zinc oxide (ITZO) and indium gallium zinc oxide (IGZO) thin film layers using solution process. The ITZO and IGZO layer were used as the front and back channel, respectively. In order to investigate the bias stress stability of ITZO SAL (single active layer) and ITZO/IGZO DAL TFT, a gate bias stress of 10 V was applied for 1500 s under the dark condition. The SAL TFT composed of ITZO layer shows a poor positive bias stability of  $\Delta V_{TH}$  of 13.7 V, whereas  $\Delta V_{TH}$  of ITZO/IGZO DAL TFT was very small as 2.6 V. In order to find out the evidence of improved bias stress stability, we calculated the total trap density NT near the channel/gate insulator interface. The calculated NT of DAL and SAL TFT were  $4.59 \times 10^{11}$  and  $2.03 \times 10^{11}$  cm<sup>-2</sup>, respectively. The reason for improved bias stress stability is due to the reduction of defect sites such as pin-hole and pores in the active layer.

**Keywords:** dual active layer, ITZO, IGZO, thin film transistors, bias stress stability