불안정한 전력공급 상황에서 센서 시스템의 데이터 무결성을 보장하기 위한 기법

정대진, 최재윤, 안정호
서울대학교 융합과학부
e-mail: {haidj, ddozzip, gajh}@snu.ac.kr

A Technique to Ensure Data Integrity for Sensor Systems under Unstable Power Supply Situation

Daejin Jung, Jaeyoon Choi, Jung Ho Ahn
Department of Transdisciplinary Studies, Seoul National University

요 약

최근 무선 통신 및 반도체 기술이 발전하면서 다양한 응용 분야에서 센서를 활용하는 시스템이 증가하는 추세이다. 이러한 센서 시스템은 전력 공급이 제한적이고 저전력 전원 공급 장치를 사용하기 때문에 불안정한 전력공급 상황에서 시스템의 비정상 종료 시 데이터의 무결성을 보장할 수 없는 문제가 있다. 이를 해결하기 위해 시스템 내부에 추가 전원 장치를 제공하거나 비휘발성 메모리에 연산장치를 추가하는 등의 방안이 제안되었지만, 이는 물리적, 비용적 오버헤드를 초래한다. 본 논문에서는 이러한 오버헤드를 최소화하면서 센서 시스템의 신뢰성을 높이는 방안을 제시한다. 제안하는 방법을 ARM 프로세서와 FPGA를 기반으로 구현하고 그 효용성을 검증하였다.

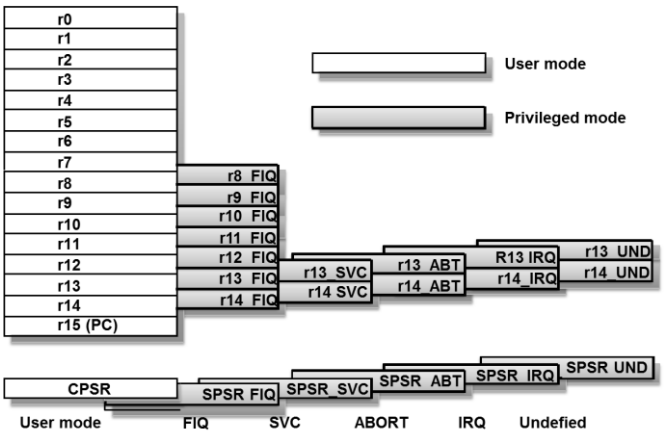
1. 서론

현대인들의 생활수준이 높아짐에 따라 다양한 영역에서 보안, 안전, 엔터테인먼트가 차지하는 비중이 커지고 있으며 이러한 응용 분야를 위한 요소기술로 센서 시스템 연구개발이 활발하게 진행되고 있다[1].

센서 시스템이란 열, 빛, 온도, 소리, 압력 등의 외부신호를 감지하는 센서와 무선 네트워크, 반도체 기술을 통합한 시스템으로 내부에 ARM(Advanced RISC Machine)과 같은 프로그래밍이 가능한 프로세서가 탑재되어 있는 것이 특징이다. 이러한 센서 시스템은 네트워크 기술을 기반으로 서로 연결되어 환경, 에너지, 교통 모니터링 분야 등에 활용되고 있으며, 최근에는 차량용 블랙박스나 웨어러블 디바이스 등에도 그 범위가 점차 확장되고 있다[1][2].

하지만, 시스템의 구조 및 환경 등의 요인으로 전력 공급이 제한적이고 태양광과 같은 저효율 전원 공급 장치를 사용하기 때문에 불안정한 전력 공급 상황이 발생시 데이터의 무결성을 보장받지 못하는 문제가 있다[2][3]. 현재 저전력 시스템에서 이를 극복하기 위하여 추가적인 내부 전원 공급 장치 혹은 커패시터를 구비하는 방법이 있지만 전력이 항상 공급되는 것이 아니기 때문에 시스템의 비정상적 종료로 인한 데이터의 왜곡 현상을 초래하며, 메모리 공정으로 생산되는 비휘발성 저장매체에 연산장치를 통합시키는 Processor-In-Memory 방법[4][5] 등은 물리적, 비용적인 추가 부담이 요구된다.

본 연구에서는 불안정한 전력 상황 감지 시 시스템의 휘발성 데이터를 안정적으로 저장하고 복구할 수 있는 환경을 ARM 프로세서와 FPGA를 기반으로 구현하여 물리적, 비용적인 오버헤드를 최소화 하면서 센서 시스템의 신뢰성을 높이는 방안을 제시한다.



(그림 1) ARM Register file

2. 관련연구

2-1. ARM Architecture

ARM은 대표적인 RISC(Reduced Instruction Set Computer) Architecture로 센서 시스템 및 임베디드 시스템에 널리 사용되고 있다. ARM은 시스템 성능 향상을

위해 다양한 동작 Mode(User, System, Supervisor, FIQ, IRQ, Abort, Undef)를 지원하는데, User 모드를 제외한 나머지 6개 Mode를 Privileged mode라고 부르며 각 Mode마다 자신의 Register set을 가지고 있다. 이는 Mode를 전환할 때 Register context 백업을 위한 메모리 접근을 최소화함으로써 시스템 성능을 향상시키는 장점이 있다.

2-2. Power Management (Hibernation)

본 연구에서 사용된 ARM Cortex-A9 프로세스에서 지원하는 Power mode는 총 여섯 가지이다[6]. 하지만 전원이 완전히 차단되어도 데이터를 유지하는 Mode는 존재하지 않으며, 칩 제조사에 따라 Power mode가 제대로 동작하지 않는 제품도 존재한다. 이와 달리 데스크탑이나 노트북과 같이 x86 Architecture를 기반하는 컴퓨터들은 이미 여러 가지 Power mode를 운영체제 수준에서 제공하여 전력소비를 효율적으로 관리하고 있다.

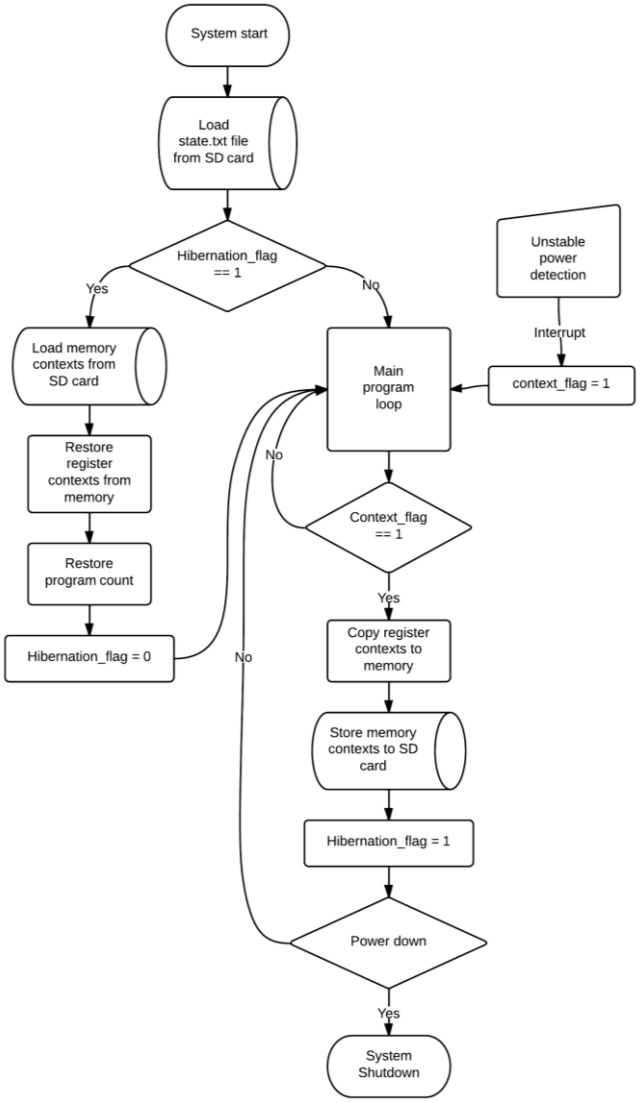
이러한 여러 Power mode 중 Hibernation mode는 현재 수행중인 Process의 Context(Register states, Memory States)를 비휘발성 메모리에 기록하고 재부팅 시 저장해 둔 이미지를 복구하는 기술을 말한다. 이는 하드웨어 초기화와 운영체제 로딩 등과 같은 일부 부팅 과정을 생략함으로써 부팅 속도를 높이고 전력소비를 줄일 수 있다.

3. 데이터 무결성을 위한 하이버네이션 기법

디바이스에서 전원이 차단되면 CPU Register, Main memory(DRAM)와 같은 휘발성 저장장치에 있는 모든 정보가 손실된다. 이러한 휘발성 정보를 Context image라고 한다. 본 논문에서는 입력 전원의 상태를 감지하여 전원에 이상이 생기는 경우 Context image를 비휘발성 저장장치에 백업한 뒤 전원이 복구되면 비휘발성 저장장치에 저장한 Context image를 손실 없이 Main memory와 CPU Register에 복원하는 방법을 제안한다.

소프트웨어의 동작을 (그림3)에 순서도로 표현하였다. 시스템의 부팅단계에서 SD card에 저장되어 있는 state.txt 파일을 읽어 Hibernation_flag를 검사한다. Hibernation_flag는 시스템 부팅 이전에 비정상적인 상황으로 Context image를 백업한 뒤 종료하였는지를 확인하기 위한 값이다. Flag 값이 '1'로 설정되어 있다면 비정상적으로 종료한 상황이므로 SD card에 저장되어 있는 Memory context를 시스템의 Main memory로 복원한다. 메모리 복원이 끝난 후 메모리에 저장되어 있는 Register context를 CPU register에 복원한 뒤 잘 복원되었다는 기록으로 Hibernation_flag를 '0'으로 설정한다.

반대로 시스템 부팅단계에서 state.txt 파일에 Hibernation_flag 검사 시 '0'으로 설정되어 있다면, 이전에 정상적인 종료한 상황이므로 복원을 하지 않고 Main program loop에 진입한다. 또한 전원비정상 상태를 감지하기 위한 Interrupt handler를 설정한다. Main program



(그림 2) 프로그램 순서도

loop에서는 주기적으로 Context_flag를 검사하며 전원이 불안정한 경우 Interrupt가 발생하여 Context_flag를 '1'로 설정하면 Main program loop에서 분기하여 Context image를 백업한다. 이 때 Context image를 백업하는 부분은 Main program loop 내부에서 백업해야 한다. 만약 Interrupt service routine에서 백업을 한다면 Interrupt를 위해 Context switching한 Register가 저장되므로 시스템 복원 시 비정상적으로 동작하게 된다.

4. 구현 및 검증

본 연구에서는 시스템의 전원이 불안정한 상황일 때 Context image를 저장하고 전원이 정상적으로 공급되면 이를 복원하여 저장한 시점으로 복원하는 임베디드 시스템을 구현하였다. 시스템 구현을 위해 휴인스 RPS-Z7000 (Xilinx ZYNQ-Z7020 evaluation board)을 사용하였고, 검증을 위해 DSTREAM과 DS-5을 활용하였다. ZYNQ-Z7020은 ARM Cortex-A9 MPcore와 Programmable logic을 탑재하고 있다[7][8][9]. 구현은 OS가 없는 Firmware level에서 작업하였으며, 개발 언어

는 C언어를 사용하였다. 불안정한 전원상황 감지기능은 본 논문의 범위를 벗어남으로 가상의 시나리오를 가정하여 하드웨어 스위치 입력으로 대체하였다. (그림2)는 하드웨어 및 소프트웨어를 구현하기 위한 실험 환경이다.

(그림 3) 시스템 구현을 위한 실험 환경

시스템의 검증을 위해서 시스템의 내부 카운터를 1초마다 증가시키며 7-segment counter와 Character LCD에 숫자를 출력했다. 숫자를 카운트하는 도중 비정상적 전원입력을 뜻하는 Interrupt 신호를 입력 후 시스템의 전원을 강제로 차단했다. 이후 시스템의 전원을 다시 연결 후 자동으로 전원차단 전의 카운터를 복원하여 정상동작 여부를 검증하였다.

전원 이상신호의 입력 후 하이버네이션 상태에 진입하기까지 1초가 소요되었으며, 하이버네이션 상태에서 복구되기까지는 16초가 소요되었다. 테스트한 임베디드 시스템은 FPGA를 사용하며 초기 부팅 시 FPGA를 설정해야 하기 때문에 복구시간이 진입시간에 비해 길었다. FPGA가 아닌 ASIC에서 구현하고, File system을 Bypass하며 비휘발성 메모리와 Register context 저장/복원 구간간의 Latency와 Bandwidth를 최적화하면 이 시간은 비약적으로 향상될 것으로 기대한다.

5. 결론 및 향후 연구 방향

본 논문은 다양한 응용 분야에 사용되는 센서 시스템에서 불안정한 전력공급 상황 발생시 데이터의 무결성을 보장하기 위한 방법을 제안하였다. 기존에도 저전력 시스템의 신뢰성을 보장하기 위하여 여러 가지 방법들이 제안되었지만 이는 물리적, 비용적 추가 비용이 필요하고 데이터 무결성을 완전히 해결할 수 없는 문제가 있다. 우리는 외부 입력 전원에 이상이 발생하면 휘발성 저장 장치의 모든 Context image를 비휘발성 메모리에 기록해 두고, 정상 전원이 다시 인가되면 저장해둔 이미지를 복구하는 하이버네이션 기능을 ARM 프로세서와 FPGA를 기반으로 구현하고 정상 동작 여부를 검증하였다.

제시한 방법은 기존의 물리적, 비용적 오버헤드를 최소화 하면서 센서시스템 데이터를 안전하게 복구하는 장점이 있다. 향후, 비휘발성 메모리 기술에 기반한 저전력 주기억장치를 활용하여 전원 차단 시 보존해야 할 Context image를 최소화하고 하이버네이션의 성능을 높이기 위한 연구를 진행할 것이다.

6. 사사

이 논문은 2013년 정부(미래창조과학부)의 재원으로 글로벌프론티어사업의 지원을 받아 수행된 연구임 ((재)스마트 IT 융합시스템 연구단)

참고문헌

[1] Ian F. Akyildiz et al., “A Survey on Sensor Networks”, IEEE Communication Magazine, 2002
[2] “무선 센서 네트워크 기반IoT를 위한 통신 기술”, 한국방송통신전파진흥원, 2014
[3] Martin A. Green et al., “Solar cell efficiency tables (version 39)”, Progress in Photovoltaics: Research and Applications, 2012
[4] Yiqun Wang et al., “A 3us wake-up time nonvolatile processor based on ferroelectric flip-flops”, ESSCIRC, 2012
[5] Natsui, M et al., “Nonvolatile logic-in-memory array processor in 90nm MTJ/MOS achieving 75% leakage reduction using cycle-based power gating”, ISCC, 2013
[6] ARM Cortex-A9 Technical Reference Manual, 2010
[7] Xilinx, “Zynq-7000 All Programmable SoC Technical Reference Manual”, 2012
[8] Huins, “RPS-Z7000M User Guide Rev1.3”, 2012
[9] Huins, “RPS-Z7000Base User Guide Rev1.2”, 2012