리쏘그라피 패턴 전해증착법에 의해 얼라인된 Te 나노리본 합성

Synthesis of Aligned Te Nanoribbons by Lithographically Patterned Nanowire Electrodeposition Technique

정현성^{a*}, Nosang V. Myung^b

a*한국세라믹기술원 기초소재융합본부(E-mail:<u>hsjung@kicet.re.kr</u>), ^bUniversity of California, Riverside, Chemical & Environmental Engineering

초록: 마이크로 패턴된 Au 전극사이에 얼라인된 Tellurium (Te) 나노리본들이 의도한 모양과 배열방식을 가지고 리쏘그래 피 패턴 전해증착 (Lithographically patterned nanowier electrodepositon, LPNE) 방법에 의해 4인치 Si wafer 배치로 합성되었다. 합성된 Te 나노리본은 수 센타미터의 길이를 가지고, 그 두께와 폭역시 작업 전극으로 사용되는 Si wafer위에 증착된 Ni의 두께와 전해증착 시간에 의해 쉽게 제어될 수 있다. 3 μ m의 간격을 갖는 Au 전극 사이에 얼라인된 두께 ~100nm의 Te 나노리본들은 전해증착에 의해 그 폭이 제어되었고, 각각의 다른 폭을 갖는 증착된 하나의 Te 나노리본들의 IV 및 FET 측정을 통하여 나노리본 폭의 변화에 따른 전기적 특성 (비저항, FET 이동도 및 FET 캐리어 농도)이 평가되었다.

1. 서론

높은 종횡비를 갖는 일차원 나노구조체는 높은 비표면적, 향상된 전기적 특성 및 고집적도와 같은 특징 때문에 전자소재의 핵심소재로서 많이 연구되어 왔다. 하지만, 그 뛰어난 특성에도 불구하고 제어된 크기 및 모양을 갖는 일차원 나노구조체 합성의 어려움과 더불어 소자로 활용하기위해 합성된 일차원 나노구조체의 집적화의 그 한계가 있어 소자제작에 어려움을 겪고 있다. 이 논문에서 이용된 LPNE 방법은 디자인된 위치와 배열을 가지고 그 크기가 제어된 일차원 나노구조체를 합성하기 위해 매우 효과적인 방법으로 알려져 있다¹⁻³. 또한 최근 칼코젠 과 칼코지나이드 나노구조체 화합물은 열전소자, 태양전지소자 및 광전기 화학전지의 소재로서 그 연구가 활발하게 연구되어 지고 있다.

2. 본론

본 연구에서는 얼라인된 Te 나노리본을 합성하기 위하여 LPNE 방법을 이용하였다. Fig. 1은 리쏘그래피와 전해증착 방법이 융합되어 사용되는 LPNE법을 보여준다. 먼저 약 100nm 두께의 SiO_2 층을 갖는 Si wafer위에 100nm 두께의 SiO_2 등을 갖는 Si wafer위에 100nm 두께의 SiO_2 등을 갖는 Si wafer위에 SiO_2 등을 만으는 Si wafer위에 SiO_2 이용한 전형적인 포토리쏘그라피 절차에 의해 패턴을 형성한다. 마스크 디자인에 의해 만들어진 패턴의 노출된 면은 wet etching에 의해 제거되고, over-etching 공정을 통하여 photoresist 아래 trench를 형성하게 된다. 이렇게 형성된 trench 안의 노출된 Si Ni 위로 HTeO $_2$ 이온이 포함된 전해질에서 전해증착을 함으로써 제어된 dimension을 갖는 얼라인된 Si Wafer 배치로 합성된다. Fig. 2는 Si wafer 위에 배열된 나노리본의 Si Wafer 이미지를 보여준다.

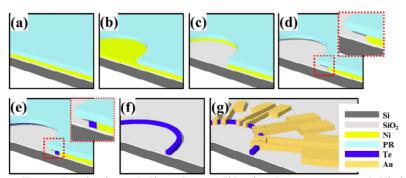


Fig. 1. Schematic diagram; Thermal oxidation of Si wafer to SiO_2 / e-beam evaporated Ni / spin-coated PR (a), PR pattern (b), chemical etch of exposed Ni layer (c), electrochemical etch to create the undercut trench (d), electrodeposit of Te nanoribbons on the exposed Ni (e), removal of PR and Ni (f), e-beam deposit of Cr/Au electrodes (g)

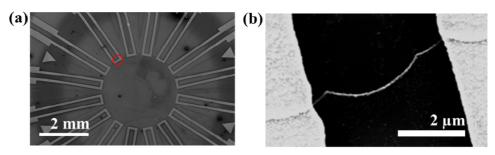


Fig. 1. a gas sensor device consisting of 16 channels with single Te nanoribbons in wafer batch (a) and the single Te nanoribbon aligned between Au/Cr electrodes (the magnified image of red line in (a)) (b)

3. 결론

Si wafer 기판위에 wafer 배치의 합성으로 디자인된 모양과 배열을 갖는 Te 나노리본이 합성되었다. 합성된 Te 나노리본의 길이는 포토리쏘 공정의 마스크 디자인에 의해 결정되었고, 두께는 전해증착의 작업전극으로 이용되는 e-beam 증착된 Ni층의 두께에 의해 제어되며, 폭은 전해증착 시간에 의해 제어되었다. 3μ m의 길이와 100nm의 두께를 갖는 Te 나노리본의 폭이 제어되면서, 이렇게 합성된 얼라인된 single Te 나노리본의 전기적 특성은 전해증착 시간에 의해 제어된 Te 나노리본의 폭의 변화에 따라 평가되어 졌다.

참고문헌

- 1. E.J. Menke, M.A. Thompson, C. Xiang, L.C. Yang, R.M. Penner, Nat. Mater. Vol. 5 (2006) 914.
- 2. H. Jung, Y. Rheem, N. Chartuprayoon, J.-H. Lim, K.-H. Lee, B. Yoo, K.-J. Lee, Y.-H. Choa, P. Wei, J. Shi, N.V. Myung, J. Mater. Chem. Vol. 20 (2010) 9982.
- 3. N. Chartuprayoon, C.M. Hangarter, Y. Rheem, H. Jung, N.V. Myung, J. Phys. Chem. C Vol. 114 (2010) 11103.
- 4. C. Xiang, S.-C. Kung, D.K. Taggart, F. Yang, M.A. Thompson, A.G. Guell, Y. Yang, R.M. Penner, ACS Nano Vol. 2 (2008) 1939.