

# Active Power Filter에서의 Repetitive 제어기의 구현방식 비교

김기룡\*, 신동설\*\*, 이종필\*\*\*, 김태진\*\*\*, 유동욱\*\*\*, 김희제\*\*

부산대학교 로봇관련협동과정\*, 부산대학교 전기공학과\*\*, 한국전기연구원 전력변환연구센터\*\*\*

## The Compare of Repetitive Controllers Implementation In Active Power Filter

Ki Ryong Kim\*, Dong Shul Shin\*, Jong Pil Lee\*\*, Tae Jin Kim\*\*,  
Dong Wook Yoo\*\*, Hee Je Kim\*

Dept. of Interdisciplinary Program in Robotics, Pusan National University\*

Dept. of Electrical Engineering Pusan National University\*\*

Korea Electrotechnology Research Institute (KERI)\*\*\*

### ABSTRACT

본 논문에서는 Active Power Filter (APF)에서 고조파 전류 보상을 위해 널리 사용되는 Repetitive 제어기의 구현방식을 비교한다. 샘플링 주파수가 높을수록 고조파 보상능력이 증가되는데 기존 Repetitive 제어 방식을 디지털 Canonical 형태로 표현하게 되면 낮은 샘플링 주파수를 가지는 시스템에서는 문제가 없으나 샘플링 주파수가 높은 경우에는 계산시간이 줄어들어 제어기가 정상동작을 하지 않게 된다. 따라서 본 논문에서는 높은 샘플링 주파수에서도 제어기 동작이 가능한 디지털 Repetitive 제어기 구현에 대해 제안하고 5kW Active Power Filter 시제품을 통해 제안한 방식의 우수성을 검증하였다.

### 1. 서론

최근 전력기기들의 사용이 높아짐에 따라 비선형 부하의 사용이 증가하였으며, 이런 비선형 부하들은 Point of Common Coupling (PCC) 지점에 기본과 이외에도 고조파 성분을 가지는 왜곡된 전류 파형을 보내어 부하 자신뿐만 아니라 이와 연결된 계통의 전력품질에도 악영향을 끼친다.

이런 악영향을 줄이기 위해 IEEE Std 519에서는 각 고조파 성분들에 대해 규제를 하고 있으며 이러한 고조파 저감을 위한 방법으로 주로 APF가 널리 사용되고 있다. APF는 부하전류에서 보이는 고조파 성분들을 제거하여 PCC에 기본과 성분만 내보내는 역할을 하며, 이러한 APF에 사용되는 제어기는 Proportional Integral(PI), Proportional Resonant(PR), Repetitive Control(RC)를 기본으로 여러 가지 방법이 제안되고 있다.

본 논문에서는 Repetitive 제어기를 기반으로 하는 Shunt Active Power Filter (SAPF) 토폴로지에서 주어진 스위칭 주파수보다 2배의 샘플링 주파수를 가지는 디지털 제어기를 구현하여 정상상태에서의 THD 저감률을 높이고 응답특성을 개선할 수 있는 구현 방법을 제안한다. 2장에서는 본 제안에서 구현한 디지털 RC 제어기에 대해서 살펴보고 3장에서는 기본 구현방법과 비교하여 실험을 수행하였으며 4장에서는 결론을 기술하였다.

## 2. 제안하는 Repetitive 알고리즘 구현

### 2.1 Repetitive 제어기

Repetitive 제어기는 에리신호를 일정한 주기로 계속 반복시

켜 이득 값을 크게 증폭시키는 방법으로, 보상하고자 하는 주파수까지 이용한 다음 그 이후 주파수는 저역통과 필터를 사용함으로써 시스템의 안정성을 보장한다.<sup>[2],[3]</sup>

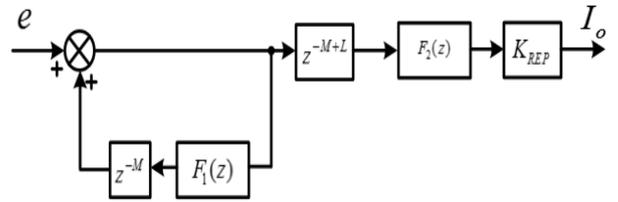


그림 1 Repetitive 제어기 블록 다이어그램

Fig. 1 Repetitive Controller Block Diagram

$$G_{RC} = K_{rep} \frac{z^{-M+L} F_2(z)}{1 - z^{-M} F_1(z)}$$

$M: \frac{f_{samp}}{f_{grid}}$ ,  $L$ : 시간지연보상차수,  $F_1(z), F_2(z)$ : Filter,  $K_{rep}$ : Gain

이러한 방식을 Digital Signal Processor (DSP)에서 구현을 하게 되면, 샘플링 주파수  $f_{samp}$ 가 높아질수록 연산량도 증가하게 되고, 일정 샘플링 주파수를 넘게 되면 연산처리시간이 부족하게 되어 제어기가 정상 동작을 하지 못하게 된다.

### 2.2 제안하는 Repetitive 제어기 알고리즘 구현

기존의 디지털 Canonical 형태의 Repetitive 제어기 구현은 결과 값을 나타낼 때 모든 메모리를 거쳐야 된다. 이 점이 연산량이 증가되는 원인이다.

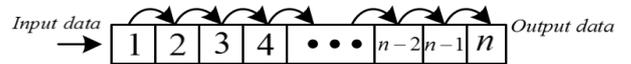


그림 2 기존 Canonical 형태의 Repetitive 제어기 구현방식

Fig. 2 Repetitive Controller of Canonical form

반면 제안하는 제어기의 구현방법은 인덱스를 이용하는 것으로 인덱스가 현재의 값과 주소정보를 가지고 있어, 필요한 메모리의 주소정보만 스캔하여 결과 값에 필요한 위치에 있는 값만 연산해서 내보내므로 연산시간을 줄일 수 있다.

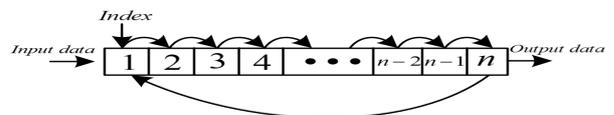


그림 3 제안하는 Repetitive 제어기 구현방식

Fig. 3 Proposed Repetitive Controller Form

### 3. 실험 및 결과

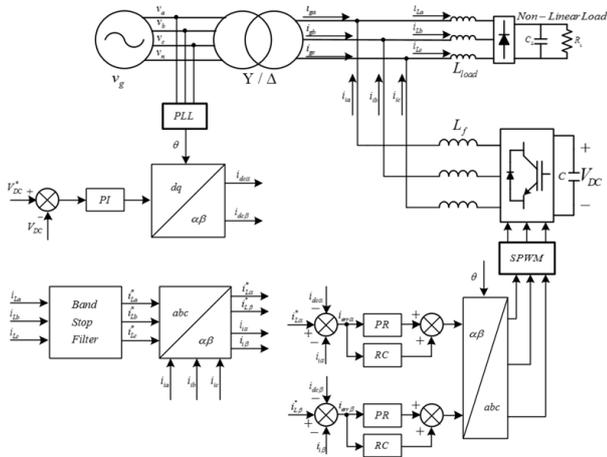


그림 4 기본적인 SAPF 시스템  
Fig. 4 Conventional SAPF System

표 1 실험 parameters  
Table 1 Experimental Parameters

입력 전압	220V <sub>rms</sub>
DC link 전압	400V
Filter Inductor	2.2mH
Load Inductor	2.2mH
Load Capacitor	6.4mF
Load Resistor	14 Ω
스위칭 주파수	10.8kHz
샘플링 주파수	10.8kHz / 21.6kHz
정격 전력	5kVA

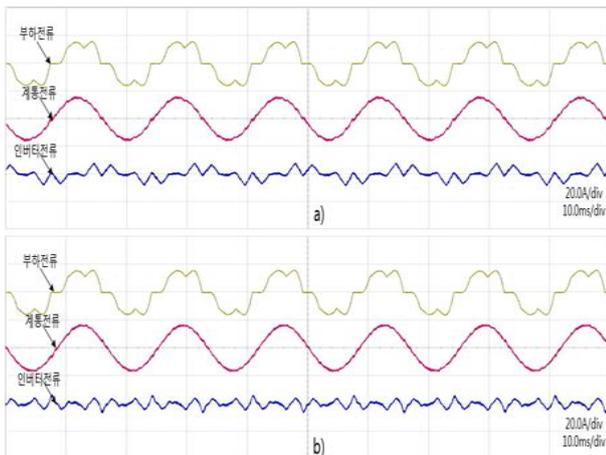


그림 5 각 부 전류파형 a)10.8 kHz, b)21.6kHz  
Fig. 5 Current wave form a)10.8 kHz, b)21.6kHz

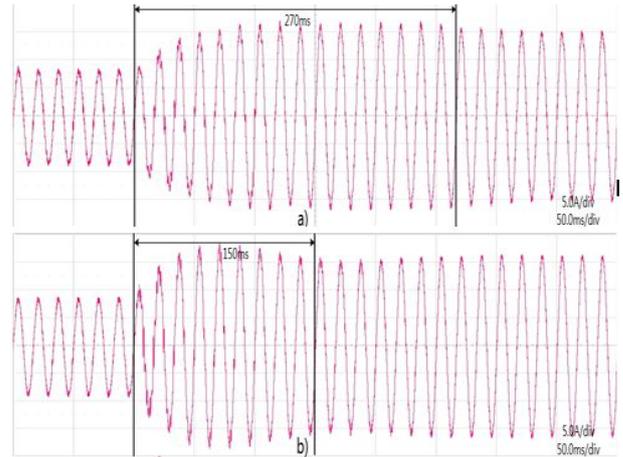


그림 6 50%부하에서 100%부하 변동 시 계통전류 파형  
Fig. 6 Grid current wave form of 50%load to 100%load

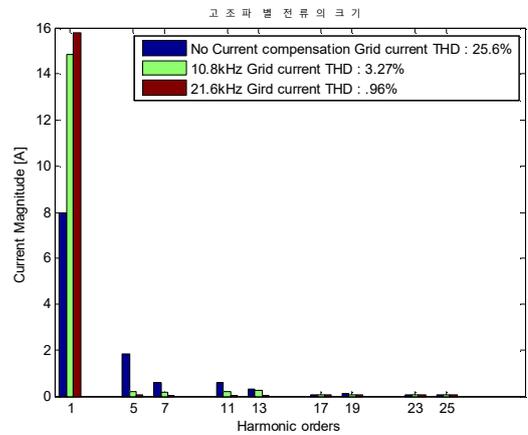


그림 7 10.8kHz / 21.6kHz 주파수별 고조파 크기  
Fig 7. 10.8kHz / 21.6kHz Harmonic Amplitude

### 3. 결론

본 논문에서는 기존의 canonical 디지털형태의 RC 제어기가 아닌 어드레스 인덱스를 이용하여 스위칭 주파수보다 2배 높은 샘플링 주파수를 가지는 Repetitive 제어를 구현하였다. 실험결과에서 샘플링 주파수가 높아지면서 정상상태에서의 THD 저감 및 과도상태에서의 응답속도가 높아지는 것을 확인할 수 있었다. 본 논문에서의 디지털 제어기 구현 방법은 스위칭 주파수는 동일한 상태에서 더 높은 샘플링 주파수를 얻고자 하는 시스템에 유용하게 사용될 수 있을 것으로 사료된다.

### 참고 문헌

- [1] Simone Buso, Paolo Mattavelli, "Digital Control in Power Electronics", 2006.
- [2] Muhammad H. Rashid "Power Electronics Handbook 3<sup>rd</sup> edition", 2011.
- [3] Mattavelli, P.; Marafao, F.P., "Repetitive based control for selective harmonic compensation in active power filters," Industrial Electronics, IEEE Transactions on , vol.51, no.5, pp.1018,1024, Oct. 2004