ZVS 위상천이 풀브리지 컨버터의 소신호 모델링 및 디지털 제어기 설계

김정우, 조영훈, 최규하
건국대 전력전자연구실

ZVS Phase Shift Full-Bridge Converter's Small Signal Modeling and Digital Controller Design

Kim Jeong Woo, Younghoon Cho, Gyu Ha Choe
Power Electronics Lab., Konkuk Univ.

ABSTRACT

In this paper, a zero voltage switching (ZVS) phase shift full bridge converter is analyzed. The small signal model is derived to design a digital controller. PLECS simulation shows how sampling method effects on transfer function of ZVS phase shift full bridge converter.

1.서론

소형 ESS 시스템에서 배터리를 충전하기 위해서는 시스템의 입력을 저전압 대전류로 변환할 필요가 있다. 따라서 배터리 충전용 회로에 벅 컨버터 동작이 가능하고 소프트 스위칭으로 스위치 스트레스를 줄일 수 있는 ZVS 위상천이 풀브리지 컨버터를 사용할 수 있다. 제안된 컨버터는 변압기의 권선비를 이용하여 입력전압의 승압과 강압이 가능하다. 또한 변압기의 누설인덕턴스와 스위칭용 반도체 소자와 변압기내부의 기생커패시턴스 사이의 공진을 이용하여 별도의 스너버회로 없이도 소프트 스위칭을 할 수 있다.[1]

본 논문에서는 ZVS 위상천이 풀브리지 컨버터의 소신호 모델링을 통해 디지털 제어기 설계에 필요한 시스템의 전달함수를 얻고 샘플링 기법에 따른 전달함수의 변화를 비교한다. 샘플링 기법으로는 싱글 샘플링과 더블 샘플링을 이용한다.

2.소신호 모델링

2.1 변압기 2차측 듀티비에 영향을 끼치는 요소

ZVS 위상천이 풀브리지 컨버터의 변압기 2차측 듀티비에 영향을 끼치는 요소는 필터 인덕터 전류의 변동 $\hat{i_L}$과 입력전압의 변동 $\hat{v_{in}}$이 있다. 이 두 요소가 유효 듀티비 $\hat{d_{eff}}$에 미치는 영향은 식 (2.1)과 식 (2.2)와 같다.

$$\hat{d_i} = -\frac{R_d}{V_{in}}\hat{i_L} \tag{2.1}$$

$$\hat{d_v} = \frac{R_d I_L}{V_{in}^2}\hat{v_{in}} \tag{2.2}$$

여기서 $R_d = 4n^2 L_{lk} f_s$이다.

2.2 벅-컨버터의 소신호 모델링

벅 컨버터의 입력전압과 전류를 각각 $v_1(t)$, $i_1(t)$라고 하고 출력전압과 출력전류를 $v_2(t)$,$i_2(t)$라고 했을 때 소신호 변동을 고려하여 전류 방정식과 전압 방정식을 구하면 식 (2.3)과 식 (2.4)와 같다.

$$\hat{i_1}(t) = D\hat{i_2}(t) + I_2\hat{d}(t) \tag{2.3}$$

$$\hat{v_2}(t) = D\hat{v_1}(t) + V_1\hat{d}(t) \tag{2.4}$$

위 식에 근거하여 벅 컨버터의 소신호 등가회로는 그림 1과 같다.

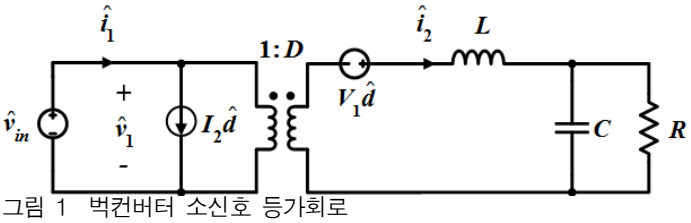

그림 1 벅컨버터 소신호 등가회로
Fig. 1 Small Signal Equivalent Circuit of Buck Converter

2.3 ZVS 위상천이 풀브리지 컨버터의 소신호 모델링

벅 컨버터 소신호 모델은 ZVS 위상천이 풀브리지 컨버터의 소신호 모델에서 L_{lk}을 무시하고 $\hat{d_i} = \hat{d_v} = 0$인 경우이므로 벅 컨버터의 소신호 모델에서 제어입력 $\hat{d}$를 식 (2.5)의 유효 듀티비 $\hat{d_{eff}}$로 하고 변압비를 고려하면 그림 2와 같은 모델을 얻을 수 있다.

$$\hat{d_{eff}} = \hat{d} + \hat{d_i} + \hat{d_v} \tag{2.5}$$

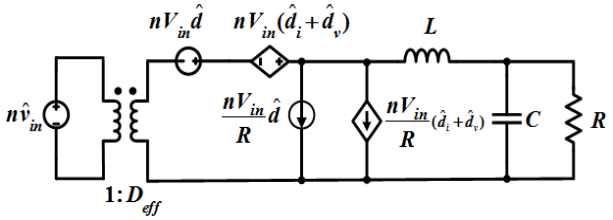

그림 2 ZVS 위상천이 풀브리지 컨버터의 소신호 등가회로
Fig. 2 Small Signal Equivalent Circuit of ZVS Phase Shift Full-Bridge Converter

2.4 전달함수

제어기를 설계하기 위해서는 시스템의 전달함수가 필요하다. 소신호 변동에 의한 임피던스 변화량을 R_d라고 하면 전달함수는 식(2.6)과 같이 쓸 수 있다.

$$G_p(s) = \frac{nV_{in}}{s^2LC + s(\frac{L}{R} + R_dC) + \frac{R_d}{R} + 1} \quad (2.6)$$

3.시뮬레이션

PLECS를 통한 시뮬레이션으로 샘플링 기법에 따른 ZVS 위상천이 풀브리지 컨버터의 전달함수 크기와 위상을 비교한다.

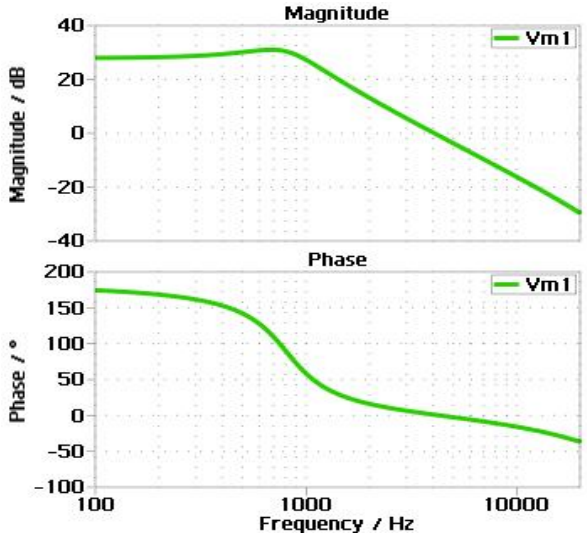

그림 3 ZVS 위상천이 풀브리지 컨버터의 전달함수 크기 및 위상의 아날로그 파형

Fig. 3 Analog Waveform of Transfer Function Magnitude and Phase of ZVS Phase Shift Full-Bridge Converter

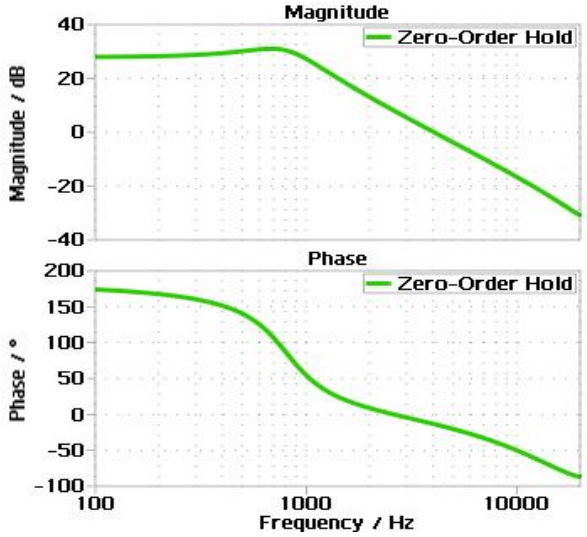

그림 4 싱글 샘플링으로 얻은 ZVS 위상천이 풀브리지 컨버터의 전달함수 크기 및 위상 파형

Fig. 4 Waveform of Transfer Function Magnitude and Phase of ZVS Phase Shift Full-Bridge Converter by Single Sampling

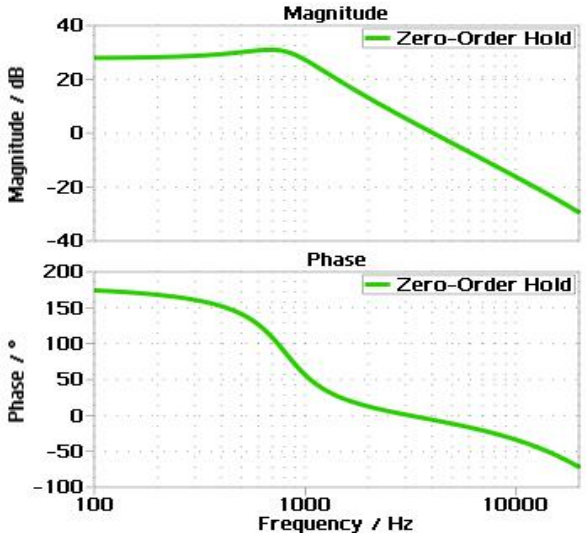

그림 5 더블 샘플링으로 얻은 ZVS 위상천이 풀브리지 컨버터의 전달함수 크기 및 위상 파형

Fig. 5 Waveform of Transfer Function Magnitude and Phase of ZVS Phase Shift Full-Bridge Converter by Double Sampling

싱글 샘플링으로 얻은 그림 4의 파형을 그림 3의 아날로그 파형과 비교해 보면 10[kHz] 전후로 그림 4의 전달함수의 크기와 위상이 줄어드는 것을 볼 수 있다. 이는 싱글 샘플링 기법에서 Pulse Width Modulation(PWM)를 위한 기준신호가 한 주기에 한 번만 갱신되면서 발생하는 오차에 의한 것이다. 이러한 오차는 한 주기에 기준신호를 두 번 갱신하는 더블 샘플링 기법을 사용함으로써 줄일 수 있다.[2]

더블 샘플링으로 얻은 그림 5의 전달함수를 그림 3과 비교하면 그림 4의 보다는 크기와 위상이 개선된 것을 볼 수 있다.

4.결론

본 논문에서는 ZVS 위상천이 풀브리지 컨버터의 시스템 전달함수를 소신호 모델링을 통해 구했고 싱글 샘플링과 더블 샘플링 기법에 따른 시스템 전달함수의 변화를 시뮬레이션을 통해 비교하였다.

본 논문은 중소기업청에서 지원하는 2013년도 산학연협력 기술개발사업(No. C0151283)의 연구수행으로 인한 결과물임을 밝힙니다.

참 고 문 헌

[1] Choi, Eun Jin, "Voltage Controller Designing for Phase Shifted Full Bridge Converter", 2010, Feb.

[2] David M., Van de Sype, "Small Signal Laplace Domain Analysis of Uniformly Sampled Pulse Width Modulators", 2004.