

# 3레벨 4레그 PWM 컨버터의 커먼 모드 전압 저감 방법

지승준\*, 고상기\*\*, 김현식\*, 설승기\*  
 서울대학교\*, 삼성중공업\*\*

## Common-mode Voltage Reduction of Three Level Four Leg PWM Converter

Seung-Jun Chee\*, Sanggi Ko\*\*, Hyeon-Sik Kim\* and Seung-Ki Sul\*  
 Seoul National University\*, Samsung Heavy Industries\*\*

### ABSTRACT

본 논문에서는 3레벨 4레그 컨버터에서 커먼 모드 전압(Common-mode Voltage, CMV)을 저감하기 위한 삼각파 비교 전압 변조 기법을 제안하였다. 제안한 PWM 방법은 매우 직관적이고, DSP 제어 시스템에서 쉽게 구현할 수 있다. SVPWM, SPWM의 스위칭 패턴 분석을 통하여 CMV 저감을 위한 4번째 레그(f상)의 극 전압 패턴을 제안하였고, 해당하는 f상 극 전압의 합성을 위하여, f상 양/음의 극 전압 지령 값을 계산하였다. 또한 a, b, c상 전압 왜곡을 막기 위한 옹셋 전압을 유도하였다. 제안한 PWM 방법의 유효성은 모의 실험과 실험 결과를 통하여 검증되었다. 제안된 방법에서 CMV의 첨두치 및 스위칭 수는 SVPWM 방법에 비하여 각각 33%, 25%로 대폭 감소하였다.

### 1. 서론

에너지 및 환경 문제로 분산 전원 시스템에 대한 관심이 점점 증가하고 있고, 다양한 전압/주파수의 분산 전원을 전력 계통(grid)에 연결하기 위해서는 PWM 컨버터(converter) 시스템이 주로 사용된다. 보통의 3상 전원 시스템의 경우에는 2레벨(level) 3레그(leg) 토폴로지(topology)가 널리 사용되나, 2레벨에 비해 작은 필터와 높은 운전 효율 특성 때문에 멀티 레벨 토폴로지, 특히 3레벨 토폴로지(NPC, T-type)가 상대적으로 제어의 용이성과 기술적인 성숙에 의해 점점 널리 사용되고 있다. 컨버터가 계통과 끊겨진 단독 운전(stand-alone operation) 상황에서는 3레그의 상 전압들의 크기는 부하의 조건에 따라서 달라지게 된다. 단독 운전시 이러한 전압 불균형을 해소하기 위하여 부하 및 계통의 중성점에 부가적인 레그를 연결한 4레그 토폴로지가 해결책이 될 수 있다.

PWM 컨버터에서 높은 주파수의 CMV는 기생 캐패시터를 통하여 커먼 모드 전류(CMC)를 발생시킨다. CMC는 EMI(Electro Magnetic Interference)의 근원이 되고, 그것이 컨버터의 제어 시스템과 주위의 전자 장치의 오동작을 일으키게 된다<sup>[1]</sup>. 이와 같은 CMC를 줄이기 위해 통상 사용하는 방법에는 두 가지가 있는데, 하나는 커먼 모드 필터를 이용하는 것이고, 다른 하나는 PWM 스위칭 패턴을 바꾸는 방법이다.

이 논문에서는 그림 1과 같은 3레벨 4레그 토폴로지서 CMV를 저감하기 위한 삼각파 비교 전압 변조 방법을

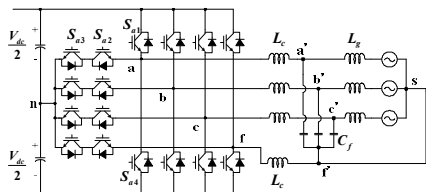


그림 1. 시스템 구성

제안하였다. 또한 컨버터 출력 전압의 고조파 성분 억제를 위한 옹셋 전압을 유도하였다.

### 2. 3레벨 4레그에서 기존 PWM 방법의 CMV

4레그 컨버터의 CMV는 식 (2.1)과 같이 표시된다<sup>[2]</sup>.

$$V_{sn} = \frac{V_{an} + V_{bn} + V_{cn} + V_{fn}}{4} \quad (2.1)$$

식 (2.1)의 CMV는 4레그의 스위칭 상태 ( $S_a, S_b, S_c, S_f$ )를 이용하여 다시 다음 식과 같이 표시할 수 있다.

$$V_{sn} = \frac{S_a + S_b + S_c + S_f}{4} V_{dc} = \frac{S_{CMV}}{4} V_{dc} \quad (2.2)$$

여기서 스위칭 상태 ( $s_x$ )와 CMV 상태 ( $S_{CMV}$ )는 아래와 같이 정의된다.

$$S_x = \begin{cases} 1, (S_{x1}: on) \\ 0, (S_{x2,3}: on) \\ -1, (S_{x4}: on) \end{cases}, S_{CMV} = S_a + S_b + S_c + S_f \quad (2.3)$$

삼각파 비교 SVPWM이 4레그 시스템에 적용되면,  $S_{CMV}$ 는  $-3, -2, -1, 0, 1, 2, 3$  과 같이 7개의 값을 가진다. 해당하는 CMV는  $-3/8 V_{dc}, -2/8 V_{dc}, -1/8 V_{dc}, 0, 1/8 V_{dc}, 2/8 V_{dc}, 3/8 V_{dc}$  가 된다. 만약 SPWM 이 적용되면, CMV는  $-2/8 V_{dc}, -1/8 V_{dc}, 0, 1/8 V_{dc}, 2/8 V_{dc}$  가 된다. CMC를 줄이기 위해서는 CMV의 크기를 줄이는 것뿐만 아니라, 한 스위칭 주기( $T_{sw}$ ) 동안 CMV의 변동 횟수를 줄이는 것 또한 중요하다.

### 3. CMV 저감을 위한 PWM 방법

SPWM이 적용되면 ( $S_f = 0$ ),  $S_{CMV}$ 에 관련한 두 가지 고정된 규칙이 있다. 하나는 스위칭 주파수 한 주기 동안에 캐리어(carrier) 파형이 정점일 때,  $S_{CMV}$ 는  $-1$ (Case A) 또는  $-2$ (Case B)의 값을 가진다. 다른 하나는  $S_{CMV}$ 는 a, b, c 극 전압 지령이 캐리어 파형과 만날 때마다 1씩 증가한다는 것이다. 위와 같은 규칙에 근거하여  $S_f$ 를 적절하게 만들어주면,  $S_{CMV}$ 를 최대한 0에 가깝도록 만들어 줄 수 있다. 그림 2.(a)처럼 Case A일 때,  $S_f$ 는  $1, 0, -1, -1$ 을 가지면 되고, 이때 최종적인

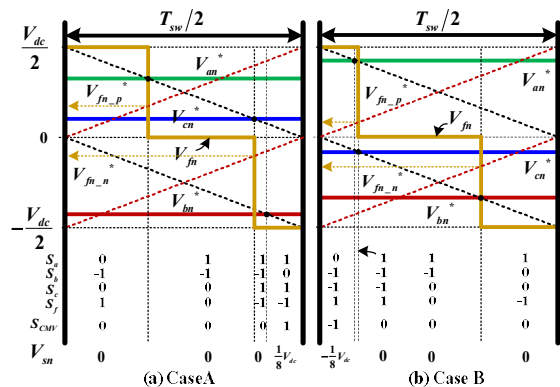


그림 2. 제안된 PWM 방법의 스위칭 패턴

$S_{CMV}$ 는 0,0,0,1이 된다. Case B인 경우에는,  $S_f$ 는 1,1,0,-1을 가지면 되고, 이때 최종적인  $S_{CMV}$ 는 -1,0,0,0이 된다. 이와 같이  $S_f$ 를 만들어주기 위해서는 f상 극 전압 지령을 스위칭 주기의 반 시간 ( $T_{sw}/2$ ) 동안 2번 변경하여야 하고, f상 레그의 캐리어 파형은 다른 3상의 것과 180도 위상 차가 나야 한다. 이렇게 f상 극 전압이 만들어지면, CMV는 0,0,0,  $1/8V_{dc}$  혹은  $-1/8V_{dc}, 0, 0, 0$  이 된다. 제안된 방법에서 CMV의 첨두치는  $1/4V_{dc}$ 가 되고,  $T_{sw}/2$  동안 CMV는 1번 변경된다.

#### 4. 제안된 PWM 방법의 구현

제안된 PWM 방법을 구현하기 위해서는 f상 극 전압이 2번 변경되어야 한다. 따라서 2가지 f상 극 전압 지령 ( $V_{fn,p}^*$ ,  $V_{fn,n}^*$ )이 표 4.1과 같이 계산되어야 한다. 이 전압 지령들이 위, 아래 캐리어 파형의 지령으로 각각 사용된다.

이와 같은 2가지 f상 극 전압 지령은 CMV를 최대한 줄일 수 있다. 그러나  $T_{sw}$  동안 f상 평균 극 전압은 0이 아니다. 따라서, 3상 상 전압은 불가피하게 고조파 성분을 포함하게 되고, 그 결과 각 상에 고조파 전류가 흐르게 된다. 이를 피하기 위해서는 또 다른 옵션 전압( $V_{fn}^*$ )이 그림 3과 같이 각 상 전압 지령에 더해져야 하고 각각의 경우의 옵션 전압은 표 4.1과 같다.

표 4.1. f상 극 전압 지령 ( $V_{fn,p}^*$ ,  $V_{fn,n}^*$ ) 및 옵션 전압 ( $V_{fn}^*$ )

|              | Case A   | Case B  |
|--------------|--|---|
| $V_{fn,p}^*$ | $V_{dc}/2 - V_{max\_pole}^p$   | $V_{dc}/2 - V_{mid\_pole}^p$                          |
| $V_{fn,n}^*$ | $-V_{mid\_pole}^p$   | $-V_{min\_pole}^p$                                    |
|              | $V_{max\_pole}^p = \max(V_{an}^p, V_{bn}^p, V_{cn}^p)$<br>$V_{mid\_pole}^p = \max(V_{an}^p, V_{bn}^p, V_{cn}^p), V_{xn}^p \triangleq \begin{cases} V_{xn}^p & (V_{xn}^p \geq 0) \\ V_{xn}^p + V_{dc}/2, & (V_{xn}^p < 0) \end{cases}$<br>$V_{min\_pole}^p = \max(V_{an}^p, V_{bn}^p, V_{cn}^p)$    |   |
| $V_{fn}^*$   | $1/3(V_{dc}/2 - V_{max\_phase}^p - V_{mid\_phase}^p)$  | $1/3(V_{dc}/2 - V_{mid\_phase}^p - V_{min\_phase}^p)$ |
|              | $V_{max\_phase}^p = \max(V_{af}^p, V_{bf}^p, V_{cf}^p)$<br>$V_{mid\_phase}^p = \max(V_{af}^p, V_{bf}^p, V_{cf}^p), V_{xf}^p \triangleq \begin{cases} V_{xf}^p & (V_{xf}^p \geq 0) \\ V_{xf}^p + V_{dc}/2, & (V_{xf}^p < 0) \end{cases}$<br>$V_{min\_phase}^p = \max(V_{af}^p, V_{bf}^p, V_{cf}^p)$ |   |

#### 5. 모의 실험 결과

5kW 3레벨 4레그 인버터를 이용하여 모의 실험을 수행하였다. 스위칭 주파수는 7kHz이고, 직류단 전압은 400V이다. 계통 선간 전압은  $220V_{rms}$ 이다. 제안된 PWM 방법의 4개의 극 전압과 그때의 CMV가 그림 4. (a)에 도시되어 있다. CMV가  $\pm 50V$  ( $\pm 1/8V_{dc}$ ) 이내로 유지되는 것을 확인할 수 있다. 그림 4.(b)에서는 SVPWM, SPWM, 제안된 PWM 방법의 CMV를 표시해 주었다. 각각의 경우에 CMV의 변화 횟수는 4, 3, 1이고, 각각의 CMV 첨두치는  $3/4V_{dc}, 2/4V_{dc}, 1/4V_{dc}$ 이다.

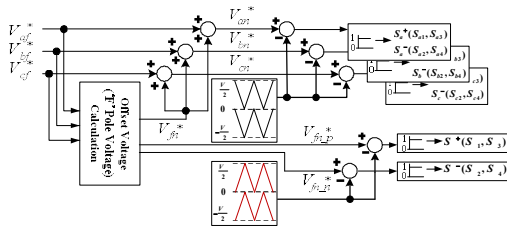


그림 3. 제안된 PWM 방법의 블록도

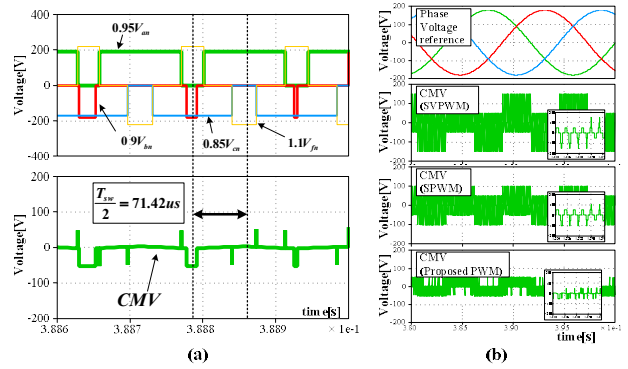


그림 4. 모의 실험 결과 (a) 제안된 PWM방법의 극 전압과 CMV, (b) 상 전압 지령과 각각 PWM 방법의 CMV

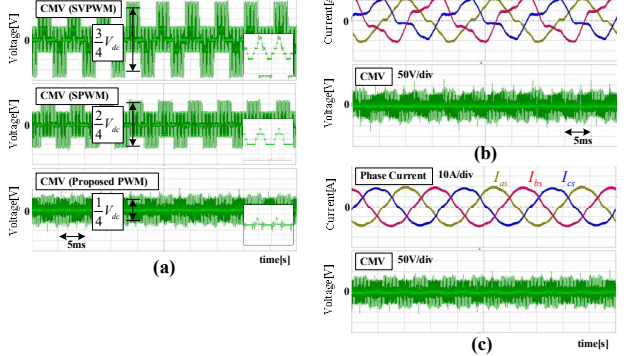


그림 5. 실험 결과 (a) 각각 PWM 방법의 CMV, (b) 상 전류와 CMV (옵션 전압 보상 전), (c) 상 전류와 CMV (옵션 전압 보상 후)

#### 6. 실험 결과

모의 실험과 같은 시스템 구조, 조건에서 실험을 수행하였다. 그림 5.(a)에서 SVPWM, SPWM, 제안된 PWM 방법의 CMV의 첨두치는  $3/4V_{dc}$  ( $=300V$ ),  $2/4V_{dc}$  ( $=200V$ ),  $1/4V_{dc}$  ( $=100V$ )가 된다. 제안된 PWM 방법에 의한 CMV가 가장 작은 것을 알 수 있다. 그림 5.(b)에서 적절한 옵션 전압이 보상되지 않아서 상 전류의 왜곡이 심해진 것을 알 수 있다. 그림 5.(c)에서는 옵션 전압을 적절하게 사용한 후의 결과로 상 전류의 왜곡이 없어진 것을 볼 수 있다.

#### 7. 결론

본 논문에서는 3레벨 4레그 시스템의 CMV 저감을 위한 삼각파 비교 전압 변조 기법을 제시하였고, CMV를 최대한 0에 가깝게 만들어 주었다. 이를 위한 옵션 전압과 추가된 레그의 지령 전압을 유도하였다. 제안된 기법의 검증을 위하여 모의 실험과 실험을 수행하였다. 모의 실험 및 실험을 통해, 제안된 방법의 CMV의 크기와 변화 횟수가 SVPWM에 비하여 66%, 75% 감소함을 확인하였다.

#### 참고 문헌

- [1] G. L. Skibinski, R. J. Kerkman, and D. Schlegel, "EMI emissions of modern PWM AC drives," *Industry Applications Magazine, IEEE*, vol. 5, pp. 47-80, 1999.
- [2] L. Zeng, L. Jinjun, and L. Jin, "Modeling, Analysis, and Mitigation of Load Neutral Point Voltage for Three-Phase Four-Leg Inverter," *Industrial Electronics, IEEE Transactions on*, vol. 60, pp. 2010-2021, 2013.