

감소된 DC-오프셋 전류를 가지는 비대칭 하프 브리지 컨버터

유찬훈, 윤한신, 정연호, 문건우
KAIST

Asymmetric Half-Bridge Converter with Reduced DC-offset current in Transformer

Chan-Hun Yu, Han-Shin Youn, Yeon-Ho Jeong, Gun-Woo Moon
Korea Advanced Institute of Science and Technology

ABSTRACT

본 논문에서는 비대칭 하프브리지 컨버터의 비대칭 시비율을 개선한 컨버터를 제안한다. 일반적인 비대칭 하프 브리지 컨버터의 경우 홀드업 타임 조건 때문에 넓은 입력 전압 범위를 가지게 되고, 정상 동작시 스위치의 비대칭 동작이 심화 된다. 이러한 스위치의 비대칭 동작으로 변압기의 자화 전류 오프셋이 증가하고 변압기 부피 및 2차측 정류기들의 전압 불균형이 심화되어 컨버터 효율이 감소하게 된다. 하지만 제안된 컨버터에서는 보조 스위치와 보조 커패시터를 이용, 변압기의 권선비를 조정하여 정상 동작 시 정류기들의 비대칭을 저감하였고, 변압기의 자화 전류 오프셋을 감소시켜 높은 효율을 달성하였다. 제안된 컨버터의 타당성을 검증 하기 위해 300W 프로토타입을 제작하여 실험을 진행 하였다.

1. 서론

비대칭 하프 브리지 컨버터는 구조가 간단하고, 1차측 파워 스위치들의 영전압 스위칭이 가능할 뿐만 아니라, 스위치 양단의 전압이 입력 전압으로 클램핑 된다는 장점을 가지고 있기 때문에, PC용 전원 장치와 같은 중 용량급 전원 장치에 주로 사용된다. 이러한 PC용 전원 장치의 경우 입력 전원이 끊어 지더라도 출력 전압을 일정 시간 동안 유지 해야 하는 홀드업 타임 조건을 만족 시켜야 한다. 홀드업 타임 조건으로 인하여, 컨버터의 입력 전압 범위가 넓어 지게 되며, 이에 맞게 컨버터를 설계할 경우 정상 동작 시 1차측 스위치가 비대칭으로 동작하게 된다. 비대칭 동작이 심해 질수록 변압기의 자화 전류 오프셋이 증가하여, 변압기의 부피가 증가할 뿐만 아니라 2차측 정류기들의 전압 불균형이 심화된다. 따라서 앞선 문제를 해결하기 위하여 2차측에 수동 소자를 추가하는 방식의 연구가 중전에도 진행 되어 왔으나, 2차측에 대전류를 가지는 PC용 전원장치에는 큰 도통 손실로 적합하지 않기에 이를 개선하는 연구가 필요하다^[1].

본 논문에서는 1차측 보조 스위치 및 1차측 보조 커패시터를 적용한 비대칭 하프브리지 컨버터를 제안한다. 제안 회로는 홀드업 동작 시 보조 스위치를 동작하여 변압기 턴비를 조정하여 낮은 입력에서의 높은 출력 전압을 얻는다. 따라서 정상 동작 시에서는 턴비를 증가 시켜 비대칭 시비율을 저감, 변압기의 자화 전류의 오프셋전류를 감소 시켜 변압기의 부피를 저감하였다. 또한 2차측 전압 불균형 또한 감소 시켜 높은 효율을 획득할 수 있다. 본 논문에서는 제안 회로의 동작 원리를 설명하고 분석한 뒤 실험을 통해 그 동작을 검증 한다.

2. 동작원리 및 회로특징

2.1 동작원리

그림.1.은 제안하는 비대칭 하프-브리지 컨버터의 회로도 이다. 제안하는 회로는 기존의 컨버터에 비해 입력 전압 범위를 낮게 설계 하고, 홀드업 타임 동안에는 보조 스위치를 동작시켜 원하는 출력 전압을 유지 하게 된다. 보조 스위치가 동작을 할 경우, 실제적으로 변압기의 턴비가 변경되는 효과로 인하여 컨버터는 더 높은 전압 이득을 얻을 수 있게 된다.

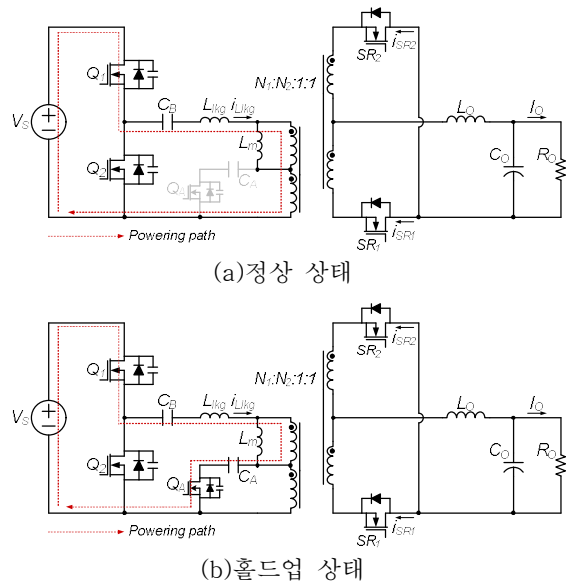


그림.1. 제안하는 비대칭 하프 브리지 컨버터

2.2 전압이득

표.1. 에서와 같이, 제안 회로 에서는 기존 회로에 비해 입력 전압 범위를 좁게 설계 하기 때문에, 기존 회로에 비해 변압기의 턴비가 증가 하게 된다. 턴비의 증가로 제안 회로의 전압 이득은 기존 회로에 비해 낮아 지게 되며, 이로 인하여 정상 상태 동작시 1차측 주 스위치가 기존에 비해 더 높은 시비율로 동작을 하게 된다.

표.1. 각 회로에서의 입력 범위와 변압기의 턴비

	Conventional AHB converter	Proposed AHB converter
Input voltage	330V~400V	370V~400V
Maximum duty	0.45	0.45
Turns ratio(Np)	13	14

제안 회로의 정상 상태와 홀드업 상태에서의 전압 이득은 각각 식 (1)과 식 (2)와 같다.

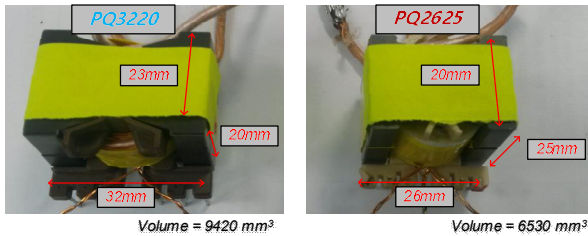
$$\frac{V_o}{V_s} = \frac{2D(1-D)}{N_1 + N_2} \quad (1)$$

$$\frac{V_o}{V_s} = \frac{2D(1-D)}{N_1} \quad (2)$$

2.3 변압기 설계

일반적으로 변압기 설계는 변압기 코어의 창면적과 단면적을 곱한 Ap 값을 이용하여 설계 하게 된다. 코어의 단면적의 경우 변압기의 포화 조건을 고려하여 설계 하여야 하며 식 (3)과 같이 DC-오프셋 전류에 비례 하여 커지게 된다. 이 수식을 이용하여 기존 회로와 제안 회로에서의 Ap 값을 각각 구해 보면 기존 9269mm^4 이던 값이 7040mm^4 으로 감소하였다. 이는 제안 회로에서 DC-오프셋 전류의 감소로 인하여 변압기 포화 조건이 완화 되었기 때문이다. 계산한 Ap 값을 토대로 변압기를 제작 한 사진을 그림.2.에 나타 내었다. 제안 회로에서의 변압기 부피가 기존 대비 약 30%정도 감소 하였다.

$$A_e \propto I_{DC\text{-offset}} \quad (3)$$



(a)기존 회로의 변압기 (b)제안 회로의 변압기
그림.2. 기존 회로와 제안 회로의 변압기 크기 비교

3. 실험 결과

제안된 회로의 입력 전압은 330V~400V, 출력은 12V/25A로 300W 이다. 스위칭 주파수는 100kHz로 실험을 진행 하였다.

그림.3.은 기존 회로와 제안 회로의 1차측 전류 파형을 나타낸 그림이다. 제안 회로에서 기존 대비 더 낮은 입력 범위에서 설계가 되었기 때문에, 정상 동작시 더 높은 시비율을 가지고 동작을 한다. 또한 이러한 동작 시비율의 증가로 DC-오프셋 전류 또한 감소한 것을 알수 있다.

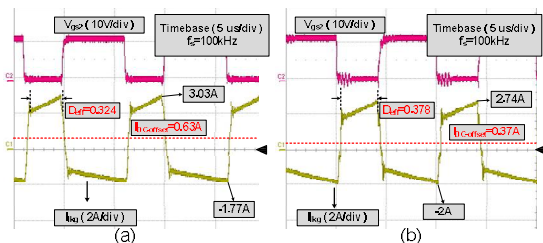


그림.3. 1차측 전류 파형 (a)기존 회로 (b)제안 회로

그림.4.는 2차측 정류기들의 전압 파형을 나타낸 그림이다. 제안 회로에서 2차측 정류기들의 전압 불균형이 감소 하였음을 확인 할수 있다.

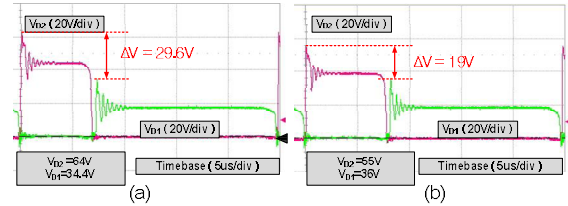


그림.4. 2차측 정류기 전압 (a)기존 회로 (b)제안 회로

홀드업 구간에서 보조 스위치를 턴-온 시켜, 전압 이득을 증가 되는 파형을 그림.5.(a)에 나타 내었다. 실제적으로 입력 전압 범위가 낮게 설계 되었지만 보조 스위치의 동작으로 홀드업 타임 조건을 충분히 만족 시킬 수 있으며, 정상 상태에서 회로의 효율이 제안 회로에서 증가한 것을 그림.5.(b)에서 확인 할 수 있다.

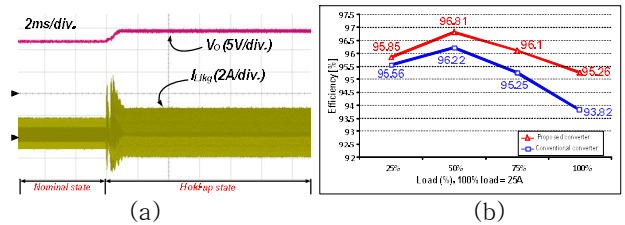


그림.5. (a)홀드업 상태에서 전압 이득 증가
(b)부하별 효율

3. 결론

본 논문에서는 기존의 비대칭 하프 브리지 컨버터의 성능을 개선 시키기 위한 회로를 제안 하였다. 제안한 컨버터는 정상 상태에서 기존 보다 더 높은 시비율로 1차측 스위치를 동작 시킨다. 이러한 높은 시비율 동작은 회로의 DC-오프셋 전류를 감소 시키고, 뿐만 아니라 2차측 정류기들의 전압 불균형 또한 감소 시킨다. DC-오프셋 전류의 감소로 최적화된 변압기 설계가 가능 하며, 기존 대비 변압기의 크기가 30%정도 감소 하였다. 뿐만 아니라 회로의 전체적인 효율 또한 증가 하였다.

이 논문은 2014년도 정부(미래창조과학부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임(No.2010-0028680).

참고 문헌

[1] Il-Oun Lee, Gun-Woo Moon, "A new asymmetrical half-bridge converter with zero DC-offset current in transformer", IEEE Tran. Power Electron., vol.28, no.5, pp.2297-2306, May 2013