

PFC 컨버터에서의 hold-up time 제어 기법

장유진, 문건우
한국과학기술원 (KAIST)

ABSTRACT

본 논문은 CCM PFC Boost 컨버터에서 부하의 크기에 상관없이 Hold-up 시점 에서, 회로의 안정적 동작 및 소음을 방지하는 보호회로를 제안 한다. 앰프 오프셋 저감 및 Hold-up time 보호 회로를 240W CCM Boost 컨버터에 적용 하여, Hold-up time에서 안정적 동작 및 소음이 없음을 확인하였다.

1. 서론

240W의 출력을 가지는 FPD(Flat Panel Display)용 전원장치는 30ms~40ms정도의 Hold-up Time을 만족하여야 한다. 이 때 PFC Boost 컨버터는 출력 부하에 상관 없이 소음 등의 이상현상이 발생 하여서는 안 된다. Hold-up time은 AC전원 공급이 끊어진 조건에서 전원 장치가 정상 동작을 유지할 수 있는 시간을 의미한다. Hold-up time은 일반적으로 아래의 수식으로 계산된다.^[1]

$$t_{Hold} = \frac{C_{bulk}(V_O^2 - V_{O_MIN}^2)}{2P_O} \quad (1)$$

여기서 t_{Hold} 는 Hold-up time, V_O 는 출력전압, V_{O_MIN} 는 전원 시스템에서 허용 가능한 최소 출력 전압, P_O 는 전력을 뜻한다. AC 입력 전원 소멸 시, 부스트 컨버터의 출력은 낮아지며, 제어 앰프의 출력은 급격하게 증가하게 된다. 이때 AC 전원이 정상적으로 들어오게 되면, 제어 레벨이 높은 지점에서 동작을 시작 하기 때문에 정상 제어를 하는 안정화 시점까지 인덕터 전류가 간헐적으로 OCP(Over Current Protection) 레벨까지 상승하게 된다. 이때 보호회로 동작으로 PWM 신호가 발생하지 않는 현상이 발생하게 된다. 간헐적인 PWM이 발생하는 구간에서 주기가 가장 주파수 영역이 되면, 컨버터에서 소음을 발생시키게 된다.^[2] 또한 경부하 조건에서 Hold-up time 테스트 시 순간적인 펄스 노이즈 인가 가 되면, 인덕터 전류 센싱단에 노이즈가 발생한다. 이때 제어 앰프의 offset이 큰 경우 오동작의 원인이 되어 OVP(Over Voltage Protection)가 발생 하는 문제점이 있다. 따라서 제어 앰프 오프셋 최소화 회로를 포함하는 Hold-up time 보호회로의 설계가 필요하다.

2. 본론

2.1 경부하 제어용 앰프 오프셋 저감 회로

CCM PFC 회로의 제어를 위해서는 인덕터에 흐르는 전류의 정보가 필요하다. 그림 1과 같이 파워 스위치와 직렬로 접지에 연결된 센싱 저항 R_{CS} 를 통해 인덕터 전류를 센싱 한다. 이때, 센싱저항 R_{CS} 를 통해 인덕터전류 I_L 이 센싱 되며, 아래 (2)식과 같다.

$$V_{CS} = -I_L R_{CS} \quad (2)$$

PFC 출력전압은 그림2와 같이 Voltage OTA(Operational

Trans-conductance Amplifier)에 의하여 조절 된다. 제어 앰프의 반전입력으로 인가되는 피드백 전압은 아래 (3)식과 같다.

$$V_{fb} = \frac{R_{fb1}}{R_{fb1} + R_{fb2}} V_{PFC_OUT} \quad (3)$$

Voltage OTA는 V_{fb} 와 V_{fb_ref} 의 차이에 해당하는 오차를 전류로 출력하여, 최종적으로 오차전압(V_{comp})을 생성한다. V_{comp} 전압은 k 의 이득을 가지고 있는 전압-전류 변환기에 의하여 출력을 변환 하며, V_P 노드에 D_{off} 일 때 인가 된다. 여기서 D_{off} 는 게이트 드라이버 시비율이 off가 되는 구간을 뜻 한다. V_P 노드에서는 (2)식에 의한 인덕터 전류 정보도 인가 된다. V_P 노드의 출력은 다음과 같다.

$$\begin{aligned} D_{off} &: -I_L R_{CS} + kV_{comp} R_k \\ D_{on} &: -I_L R_{CS} \end{aligned} \quad (4)$$

IOTA(인덕터 전류 제어 앰프)는 그림3과 같이 인덕터 전류와 출력 전압 정보를 제어하는 앰프로써 입력 전류 정보와 출력전압의 D_{off} 일 때의 값을 동일하게 되도록 제어한다. 이때 IOTA 비반전 입력(V_P)은 다음과 같다.

$$V_P = -I_L R_{CS} + kD_{off} V_{comp} R_k \quad (5)$$

IOTA의 반전 단자 기준 전압을 GND가 되도록 하면 이상적이다. 그러나 앰프의 오프셋에 의하여, V_{COMP} 전압이 0인경우에도 I_{COMP} 출력이 발생하게 되면, D_{on} 구간 증가에 의하여 보호 회로가 동작하게 된다. 오프셋 전압(V_{OS})은 제어 앰프 입력으로 사용하는 트랜지스터간의 미스 매치 전압을 뜻하며, 일반적으로 아래의 식으로 나타낼 수 있다.

$$V_{OS} = V_{gs1} - V_{gs2} - \Delta V_{th} = \sqrt{\frac{2I_{d1}}{\mu_n C_{ox} \frac{W_1}{L_1}}} - \sqrt{\frac{2I_{d2}}{\mu_n C_{ox} \frac{W_2}{L_2}}} - \Delta V_{th} \quad (6)$$

여기서 V_{gs1} , V_{gs2} , ΔV_{th} 는 제어 앰프 트랜지스터의 게이트 소스 전압 및 문턱 전압간의 차이이다. I_{d1} , I_{d2} 는 드레인 전류, μ_n , C_{ox} , W , L 은 트랜지스터의 공정 상수이다. 그러므로 트랜지스터 앰프의 오프셋 전압은 공정 변화율에 따라 발생하며, 그 값은 약 10mV이다. 따라서 앰프의 오프셋전압을 감안하여, IOTA의 기준 전압(V_{IOTA})을 설계한다. 오프셋을 포함한 IOTA 제어 값은 다음과 같다.

$$(V_P + V_{OS}) - D_{off} V_{IOTA} = 0 \quad (7)$$

식 (5)를 넣어서 $I_L R_{CS}$ 에 관하여 정리 하면, (8)과 같다.

$$I_L R_{CS} = (kV_{COMP} R - V_{IOTA}) D_{OFF} + V_{OS} \quad (8)$$

V_{COMP} 가 0일 때 정리하면,

$$I_L R_{CS} = V_{OS} - V_{IOTA} D_{OFF} \quad (9)$$

을 얻을 수 있다. V_{OS} 및 시비율은 확인 및 계산이 가능하므로, V_{IOTA} 의 값을 설정 할 수 있다. 이 (9)식을 이용하여 IOTA의 기준 전압을 정하면, V_{comp} 가 매우

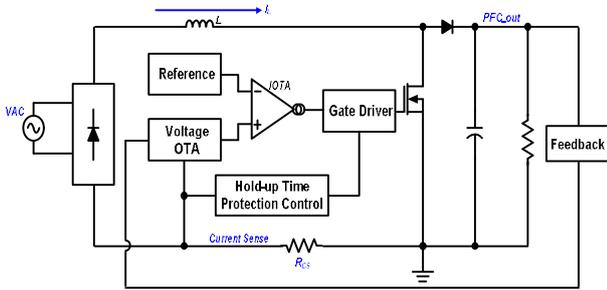


그림 1. 제안된 Hold-up Time 보호회로 포함 CCM PFC Boost 제어 회로도

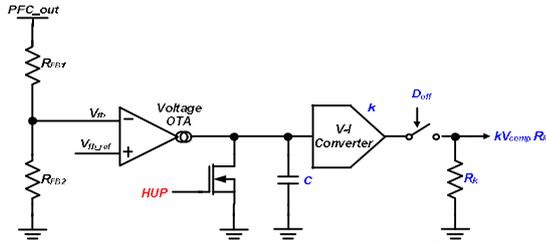


그림 2. Voltage OTA 블록 다이어그램

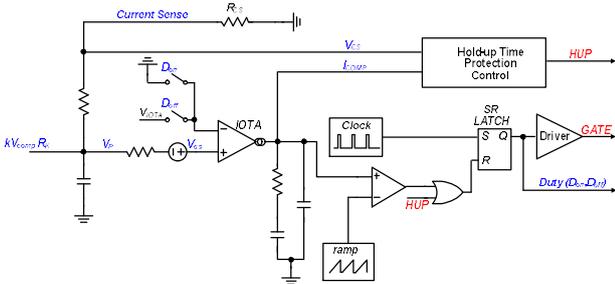


그림 3. 오프셋 개선 OTA 및 Hold-up time 보호 회로 블록 다이어그램

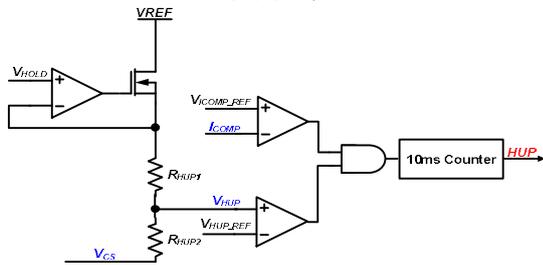


그림 4. Hold-up time 보호 회로 상세 블록 다이어그램

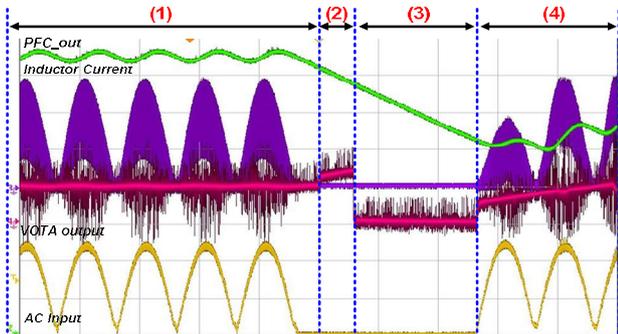


그림 5. Hold-up time 보호회로 동작 파형

구간(1): 정상동작, 구간(2): 카운터 회로 동작, 구간(3): 컨버터 off 구간, 구간(4): 컨버터 소프트 스타트

낮은 경우 제어가 가능하다.

이는 경부하 조건에서 Hold-up time과 같은 비정상적인 AC입력 인가 시 인덕터 전류의 안정적 제어를 가능하게 한다.

2.2 Hold-up Time Protection 제어

Hold-up time 구간으로 인식하는 전압(V_{HUP})은 다음과 같은 수식으로 표현할 수 있다.

$$V_{HUP} = \frac{R_{HUP2}}{R_{HUP1} + R_{HUP2}} V_{HUP_REF} + \frac{R_{HUP1}}{R_{HUP1} + R_{HUP2}} V_{CS} \quad (10)$$

그림4를 보면 인덕터에 흐르는 전류(V_{CS})를 감지하여, 저항 분배로 비교기의 비반전 입력단에 인가(V_{HUP}) 되며, 설정된 전압(V_{HUP_REF}) 이상이 되면, 비교기에서 High신호를 출력한다. 이 때 I_{comp} 가 설정된 전압 (V_{HOLD})이상을 유지하면, Hold-up time 구간으로 예상 한다. 설정된 지연 시간(10ms) 이후 HUP신호를 출력한다. 이 신호는 Voltage OTA출력 및 IOTA 출력을 Off한다. 다시 VAC전원이 인가 되면 Voltage OTA의 V_{comp} 출력은 소프트 스타트 동작을 한다. 이로써 PFC컨버터의 소음 방지 및 안정적인 동작을 가능하게 한다. 소프트 스타트 시간(t_{SS})은 아래 수식으로 계산된다.

$$t_{SS} = \frac{CV_{COMP}}{I_{source}} \quad (11)$$

C는 Voltage OTA의 제어 앰프의 보상 캐패시턴스이며, I_{source} 는 캐패시턴스 충전 전류이다. Hold-up Time Protection은 CS전압이 낮은 경우 와 제어 앰프의 출력이 높아지는 경우에 동작 한다. 이로써 경부하 제어 와 같이 CS와 제어 앰프 전압이 동시에 낮은 경우와 구분을 할 수가 있다.

2.3 실험 결과

구간1에서 AC 전원, 인덕터 전류, 제어 앰프 및 PFC 출력은 정상 동작을 한다. 구간2 에서 Hold-up time 신호가 인가 되면, Hold-up time 보호회로 내부에 있는 10ms 주기의 카운터 회로가 동작 한다. 구간3에서 PFC 출력은 감소하며, 제어앰프 출력은 Off된다. 구간4에서 VAC 전원이 다시 인가 되면 인덕터 전류는 소프트 스타트를 하면서, PFC Boost 컨버터 회로에서 소음이 발생하지 않음을 확인하였다.

3. 결론

본 논문에서는 앰프 오프셋 개선회로를 포함한 Hold-up time 보호회로 이용하여 부하 변동에 상관없이 Hold-up time 인가 시 소음 방지 및 PFC 컨버터의 안정적 동작을 확인 하였다. CCM PFC Boost 컨버터를 제작하여, Hold-up time 보호 회로의 타당성을 검증하였다.

이 논문은 2014년도 정부 (미래창조과학부)의 재원으로 한국연구 재단의 지원을 받아 수행된 연구임 (No.2010-0028680).

참고 문헌

- [1] Fairchild Semi-conductor "500W Power Factor Corrected (PFC) Converter Design with FAN4810", Application note 6004, 2003
- [2] Huber, L.; Jovanović, M.M., "Methods of Reducing Audible Noise Caused by Magnetic Components in Variable Frequency Controlled Switch Mode Converters", Power Electronics, IEEE Transactions on, Vol. 26, No. 6, pp. 1673-1681, 2011