

경부하 효율 향상을 위한 MOSFET의 부하별 게이트 구동 기법

김재현, 이재범, 문건우
한국과학기술원

A Novel Gate Drive Technique of MOSFET for Improving Light Load Efficiency

Jae-Hyun Kim, Jae-Bum Lee, Gun-Woo Moon
Korea Advanced Institute of Science and Technology

ABSTRACT

본 논문에서는 스탠바이 컨버터를 가지는 전력 변환 시스템에서 경부하 효율을 높일 수 있는 새로운 게이트 구동 기법을 제안한다. 제안 방법은 스탠바이 컨버터의 보조 출력 전압을 조절하여 전력 MOSFET의 구동 전압 및 제어기 IC의 동작 전압을 경부하 조건에서 낮춘다. 따라서, MOSFET의 게이트 구동 손실과 제어기 IC의 손실을 크게 줄일 수 있다. 본 논문에서는 48V 입력전압 및 12V 출력전압/60A 출력전류의 주전원단 및 5V/3A의 출력의 스탠바이 전원단을 포함한 DC/DC 서버용 전원 장치를 실험하여 타당성을 검증하였다.

1. 서론

최근에 전원 장치 업체들은 에너지를 절약하기 위하여 중부하뿐만 아니라 경부하 조건의 전력 손실을 줄이고 있는 추세이다. 예를 들어, 80 PLUS 프로그램이나 Energy Star와 같은 프로그램에서 10% 혹은 5% 이하의 부하 조건에서도 높은 효율 조건을 요구하고 있는 실정이다. 한편, 경부하 조건에서 손실을 저감하는 요인들은 주로 MOSFET의 스위칭 손실 및 게이트 구동 손실, 제어기 IC의 전력 손실, 자성체 소자의 코어 손실이다^[1]. 본 논문에서는 스탠바이 컨버터가 있는 전원 장치에서 MOSFET의 게이트 구동 손실 및 제어기 IC의 손실을 저감할 수 있는 방법에 대하여 제안하고자 한다.

2. 제안하는 게이트 구동 기법

2.1. 제안 기법의 개념

그림 1은 전원 장치에서 일반적으로 쓰이는 게이트 구동 회로를 나타낸 것이다. 일반적으로, 스탠바이 컨버터의 보조 출력단을 통하여 제어기 IC 및 gate driver의 전력을 공급한다. 선형 레귤레이터는 보조 출력 전압 V_{AUX} 를 V_{CC} 로 정밀하게 제어한다. 한편, 제안 방법은 게이트 구동 손실 P_G , 제어기 손실 P_{CON} , 선형 레귤레이터의 손실 P_{LR} 이 V_{AUX} 와 V_{CC} 에 관련이 있다는 사실에서 착안한다. 이러한 손실들은 다음과 같이 나타낼 수 있다.

$$P_G = Q_G V_G f_s = Q_G V_{CC} f_s = C_{iss} V_{CC}^2 f_s \quad (1)$$

$$P_{CON} = V_{CC} I_{CC} \quad (2)$$

$$P_{LR} = (V_{AUX} - V_{CC}) I_{LR} \quad (3)$$

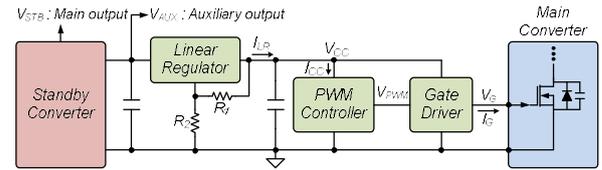


그림 1. 전원 장치의 일반적인 게이트 구동 회로

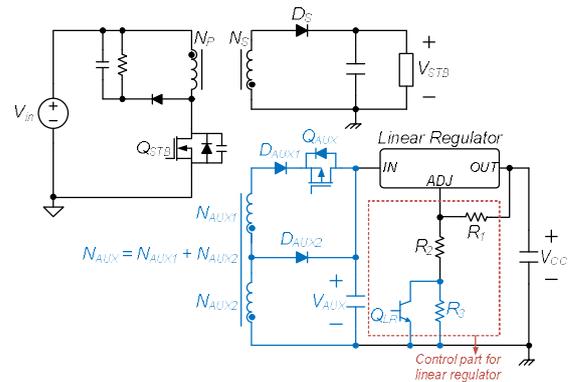


그림 2. 제안 게이트 구동 기법을 위한 스탠바이 컨버터

여기서, Q_G 는 MOSFET의 게이트 전하, C_{iss} 는 MOSFET의 입력 커패시턴스, f_s 는 스위칭 주파수, I_{CC} 는 제어기에 흐르는 전류, I_{LR} 은 선형 레귤레이터에 흐르는 전류를 나타낸다. 식 (1)과 (2)에서 알 수 있듯이 V_{CC} 를 줄이면 P_G 와 P_{CON} 이 줄어든다. 게다가, V_{CC} 가 작으면 게이트 구동 전압이 작아져 게이트 구동 전류 I_G 가 줄어들기 때문에 I_{LR} 또한 줄어들어 P_{LR} 이 줄어들 수 있다. 하지만, V_{CC} 만 줄이면 식 (3)에 의해 오히려 P_{LR} 이 증가하는 효과를 나타내게 된다. 따라서, 제안 방법에서는 경부하 조건에서 V_{CC} 뿐만 아니라 V_{AUX} 도 함께 줄임으로써, P_G , P_{CON} , P_{LR} 을 크게 줄이고자 한다.

2.2. 제안 기법의 구현 방법

그림 2는 제안 게이트 구동 기법을 위한 스탠바이 컨버터를 나타낸 것이다. 경부하 조건에서 V_{AUX} 와 V_{CC} 를 동시에 감소시키기 위하여 스탠바이 컨버터로 널리 쓰이는 플라이백 컨버터의 보조 출력단 구성을 변경한 형태이다. 동작 원리는 다음과 같다. 먼저, 1차측 스위치 Q_{STB} 가 2차측 주 권선인 N_S 와 다이오드 D_S 를 통해 주 출력 전압인 V_{STB} 를 제어한다. 변압기의 2차측 보조 권선 N_{AUX} 는 두 개의 권선 N_{AUX1} ,

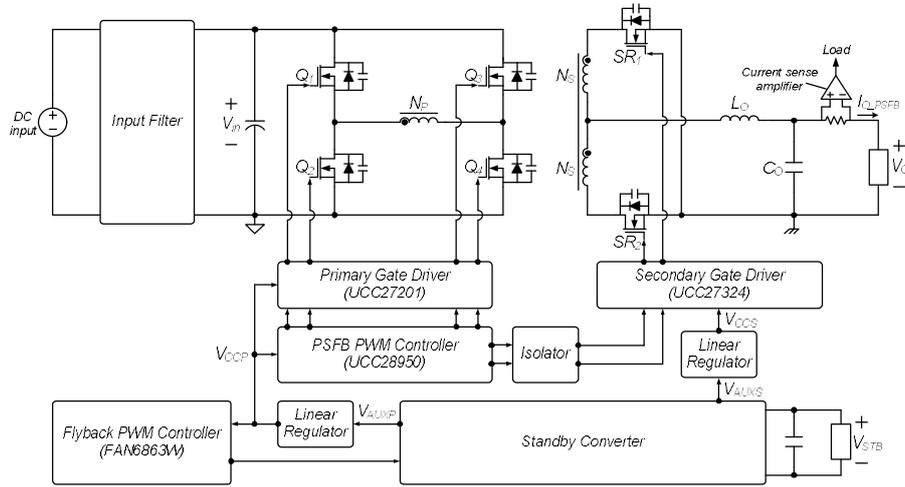


그림 3. 실험에 사용된 DC/DC 서버용 전원 장치의 구성도

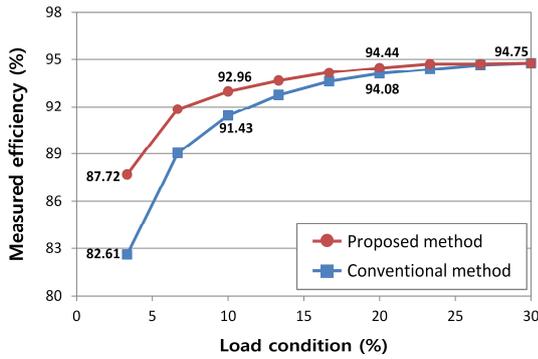


그림 4. 측정 효율

N_{AUX2} 로 나누어진다. 이 때, $N_{AUX} = N_{AUX1} + N_{AUX2}$ 이다. 주 전원단의 중부하 조건에서는 P-type MOSFET Q_{AUX} 가 켜져 있으므로, D_{AUX1} 이 도통하고 D_{AUX2} 는 도통하지 않는다. 따라서, 제안 회로는 일반적인 플라이백 컨버터의 보조 출력단 회로와 같은 형태를 가지며 V_{AUX} 는 다음과 같다.

$$V_{AUX} = \frac{N_{AUX1} + N_{AUX2}}{N_S} V_{STB} = \frac{N_{AUX}}{N_S} V_{STB} \quad (4)$$

더 나아가, Q_{LR} 은 꺼져 있고 V_{CC} 는 다음과 같다.

$$V_{CC} = V_{REF_LR} \left(1 + \frac{R_2 + R_3}{R_1} \right) \quad (5)$$

여기서, V_{REF_LR} 은 선형 레귤레이터의 기준 전압이다. 반면에, 주 전원단의 경부하 조건에서는 Q_{AUX} 가 꺼져서 D_{AUX2} 가 도통하고 D_{AUX1} 은 도통하지 않는다. 이 때, V_{AUX} 는 다음 식과 같이 감소한다.

$$V_{AUX} = \frac{N_{AUX2}}{N_S} V_{STB} \quad (6)$$

한편, Q_{LR} 은 켜지게 되고, V_{CC} 는 다음과 같이 감소한다.

$$V_{CC} = V_{REF_LR} \left(1 + \frac{R_2}{R_1} \right) \quad (7)$$

3. 실험결과

제안 방법의 타당성을 검증하기 위하여 그림 3의 720W DC/DC 서버용 전원 장치를 구성하여 실험하였다. 주 전원단에는 위상 천이 풀브리지 컨버터가 사용되었으며, 스탠바이 전원단에는 제안 회로가 적용되었다. 더 나아가, 제안 보조 출력 전원단은 1차측과 2차측에 모두 적용되어 1차 및 2차측의 손실을 줄이도록 하였다. 주 전원단의 사양은 $V_{in} = 38 \sim 75V$, $V_{in,nominal} = 48V$, $V_O = 12V$, $P_O = 720W$ 이다. 스탠바이 전원단의 경우 입력전압은 주 전원단의 사양과 같고, $V_{STB} = 12V$, $P_{O_STB} = 15W$, $V_{AUXP} = 10V$, $V_{AUXS} = 9V$, $V_{CCP} = 8V$, $V_{CCS} = 7V$, $N_P : N_S = 30 : 5$, $N_{AUXP1} : N_{AUXP2} = 5 : 10$, $N_{AUXS1} : N_{AUXS2} = 6 : 9$ 이다. 여기서, 아래첨자 P는 1차측을 나타내고 S는 2차측을 나타낸다. 한편, V_{AUX} 및 V_{CC} 는 30% 이하 부하 조건에서 감소하도록 설정하였다. 그림 4는 전체 시스템의 측정 효율을 나타낸다. 기존 방법은 V_{AUX} 및 V_{CC} 를 변경하지 않은 것이고 제안 방법은 변경하는 것이다. 그림에서 볼 수 있듯이 10% 이하 부하 조건에서 효율 개선이 크게 이루어짐을 알 수 있다.

4. 결론

본 논문에서는 경부하 조건에서 전력 손실을 줄일 수 있는 새로운 게이트 구동 기법을 제안하였다. 제안 방법은 스탠바이 컨버터의 보조 출력 전압을 조정하여 경부하 조건에서 게이트 구동 전압을 줄인다. 그 결과, 게이트 구동 손실, 제어기의 손실, 선형 레귤레이터의 손실을 감소시켜 경부하 효율을 크게 상승시킬 수 있다. 따라서, 제안 방법은 서버 컴퓨터 및 LED 백라이트 TV용 전원 장치와 같이 스탠바이 컨버터를 가지는 전원 시스템에 적합하다고 할 수 있다.

이 논문은 2014년도 정부(미래창조과학부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임 (No.2010-0028680).

참고 문헌

- [1] Y. Jang, and M. M. Jovanovic, "Light-Load Efficiency Optimization Method," in IEEE Trans. on Power Electronics, vol. 25, no. 1, pp. 67-74, Jan. 2010.