

3레벨 NPC 인버터 DPWM 기법을 이용한 중성점 전압제어

엄태호*, 현승욱*, 홍석진*, 이희준*, 원충연*
 성균관대학교*

Voltage Balancing Control using DPWM at 3-Level Inverter

Tae Ho Eom*, Seung Wook Hyun*, Seok Jin Hong*, Hee Jun Lee*, Chung Yuen Won*
 Sungkyunkwan University*

ABSTRACT

3레벨 NPC 인버터는 구조상 DC Link가 두 개의 커패시터로 직렬 구성되어 있어 두 커패시터 간의 전압 불균형의 문제가 발생한다.^[1] 중성점의 변동으로 인하여 스위치 소자의 소손과 제어기의 오작동 등 시스템의 안정도가 떨어지게 된다. 기존의 중성점 전압을 제어하는 오프셋 전압 인가 방식은 zero point 지점에서 불연속 스위칭 구간이 존재하기 때문에 중성점 제어가 불가능하다. 본 논문에서는 중성점 전압을 제어하기 위하여 DPWM 기법에서 중성점 전압을 제어하는 방식을 제안하였다. DC Link의 두 커패시터 전압 불균형이 발생하면 $60^{\circ}(+30^{\circ})$ DPWM 기법으로 Positive 벡터와 Negative 벡터의 스위칭 인가 시간을 조절하여 두 커패시터의 전압 균형을 이루게 한다. 시뮬레이션을 통하여 본 논문에서 제안한 방식에 대한 타당성을 검증하였다.

1. 서론

최근 대용량/고전압 시스템 구현에 그림 1과 같은 3레벨 인버터의 사용이 급증하고 있으며, 3상 인버터의 사용이 보편화됨에 따라 나타나는 문제에 대한 연구가 활발히 이루어지고 있다. 특히 인버터의 손실 저감이나 고효율로 구현하기 위하여 여러 가지 스위칭 기법에 대하여 많은 관심과 연구가 진행되고 있다. 그러나 일반적으로 3레벨 인버터는 구조적으로 DC Link 커패시터가 두 개로 분리되어 구성하기 때문에 두 커패시터 간의 전압 불균형 문제가 발생한다. 이러한 전압 불균형의 문제는 DC Link 커패시터의 중성점이 변동되어 스위치 소자에 전압 스트레스를 가중시키고 출력 전압의 왜곡을 발생시킨다.

중성점 전압을 제어하기 위해 많은 연구들이 진행되고 다양한 기법들이 제안되었지만 이러한 기법들은 복잡한 수학적 모델링이 요구된다.^[2] 본 논문에서는 3레벨 인버터의 중성점 전압을 복잡한 수학적 모델링 없이 불연속 전압 변조방식(DPWM: Discontinuous PWM)을 적용하여 간단한 중성점 전압 제어 방식을 제안하였다.

2. 3레벨 인버터의 중성점 전압 제어

2.1 불연속 전압변조 방식

일반적으로 불연속 전압변조 방식(DPWM)은 스위칭 횟수를 줄여 스위칭 손실의 저감을 목적으로 3상 스위칭 중 두 상만

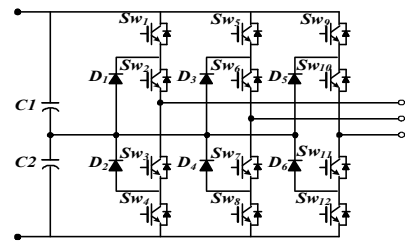


그림 1 3상 3레벨 NPC 인버터
 Fig. 1 3-phase 3-level NPC inverter

스위칭을 하는 방식이다. 그림 2(a)는 $60^{\circ}(+30^{\circ})$ DPWM의 a상 공간 전압 벡터를 나타내었다. 그림 2(b)와 같이 a상의 위쪽 스위치가 완전히 켜져 있는 구간은 a상의 상전압 지령치가 양의 값이며, b상의 상전압 지령치는 3상 중 중간치일 경우이다.

또한 a상 상단 스위치가 완전히 꺼져 있는 구간은 a상의 상전압 지령치가 음의 값이며, b상의 상전압 지령치가 3상 중 중간치일 경우이다. 3상 전압의 한 주기에서 크기가 가장 큰 $60^{\circ}(+30^{\circ})$ 부근에서 스위칭을 하지 않고 계속 켜있도록 하거나 꺼있도록 함으로써 스위칭 주파수를 감소시킨다. 이러한 방식은 연속 변조방식에 비해 1/3주기 동안 스위칭을 하지 않으므로 스위칭 주파수를 33%정도 감소시킬 수 있다.

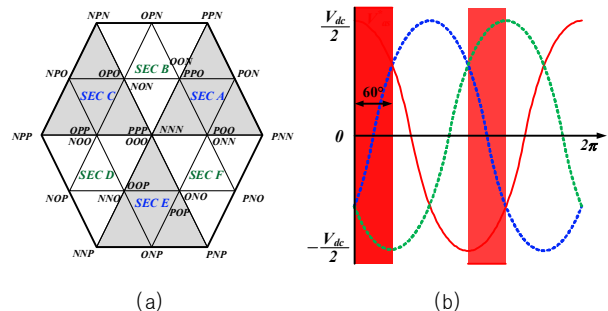


그림 2 $60^{\circ}(+30^{\circ})$ DPWM의 벡터도 (a) 공간 전압 벡터 (b) 상전압 지령치
 Fig. 2 $60^{\circ}(+30^{\circ})$ DPWM Vector diagram (a) Space voltage vector and (b) Section at discontinues each phase

2.2 오프셋 전압 인가 시 발생하는 문제점

DPWM의 Small vector는 한쪽의 DC Link 커패시터만 방전하여 전압이 낮아지고, 다른 커패시터의 전압이 증가하기 때문에 전압 불평형이 나타난다. 중성점 전압 불평형 발생 시 오프

셋 전압을 인가할 경우 Positive 벡터의 스위칭 시간이 증가하며 중성점에 유입되는 전류도 증가한다. 또한 지령전압의 음의 최대가 되는 $60^\circ(+30^\circ)$ 구간 동안 불연속 스위칭이 되며, 각 상의 $60^\circ(+30^\circ)$ 구간 동안 중성점에서 무조건 일정한 전류가 출력되므로 중성점 제어가 불가능하다. 또한 불연속 변조방식은 특정한 구간에서 3상 중 두 상만 스위칭 하는 방법으로 큰 값의 오프셋 전압을 인가 할 경우, 불연속 구간이 다른 상과 중복되어 출력파형이 왜곡되는 문제점이 발생할 수 있다.

2.3 제안하는 중성점 전압 제어

본 논문에서 제안하는 중성점 전압 제어 방식은 그림 3과 같이 양과 음의 불연속 구간을 반비례적으로 조절하여 Positive 벡터와 Negative 벡터를 가변하는 것이다. 양의 불연속 구간이 늘어나고 음의 불연속 구간이 줄어들면 늘어난 양의 불연속 구간만큼 한 상에서 Positive 상태의 스위칭을 유지하게 된다. 따라서 Positive 벡터가 늘어나고 음의 불연속 구간이 줄어드는 만큼 Negative 벡터가 줄어들게 된다. 그림 3에서 중성점 전압 제어를 위해 상단 커패시터의 전압을 감소시키고 하단 커패시터의 전압을 증가시키면 중성점의 전압은 평형하게 제어할 수 있다. 그림 4는 중성점 전압 제어를 수행하는 제어 블록도이다. 두 커패시터의 전압 오차를 LPF(Low Pass Filter)를 통하여 직류성분으로 추출하고 오차값이 0으로 수렴하도록 제어한다. 본 논문에서는 PI제어기를 사용하였으며 도출된 δ_{bal} 만큼 지령전압의 불연속 구간을 가변한다.

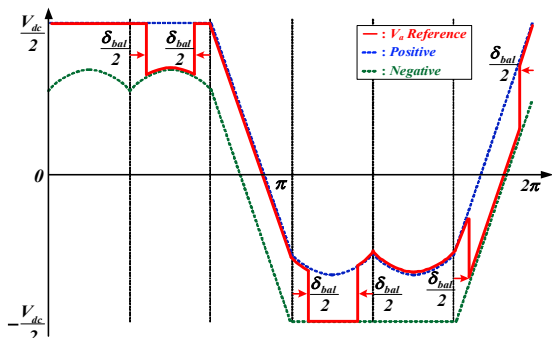


그림 3 $60^\circ(+30^\circ)$ DPWM 중성점 제어를 위한 a상 지령전압
Fig. 3 a-phase Reference voltage for balancing control of $60^\circ(+30^\circ)$ DPWM

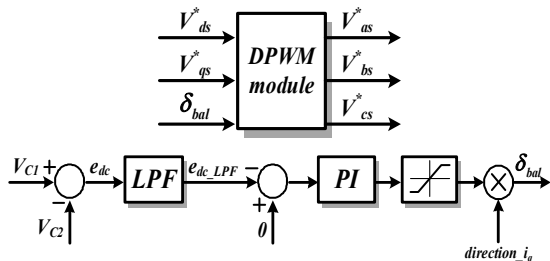


그림 4 PI 제어기를 이용한 중성점 전압 제어 블록도
Fig. 4 Voltage balancing control block diagram using PI controller

3. 시뮬레이션 결과

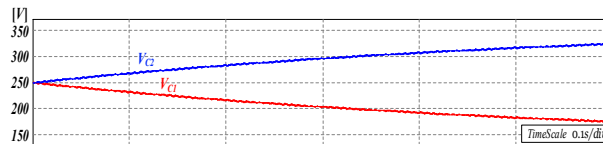
제안하는 중성점 전압 제어 방식의 타당성을 검증하기 위하

여 시뮬레이션을 수행하였다. 시뮬레이션에 사용한 파라미터는 표 1과 같다. 0.3초부터 중성점 전압 제어를 실시하고 두 커패시터의 전압을 1% 미만의 오차를 가지며 250V로 제어한다.

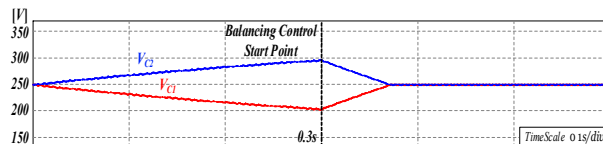
그림 5(a)는 중성점 전압 불평형을 나타내며, 제안한 중성점 전압 제어를 통하여 그림 5(b)와 같이 정상적으로 중성점 전압이 균일하게 제어되는 것을 확인하였다.

표 1 3레벨 NPC PWM 인버터의 시뮬레이션 파라미터
Table 1 Parameter of simulation of 3-level NPC PWM inverter

| 파라미터 | 값 | 단위 |
|---------|-------|--------------|
| 직류 전압 | 500 | [V] |
| 직류 커패시터 | 6,000 | [μ F] |
| 부하 저항 | 5 | [Ω] |
| 부하 인덕터 | 2 | [mH] |
| 스위칭 주파수 | 10 | [kHz] |
| 지령 주파수 | 60 | [Hz] |



(a)



(b)

그림 5 상, 하단 커패시터 전압 파형

(a) 중성점 불평형 (b) 중성점 전압 제어

Fig. 5 The upper and lower capacitor voltage wave forms
(a) not control balancing and (b) control balancing

4. 결론

본 논문에서는 3상 3레벨 NPC 인버터에서 DC Link의 두 커패시터 간에 발생하는 전압 불평형을 해결하기 위하여 불연속 전압변조 방식을 이용한 중성점 전압 제어 방식을 제안하였다. 또한 시스템 모델링 없이 PI 제어기를 통하여 간단한 방식으로 중성점 전압을 제어하였다. 시뮬레이션을 통하여 본 논문에서 제안한 방식의 타당성을 검증하였다.

이 논문은 2012년도 정부(지식경제부)의 재원으로 삼성중공업의 지원을 받아 수행된 연구임 (No. 2012T100100064)

참고 문헌

[1] A. Bendre, G. Venkataramanan, D. Rosene, and V. Srinivasan, "Modeling and design of a neutral point voltage regulator for a three level diode clamped inverter using multiple carrier modulation", IEEE Trans. Ind. Electron., vol. 53, no. 3, pp. 718 726, Jun. 2006.
[2] R. Tallam, R. Naik, and T. Nondahl, "A carrier based PWM scheme for neutral point voltage balancing in three level inverters", IEEE Trans. Ind. Appl., vol. 41, no. 6, pp. 1734 1743, Nov./Dec. 2005.