

Virtual space vector PWM을 이용한 NPC 3-level 계통연계형 인버터

신성수, 최재호
충북대학교

NPC 3-level grid connected inverter based on virtual space vector PWM

Seongsu Shin, Jaeho Choi

School of Electrical Engineering, Chungbuk National University, Chungbuk, Korea

ABSTRACT

기존의 2 레벨 인버터에 비해 더 나은 출력특성을 갖는 멀티레벨 인버터가 등장함에 따라 이를 좀 더 효율적으로 사용하고자 많은 연구가 진행되어 왔다. 멀티레벨 인버터 종류의 하나로 Neutral Point Clamped 인버터를 들 수 있는데, 이를 구동하기 위한 방식으로 여러 가지 PWM 기법들이 사용되고 있다. 기존의 방식들에서는 dc link단의 커패시터에서 저주파수 리플이 발생하는 문제가 있다. 이에 관하여, virtual space vector PWM 기법이 제안된 바 있다. 본 논문에서는 이 기법을 계통연계 방식에 적용하여 그 결과를 시뮬레이션을 통해 확인하였다.

1. 서론

화석연료의 고갈 문제로 인해 대체자원으로써 태양광이나 풍력 등 신재생에너지가 각광을 받고 있다. 이로 인해 신재생에너지원으로부터 발전된 에너지를 계통에 유입시키는 계통연계형 인버터에 대한 많은 연구가 진행되어왔다. 본래 계통연계형 인버터로써 2 레벨 인버터가 사용되어 왔지만, 이에 비해 우수한 출력 특성을 갖는 멀티레벨 인버터의 등장으로 그 관심이 다단계별로 집중되고 있다. 그 중의 하나로 NPC 3 레벨 인버터를 들 수 있는데, 이는 한 상당 4개의 스위칭 소자와 2개의 다이오드로 구성되고, 입력단에 두 개의 커패시터가 직렬로 연결된 구조를 갖는다. 스위칭 소자의 가격이 감소하는 추세를 보이면서 관심이 더욱 집중되고 있지만, NPC 인버터는 커패시터 중성점 전압에 기본파의 3배수에 해당하는 저주파수 리플이 발생하는 문제점을 갖는다. 따라서, 이를 해결하고자 virtual space vector PWM 방식이 제안된 바 있다. 본 논문에서는 이 방식을 계통연계형 인버터에 적용하고 그 특성을 확인하도록 한다.

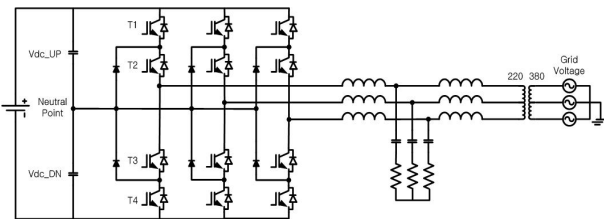


그림 1 전체 시스템 회로도.
Fig. 1 Total system circuit.

2. Virtual space vector PWM

Virtual space vector PWM의 원리는 각 벡터의 인가시간동안 중성점에 흐르는 전류의 평균치가 0이 되도록 공간 벡터를 재구성 하는 것이다.^[1] 이 원리를 이용하면 그림 2와 같이 가상의 공간 벡터들을 얻을 수 있다. 그림 2는 벡터도에서 60° 간격으로 총 6개의 섹터로 나눌 수 있는데, 그 중 첫 번째 섹터인 A를 나타낸 것이다. 그림 2를 이용하여 섹터 A에서의 실제 스위칭 상태의 듀티비 d_{ooo} , d_{ppn} , d_{poo} , d_{pon} , d_{oon} , d_{onn} , d_{pnn} , d_{poo} 를 각각 구할 수 있다. d_{xy} 를 x상이 dc link point y에 연결되었을 때의 듀티비라 하면, d_{ap} 는 위의 8개의 듀티비 중 a상이 p상태인 듀티비의 합으로 나타낼 수 있다. 이렇게 구한 결과파형은 그림 3과 같다. 이것은 다음과 같이 표현할 수 있다.

$$d_{ap} = \begin{cases} m \cos(\theta - \frac{\pi}{6}), & (0 \leq \theta < \frac{2\pi}{3}) \\ 0, & (\frac{2\pi}{3} \leq \theta < \frac{4\pi}{3}) \\ m \cos(\theta + \frac{\pi}{6}), & (\frac{4\pi}{3} \leq \theta < 2\pi) \end{cases} \quad (1)$$

여기서, m은 modulation index이다. d_{an} 의 경우 d_{ap} 와 180° 위상차를 갖고, d_{bp} 와 d_{cp} 는 각각 120°와 240°의 위상 차이를 갖는다. 따라서, d_{ap} 와 d_{an} 의 식의 정보로 인해, 기존의 space vector modulation 에서의 시간계산은 더 이상 필요로 되지 않고, 오직 앞서 구한 듀티비의 식만을 필요로 한다.

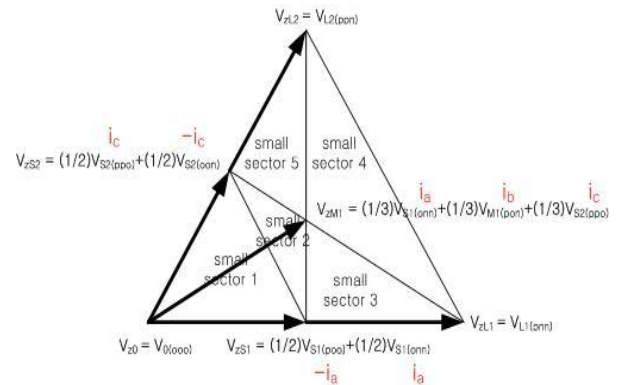


그림 2 섹터 A에서의 가상 공간 벡터.
Fig. 2 Virtual space vectors for sector A.

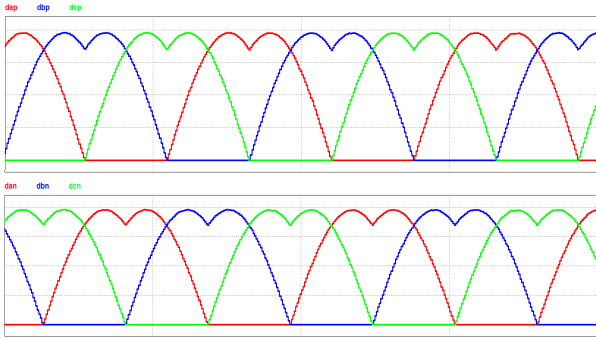


그림 3 d_{xy} 듀티비 파형.

Fig. 3 d_{xy} duty ratio waveform.

3. NPC 3-레벨 계통연계형 인버터

NPC 3 레벨 인버터는 각 상마다 4개의 전력변환 스위칭 소자와 2개의 다이오드로 구성된다. DC link단의 커패시터는 2개로 구성하여 가운데에 중성점이 형성되게 된다. 각 상의 스위칭 동작은 2 레벨과는 달리 P, O, N의 세 단계로 나뉘게 되어 출력 극전압이 총 세 가지(+Vdc/2, 0, Vdc/2)로 출력된다. 따라서 동일한 스위칭 주파수에서 2 레벨 인버터보다 출력전압, 전류의 고조파 성분을 반 이상 줄일 수 있는 장점이 있다.

계통연계를 위해서는 우선적으로 PLL(Phase Locked Loop)을 통해 계통의 위상정보를 확인해야 한다. 또한, 단위역률운전을 위해 전류 q축 성분의 지령치를 0으로 설정한다. 그림 4는 PI 제어기를 이용하여 구성된 계통연계형 인버터의 제어 블록도이다. 제어 블록도에서 알 수 있듯이 크로스 커플링 항이 존재하게 되는데, 계통의 전압과 크로스 커플링 항을 미리 보상해주면 동특성을 향상시킬 수 있다. 앞서 언급한 virtual space vector PWM 기법을 적용하도록 한다.

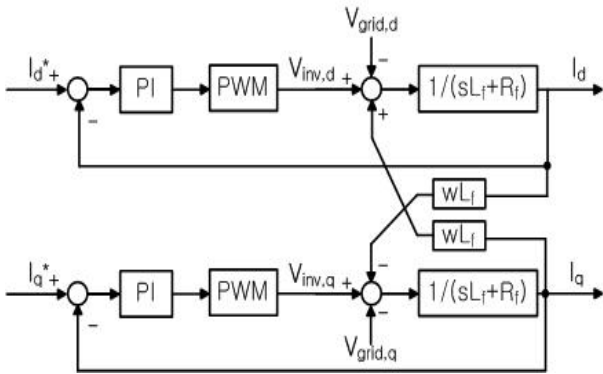


그림 4 계통연계형 인버터의 제어기.

Fig. 4 Controller of grid-connected inverter.

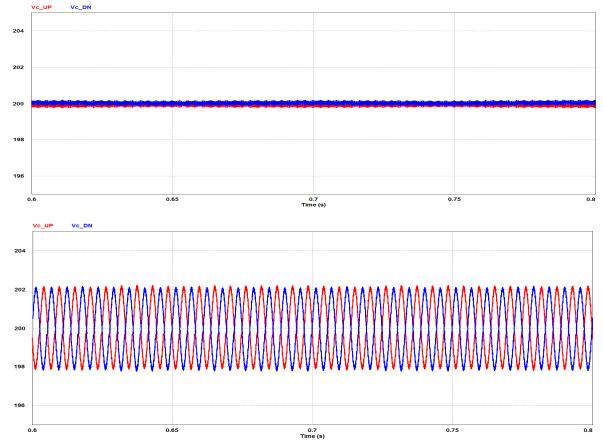
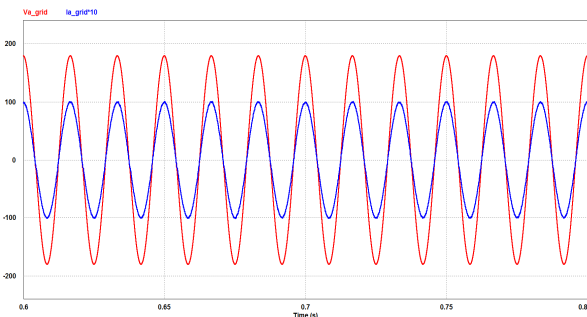


그림 5 시뮬레이션 결과

- (a)계통의 전압과 출력 전류,
- (b)Virtual space vector PWM - 커패시터 전압,
- (c)Carrier based PWM - 커패시터 전압.

Fig. 5 Simulation result

- (a)Grid voltage and output current,
- (b)Virtual space vector PWM - capacitor voltages,
- (c)Carrier based PWM - capacitor voltages.

4. 시뮬레이션

그림 5는 PSIM을 이용하여 시뮬레이션을 한 결과이다. 그림 5의 (a)는 계통전압과 인버터의 출력전류가 동상을 이루는 것을 보여주고 있다. (b)는 virtual space vector PWM 기법을 적용하였을 때의 커패시터 전압을 보여주고 있는데 저주파수 리플이 거의 사라진 것을 확인할 수 있다. (c)는 일반적으로 많이 사용되는 carrier based PWM 기법을 적용했을 때의 커패시터 전압을 보여주고 있다. 이 때, 커패시터 전압에 기본파의 3배수에 해당하는 리플이 존재하는 것을 확인할 수 있다.

5. 결론

본 논문에서는 NPC 3 레벨 계통연계형 인버터에 virtual space vector PWM 기법을 적용하고 그 결과를 확인하였다. virtual space vector PWM 기법을 이용함에 따라, 커패시터에 생기는 저주파수 리플의 영향이 상당히 사라지는 것을 확인할 수 있었다. 이로 인해 스위칭 소자에 가해지는 전압 스트레스를 줄일 수 있고, dc link 커패시터의 용량을 줄이는 것이 가능하다. 이는 전체적인 시스템 부피 및 가격 측면에서 강점을 갖는다고 할 수 있다.

이 논문은 “충청지역사업평가원”의 “고신뢰성 대용량 태양광 전력변환시스템 개발”로 수행된 연구결과임.

참고 문헌

[1] S. Busquets Monge, J. Bordonau, D. Boroyevich, S. Somabilla, "The Nearest Three Virtual Space Vector PWM A Modulation for the Comprehensive Neutral Point Balancing in the Three Level NPC Inverter", IEEE Power Electronics, Vol.2, No. 1, 2004, March